



HY-ADC ENOB Test 使用說明

目 錄

1. ENOB與NOISE FREE的說明	3
2. 軟體說明	4
2.1 OPTION.....	4
2.1.1 Setup.....	5
2.1.2 RAM Channel	5
2.1.3 REG Pannel.....	6
2.1.4 ADC Pannel	6
2.1.5 OP Pannel.....	7
2.1.6 CMP Pannel.....	7
2.2 USB SCAN	7
2.3 READ RAM	8
2.4 ENOB TEST	8
3. 硬體說明	10
3.1 傳輸架構.....	10
3.2 USB ENOB TEST BOARD說明	10
4. 修訂紀錄.....	12

1. ENOB與Noise Free的說明

$$\text{ENOB} = \text{Log}_2\left(\frac{\text{FSR}}{\text{RMS Noise}}\right) = \frac{\text{In}\left(\frac{\text{FSR}}{\text{RMS Noise}}\right)}{\text{In}(2)} \quad \text{方程式 1}$$

$$\text{Noise Free Bits} = \text{Log}_2\left(\frac{\text{FSR}}{\text{Peak - to - Peak Noise}}\right) = \frac{\text{In}\left(\frac{\text{FSR}}{\text{Peak - to - Peak Noise}}\right)}{\text{In}(2)} \quad \text{方程式 2}$$

Sigma Delta ADC 本身所產生的 RMS Noise 即為能分辨取樣訊號的最小電壓值，因此 ENOB(有效的輸出 Bit 數)是用 RMS Noise 與 Full Scale Range 的比值來算的，然而 RMS Noise 需要取多筆平均來運算，取樣數太少，只能表現出那一段時間的 RMS Noise，無法代表 ADC 整體運算的 RMS Noise，因此 RMS Noise 運算的筆數不少於 1024 筆。

但是如果 ADC 值輸出的 Count 不滾動，那就是 Noise Free Bits，因此 Noise Free Bits 是 ADC 的穩定輸出表現，定義的 Bits 運算為 Peak-to-Peak Noise 與 Full Scale Range 的比值。

RMS Noise 的計算方式：

$$\text{平均 Counts} \rightarrow \text{Average} = \frac{\sum_{k=1}^n \text{ADC}[k]}{n} \quad \text{方程式 3}$$

n = ADC 的總取樣數。

$$\text{RMS Noise} = \frac{V_{\text{REF}} \times \sqrt{\frac{\sum_{k=1}^n (\text{ADC}[k] - \text{Average})^2}{n}}}{2^{\text{Scale}}} \quad \text{方程式 4}$$

Scale = ADC 輸出的總 Bits

Peak-to-Peak Noise 的計算方式：

$$\text{Peak - to - Peak Noise} = \frac{V_{\text{REF}} \times (\text{ADC}_{\text{Max}} - \text{ADC}_{\text{Min}})}{2^{\text{Scale}}} \quad \text{方程式 5}$$

ADCMax = 總取樣中 ADC 最大值

ADCMin = 總取樣中 ADC 最小值

2. 軟體說明

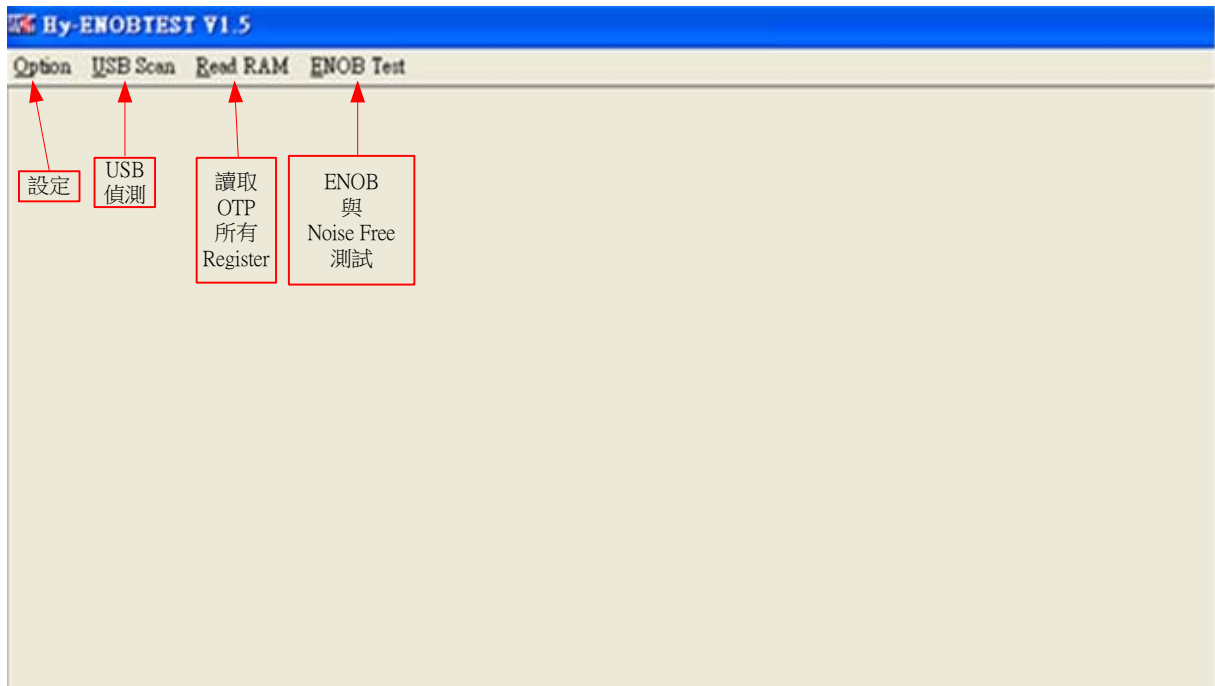


圖 1

2.1 Option

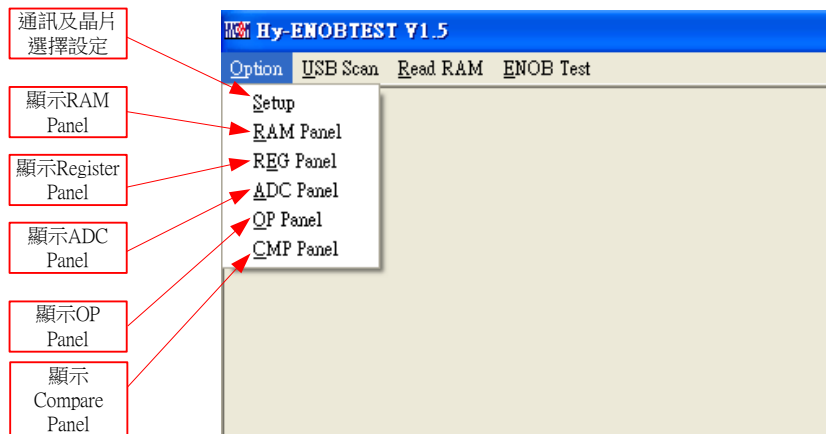


圖 2

2.1.1 Setup

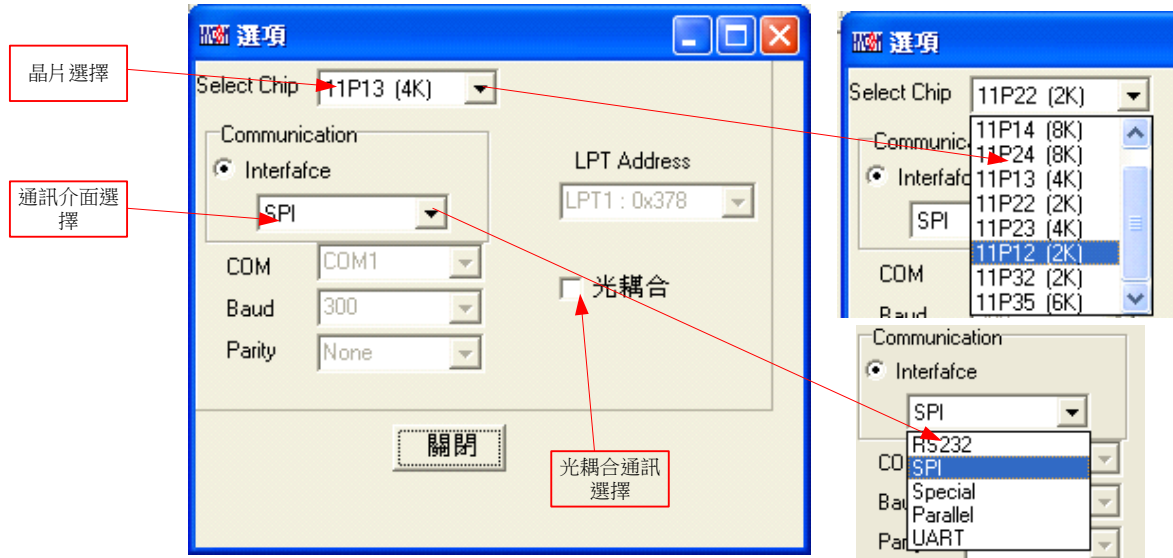


圖 3

1. 晶片選擇
選擇 OTP 晶片，OTP 晶片程式需要加入 SPI 或 Special 的通訊程序。
2. 通訊介面選擇
只能選擇 SPI 或 Special，其他介面暫不支援。
3. 光耦合選擇
當通訊介面選擇使用光耦合隔離的通道時的選項。

2.1.2 RAM Channel

記憶體 - 11P13 (4K)																
-	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
000	02	02	02	02	02	02	06	06	02	02	-	-	-	-	-	00
010	10	00	92	-	-	-	07	3C	04	-	00	00	-	09	7A	7D
020	60	00	18	4A	04	-	00	00	-	00	01	01	10	17	02	-
030	E0	01	01	08	02	02	00	00	-	EE	74	CF	9E	05	E0	6C
040	4C	C0	86	00	FF	00	00	FF	00	00	FF	FF	FF	FF	-	30
050	-	FF	DC	60	00	7A	5B	7B	7A	7D	10	00	00	00	83	-
060	00	00	-	-	-	-	-	-	-	-	-	-	-	99	20	00
070	DF	00	04	-	1F	E0	-	1F	00	00	-	-	-	-	-	-
080	95	92	8B	0A	00	10	00	03	09	05	03	00	01	03	00	00
090	00	00	00	8C	08	00	00	00	00	00	00	00	00	00	00	00
0A0	00	00	0E	0E	05	00	01	00	3C	00	00	00	00	06	EE	D2
0B0	74	EE	A6	73	FF	00	A0	00	00	00	00	00	00	00	00	00
0C0	00	00	00	00	01	00	00	00	00	00	00	00	AA	00	00	00
0D0	00	00	50	FD	98	74	EE	98	74	EE	99	74	EE	B8	74	EE
0E0	D5	74	EE	CF	74	EE	D4	74	EE	07	75	EE	00	04	00	00
0F0	08	00	A6	73	01	13	FF	00	F8	00	C0	3D	95	00	95	00

圖 4

請參考 HY-IDE 軟體使用手冊 3.2 一節，RAM 視窗的操作。

2.1.5 OP Panel

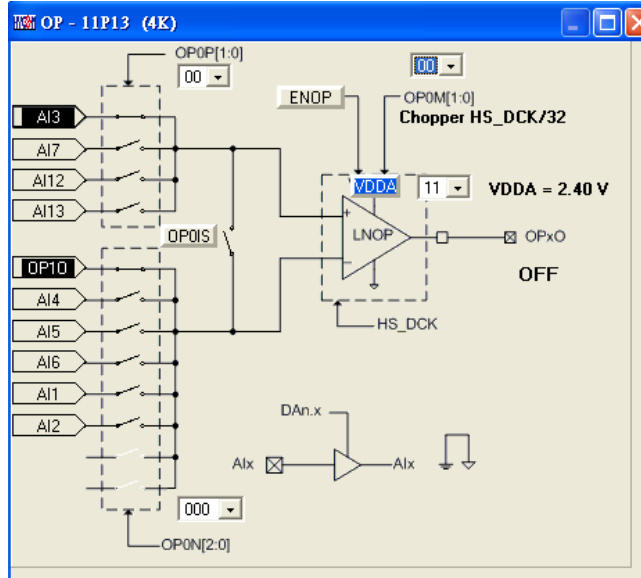


圖 7

請參考 HY-IDE 軟體使用手冊 3.7 一節，OP 視窗的操作。

2.1.6 CMP Panel

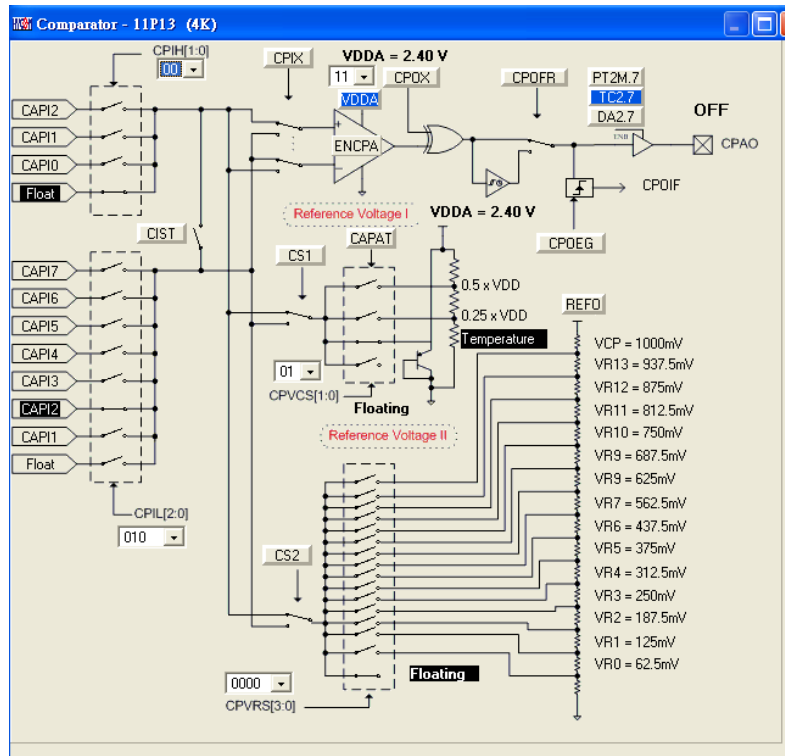


圖 8

請參考 HY-IDE 軟體使用手冊 3.8 一節，比較器視窗的操作。

2.2 USB Scan

偵測掃描USB通訊端口是否有接ENOB Control Board，如果連接上USB則在左下角顯示USB On Line

如圖 9



圖 9

如果連接上USB則在左下角顯示USB On Line如圖 10

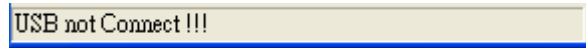


圖 10

PC 程式會每隔一分鐘掃描一次。

2.3 Read RAM

當執行完 USB Scan 後，確認 USB On Line 後，請再執行 Read RAM，會將 OTP 晶片當前的 RAM 及 Registers 全部讀進 PC 的緩衝區，這將會影響 ENOT Test 的 RMS Noise 與 Peak-to-Peak Noise 的運算。

2.4 ENOB Test

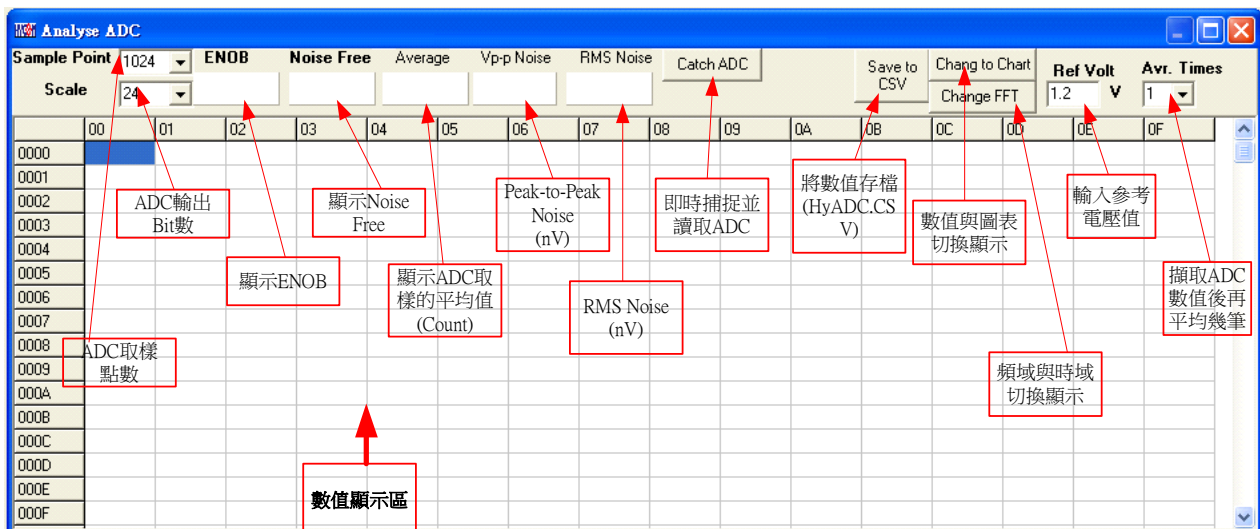


圖 11

1. Sample Point
取樣點數；“Catch ADC”功能的 ADC 取樣點數，取樣 OTP ADC 輸出的數量，最小 256，最大 1024 筆。
2. Sclae
ADC 輸出 Bit 數；輸出每一筆 ADC 的 Bit 數，最小 8 Bits，最大 24 Bits。
3. ENOB
顯示 ENOB(Effective Number of Bits)，計算方式如方程式 1，單位為 Bits。
4. Noise Free
顯示 Noise Free Bits，計算方式如方程式 2，單位為 Bits。
5. Average
顯示 ADC 的取樣平均值，如方程式 3，單位為 Counts。
6. Vp-p Noise

顯示 Peak-to-Peak Noise，如方程式 5，單位為 nV。

7. RMS Noise

顯示 RMS Noise，如方程式 4，單位為 nV。

8. Catch ADC

即時捕捉並依序顯示 ADC 值於數值顯示區內。

9. Save to CSV

將顯示區的數值存入 HyADC.CSV 的檔案中，包括 ENOB、Noise Free、Average、Vp-p Noise 與 RMS Noise。

10. Change To Chart

在數值顯示區內切換顯示圖表與數值。

11. Change FFT

圖表切換顯示頻域與時域。

12. Ref Volt

輸入 Reference Voltage 電壓值(單位 V)

13. Avr. Tim

選擇軟體平均，在數值顯示區內的數值會根據所選擇的次數再平均，之後顯示於數值顯示區內。

3. 硬體說明

3.1 傳輸架構

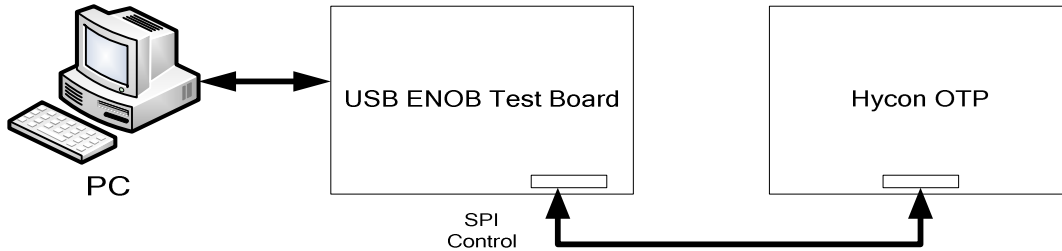


圖 12

整體架構由 PC 傳送 Command 或 Data 到 USB ENOB Test Board，然後由 USB ENOB Test Board 讀寫 Hycon OTP 的 SRAM Data，或讀寫 Flash Memory。

3.2 USB ENOB Test Board 說明

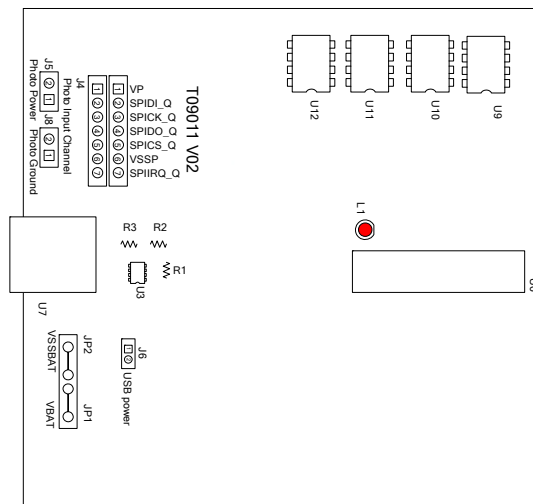


圖 13

1. J2、J3: SPI 通訊 Port

J2 說明

PIN 1 → VDDIN 供給 U1 電源，如果需要 OTP 外部供給電源 J3 開路，如果由 USB ENOB Test Board 供給電源則 J3 短路。

PIN 2 → ICESDI_Q，SPI 的 DI 訊號線。

PIN 3 → ICESCK_Q，SPI 的 CK 訊號線。

PIN 4 → ICESDO_Q，SPI 的 DO 訊號線。

PIN 5 → ICECS_Q，SPI 的 CS 訊號線。

PIN 6 → VSS

PIN 7 → ICEIRQ_Q，偵測 Hycon OTP 寫入 Flash Memory 是否完成的訊號線。

2. J4、J5、J8: 光耦合通訊 Port

J4 說明

PIN 1 → VP，供應光耦合 IC(U9~U13)的電源，如果要測底隔離 Power 則 J5 與 J8 需開路；
如果要共用電源則 J5 與 J8 需短路。

PIN 2 → SPIDI_Q，光耦合 DI 訊號線。

PIN 3 → SPICK_Q，光耦合 CK 訊號線。

PIN 4 → SPIDO_Q，光耦合 DO 訊號線。

PIN 5 → SPICS_Q，光耦合 CS 訊號線。

PIN 6 → VSSP，光耦合 Ground。

PIN 7 → SPIIRQ_Q，偵測 Hycon OTP 寫入 Flash Memory 是否完成的訊號線(光耦合)。

3. J9、J10、J11 與 U8

U8 是 Flash Memory，有 512K byte 的容量

J10、J11 是 Flash Memory 電源了來源，如果使用光耦合隔離電源則 J10 與 J11 的 PIN1-2 短路；
如果不需要隔離電源則 J10 與 J11 的 PIN2-3 短路。

J9 說明：

PIN 1 → VDD_X，供應 U8 電源。

PIN 2 → FLDI，控制 U8 的 DI 訊號線。

PIN 3 → FLCK，控制 U8 的 CK 訊號線。

PIN 4 → FLDO，控制 U8 的 DO 訊號線。

PIN 5 → FLCS，控制 U8 的 CS 訊號線。

PIN 6 → VSS_X，U8 的 Ground。

4. JP1、JP2、J6 與 U3

JP1 與 JP2 是外部輸入 Power 供應 U3，產生 VDD 電源；如果使用 USB 電源則 J6 短路，如果
使用外部 Power(5V)則由 JP1、JP2 輸入並將 J6 開路。

U3、R1、R2 與 R3 所組成的 Regulator，產生 VDD 電源。如果要改變輸出電壓可調整 R1、R2

與 R3，其關係式為 $VDD = 1.240V \times (1 + \frac{R1 + R2}{R3})$

4.修訂紀錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

版本	頁次	變更摘要
V01	ALL	初版發行
V02	9	刪除 switch test 項目使用方法
	ALL	修改為新版圖片