



HY12P65 ENOB Test

軟體使用說明

目 錄

1. HY12P65 ENOB TEST 入門.....	4
1.1 軟體簡介.....	4
1.2 軟體安裝.....	4
1.2.1 安裝	4
1.2.2 卸載	6
1.3 ENOB與NOISE FREE的說明	6
1.4 視窗介面.....	7
1.4.1 OPTION.....	7
1.4.1.1 SETUP	8
1.4.1.2 RAM PANEL.....	8
1.4.1.2 REG PANEL	9
1.4.1.3 ADC PANEL	9
1.4.1.4 MPN PANEL.....	10
1.4.1.5 POWER PANEL	10
1.4.1.6 ProCOUNTER PANEL	11
1.4.2 USB SCAN	12
1.4.3 READ RAM	12
1.4.4 ENOB TEST	13
1.4.5 SETDMMA	14
1.5 SETDMMA操作步驟.....	15
2. 硬體說明	18
2.1 傳輸架構.....	18
2.2 USB ENOB TEST BOARD說明	18
2.3 HY12P65 ENOB BOARD電路圖	20
6：修訂紀錄.....	21

注意：

- 1、本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。
請客戶及時到本公司網站下載更新 <http://www.hycontek.com>。
- 2、本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- 3、本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- 4、請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- 5、本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- 6、本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- 7、本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計並採用安全指標，這樣可以避免事故的發生。
- 8、本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

1. HY12P65 ENOB Test 入門

1.1 軟體簡介

HY12P65 ENOB Tset 的目的為，針對 HY12P65 的 ADC 性能作測試，並可以方便的在該軟體上測試電表的基本檔位。

1.2 軟體安裝

1.2.1 安裝

運行 HY-Hex Loader 所需的最低系統配置：

- PC 硬體需求
 - PC 相容的奔騰（PENTIUM®）級系統
 - 128 MB 記憶體（推薦 256MB）
 - 10 GB 硬碟空間
- 支援作業系統
 - Windows 98SE /Windows 2000/Windows XP/Windows Vista/Windows 7
 - 系統支援 x86，32bit 系統；不支援 64bit 系統。
- 適用下列介面模式
 - USB Port
- 適用軟體支援版本
 - DMMENOBTEST V1.1
- 支援產品型號：
 - HY12P65
- 功能項目：
 - ENOB Test
 - 測試電表各基本檔位

對於某些 Windows 作業系統，要在電腦中安裝軟體，需要管理員訪問許可權。

- 在光碟或檔案中尋找並執行 Setup.exe 執行檔。
- 按畫面照指示一步一步向下執行安裝步驟，如圖 1- 1

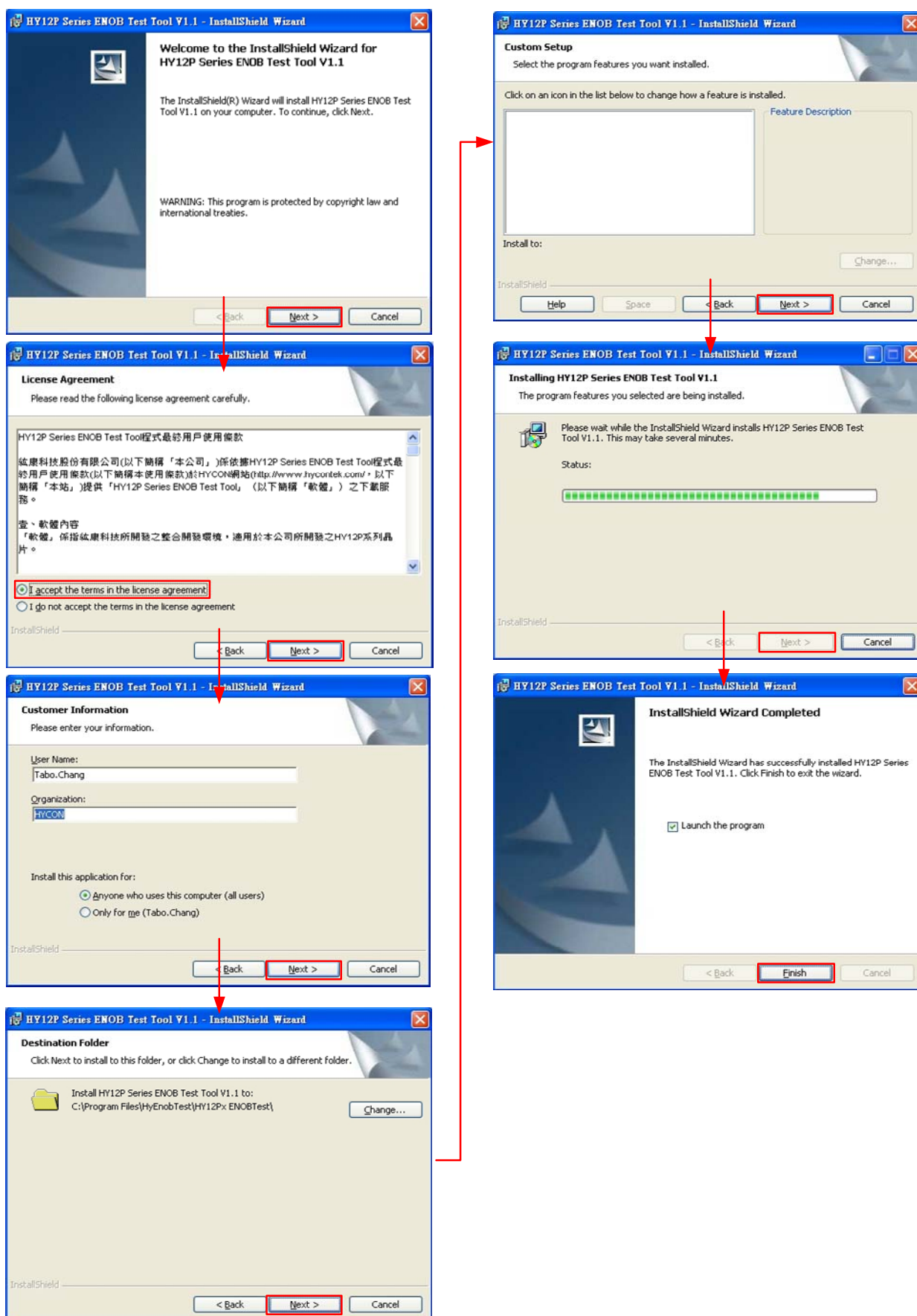


圖 1- 1

1.2.2 卸載

請到控制台的“新增或移除程式”尋找 HY12P Series ENOB Test Tool V1.1 選擇移除程式，即可。

1.3 ENOB與Noise Free的說明

$$\text{ENOB} = \log_2 \left(\frac{\text{FSR}}{\text{RMS Noise}} \right) = \frac{\ln \left(\frac{\text{FSR}}{\text{RMS Noise}} \right)}{\ln(2)} \quad \text{--- 方程式 1}$$

$$\text{Noise Free Bits} = \log_2 \left(\frac{\text{FSR}}{\text{Peak-to-Peak Noise}} \right) = \frac{\ln \left(\frac{\text{FSR}}{\text{Peak-to-Peak Noise}} \right)}{\ln(2)} \quad \text{--- 方程式 2}$$

Sigma Delta ADC 本身所產生的 RMS Noise 即為能分辨取樣訊號的最小電壓值，因此 ENOB(有效的輸出 Bit 數)是用 RMS Noise 與 Full Scale Range 的比值來算的，然而 RMS Noise 需要取多筆平均來運算，取樣數太少，只能表現出那一段時間的 RMS Noise，無法代表 ADC 整體運算的 RMS Noise，因此 RMS Noise 運算的筆數不少於 1024 筆。

但是如果 ADC 值輸出的 Count 不滾動，那就是 Noise Free Bits，因此 Noise Free Bits 是 ADC 的穩定輸出表現，定義的 Bits 運算為 Peak-to-Peak Noise 與 Full Scale Range 的比值。

RMS Noise 的計算方式：

$$\text{平均 Counts} \rightarrow \text{Average} = \frac{\sum_{k=1}^n \text{ADC}[k]}{n} \quad \text{--- 方程式 3}$$

n = ADC 的總取樣數。

$$\text{RMS Noise} = \frac{V_{\text{REF}} \times \sqrt{\frac{\sum_{k=1}^n (\text{ADC}[k] - \text{Average})^2}{n}}}{2^{\text{Scale}}} \quad \text{--- 方程式 4}$$

Scale = ADC 輸出的總 Bits

Peak-to-Peak Noise 的計算方式：

$$\text{Peak-to-Peak Noise} = \frac{V_{\text{REF}} \times (\text{ADC}_{\text{Max}} - \text{ADC}_{\text{Min}})}{2^{\text{Scale}}} \quad \text{--- 方程式 5}$$

ADCMax = 總取樣中 ADC 最大值

ADCMin = 總取樣中 ADC 最小值

1.4 視窗介面

打開軟體時會出現以下畫面，如圖 1-2 下所示。

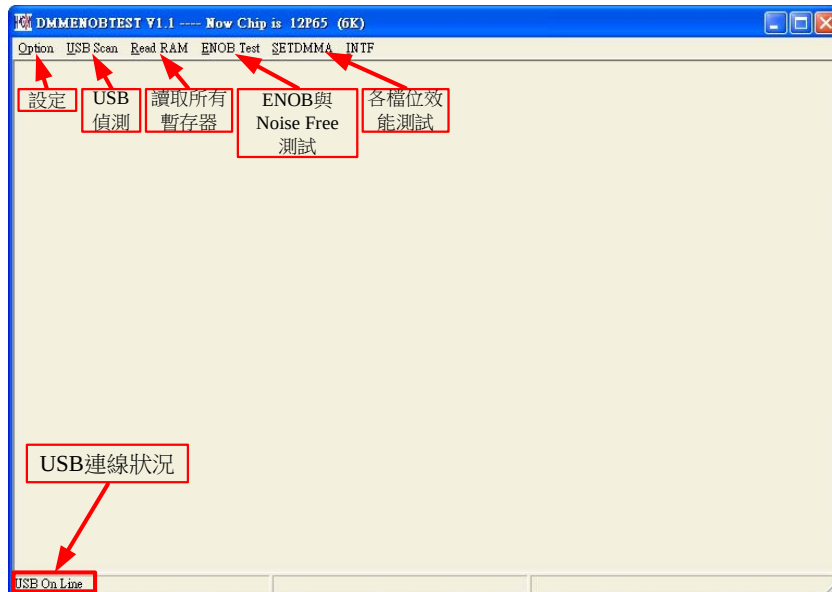


圖 1-2

1.4.1 Option

當介面點選Option出現選擇畫面如，如圖 1-3。

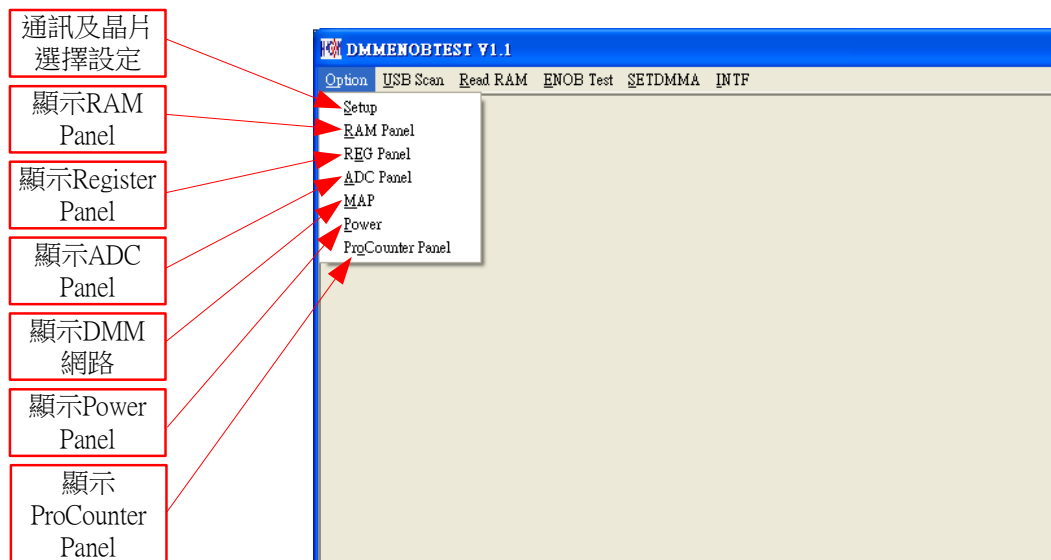


圖 1-3

1.4.1.1 Setup

當介面點選Option→Setup出現設定畫面，如圖 1- 4。

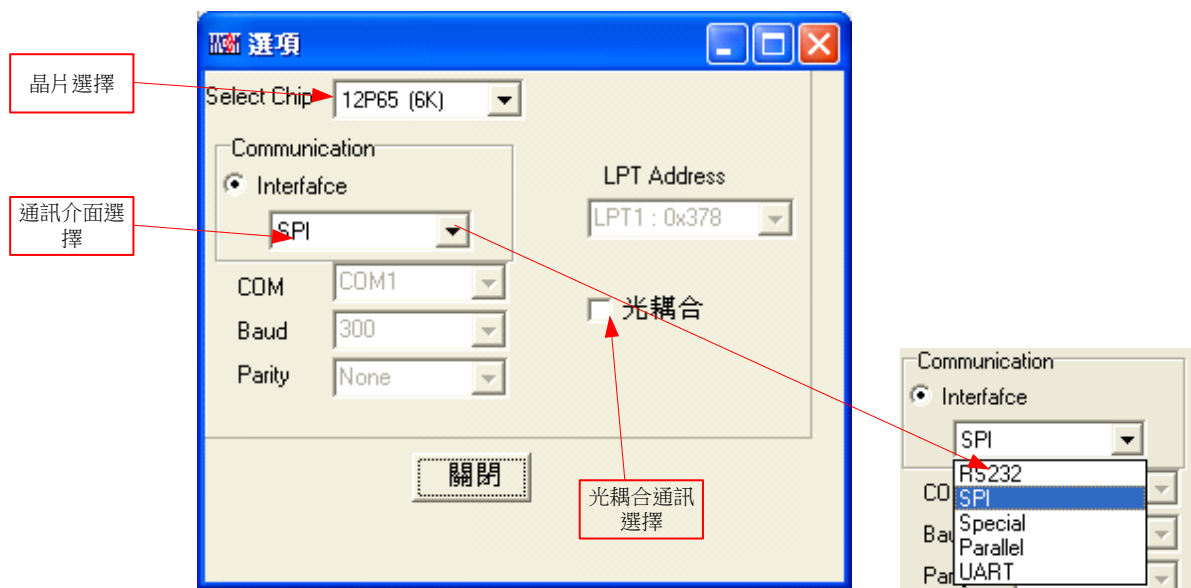


圖 1- 4

名 稱	功 能 說 明
Select Chip	選擇 OTP 晶片，OTP 晶片程式需要燒錄 SPI 或 Special 的通訊程序。
Communication	只能選擇 SPI 或 Special，其他介面暫不支援。
光耦合	當通訊介面選擇使用光耦合隔離的通道時的選項。

1.4.1.2 RAM Panel

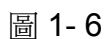
當介面點選Option→RAM Panel出現設定畫面，如圖 1- 5。



圖 1- 5

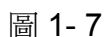
請參考 HY12P-IDE 軟體使用說明書 3.2 節，RAM 視窗的操作。

當介面點選Option→REG Panel出現設定畫面，如圖 1-6。



請參考 HY12P-IDE 軟體使用說明書 3.3 節，REG 視窗的操作。

當介面點選Option→ADC Panel出現設定畫面，如圖 1-7。



請參考 HY12P-IDE 軟體使用說明書 3.6 節，ADC 視窗的操作。

1.4.1.4 MPN Panel

當介面點選Option→MPN Panel出現設定畫面，如圖 1- 8。

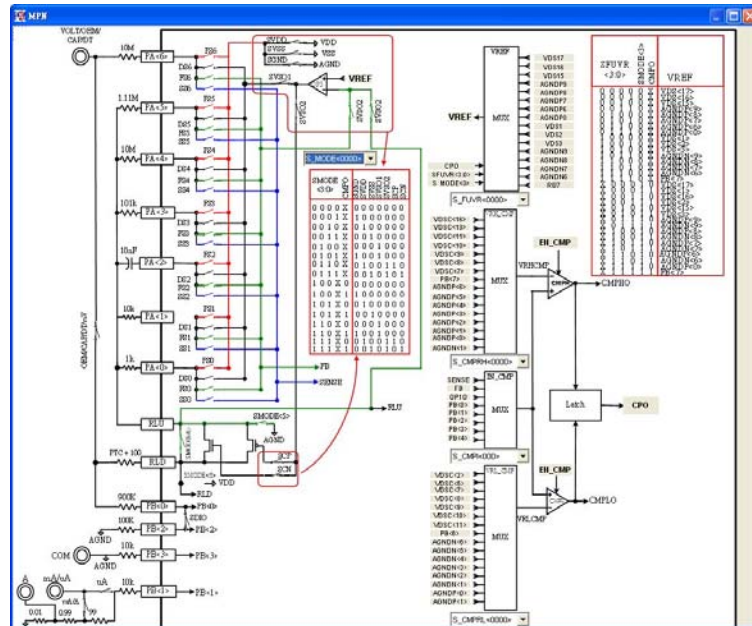


圖 1- 8

請參考 HY12P-IDE 軟體使用說明書 3.8 節，ADC 視窗的操作。

1.4.1.5 Power Panel

當介面點選Option→Power Panel出現設定畫面，如圖 1- 9。

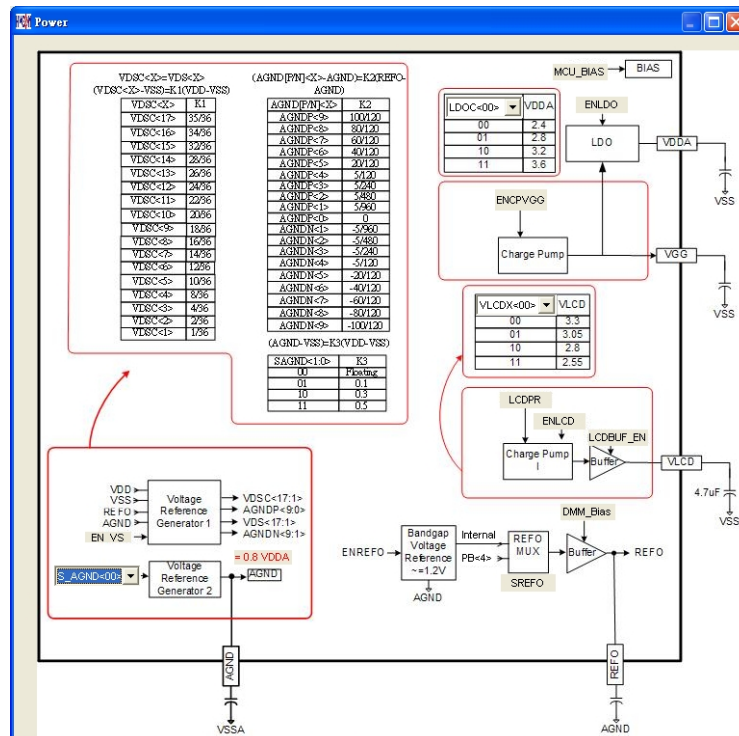


圖 1- 9

請參考 HY12P-IDE 軟體使用說明書 3.7 節，ADC 視窗的操作。

1.4.1.6 ProCounter Panel

當介面點選Option→ProCounter Panel出現設定畫面，如圖 1- 10。

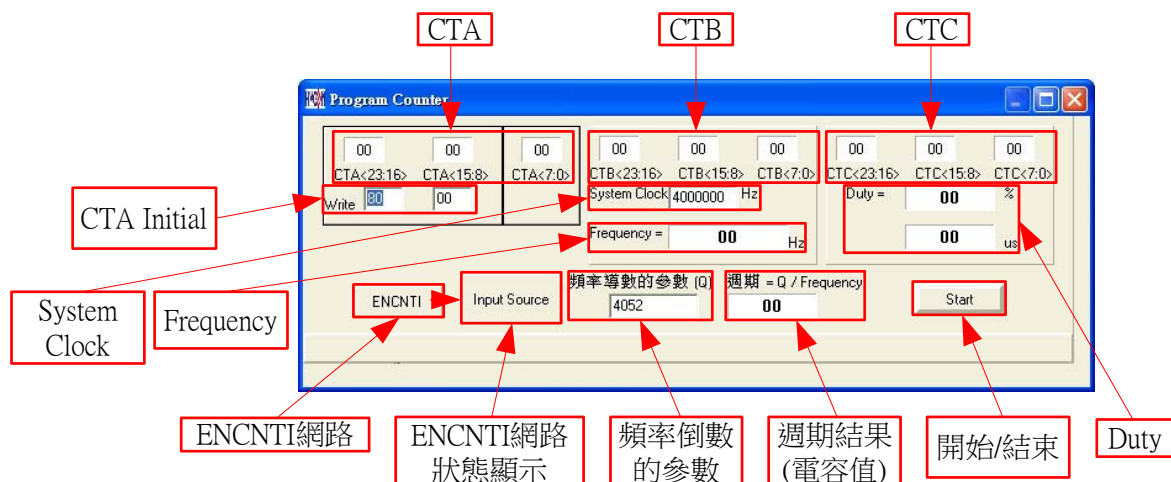
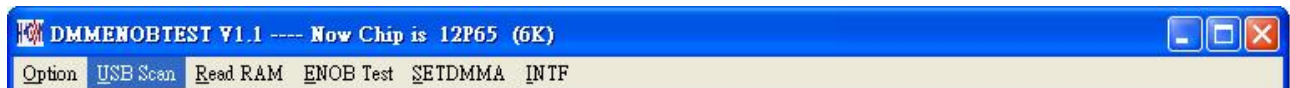


圖 1- 10

名 稱	功 能 說 明
CTA	CTA 數值顯示區。
CTB	CTB 數值顯示區。
CTC	CTC 數值顯示區。
CTA Initial	CTA Initial 數值設定區。
System Clock	系統主頻。
ENCNTI 網路	信號輸入網路選擇；OFF=CMPO，ON=CNTI
ENCNTI 網路狀態顯示	根據"ENCNTI"設置，顯示輸入源。
頻率倒數的參數	輸入頻率的倒數。
開始/結束	開始/結束測量。
Frequency	顯示頻率結果。
週期結果(電容值)	顯示週期結果，可做電容檔位測試。
Duty	顯示佔空比結果。

1.4.2 USB Scan



偵測掃描USB端口是否有連接上HY12P65 ENOB Test Tool；當介面點選USB Scan，如果連接上會於視窗左下角顯示”USB On Line”，如圖 1- 11。

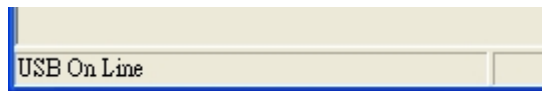


圖 1- 11

如果未連接上會於視窗左下角顯示”USB not Connect!!!”，如圖 1- 12。

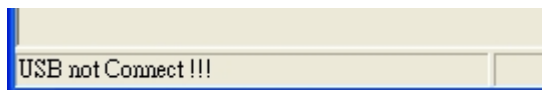
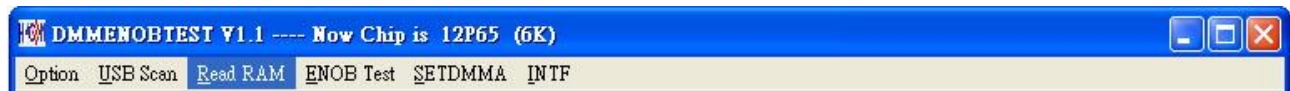


圖 1- 12

※注意：

1. 如果是使用 USB 供電，直接將 USB Line 連接上 USB ENOB Test Board(T09011 V02)後，即可於介面點選 USB Scan。
2. 如果是使用外部供電，請先將外部電源接上 HY12P65 ENOB Test Tool 後，再將 USB Line 連接上 USB ENOB Test Board(T09011 V02)，最後在介面點選 USB Scan。
3. 當使用外部供電時，請將 USB ENOB Test Board(T09011 V02)的 J5 與 J8 的 Jump Open，避免電源衝突造成損壞。

1.4.3 Read Ram



如上節敘述，當 USB 端口連接上 HY12P65 ENOB Test Tool 後，並確認”USB On Line”，接著請在介面點選 Read Ram；此功能會將 HY12P65 當前的 Ram 及 Registers 全部讀進 PC 的緩衝區，這將會影響 ENOB Test 的 RMS Noise 與 Vp-p Noise 的運算結果。

1.4.4 ENOB Test



介面點選ENOB Test後，會出現ENOB Test Panel，如圖 1- 13。

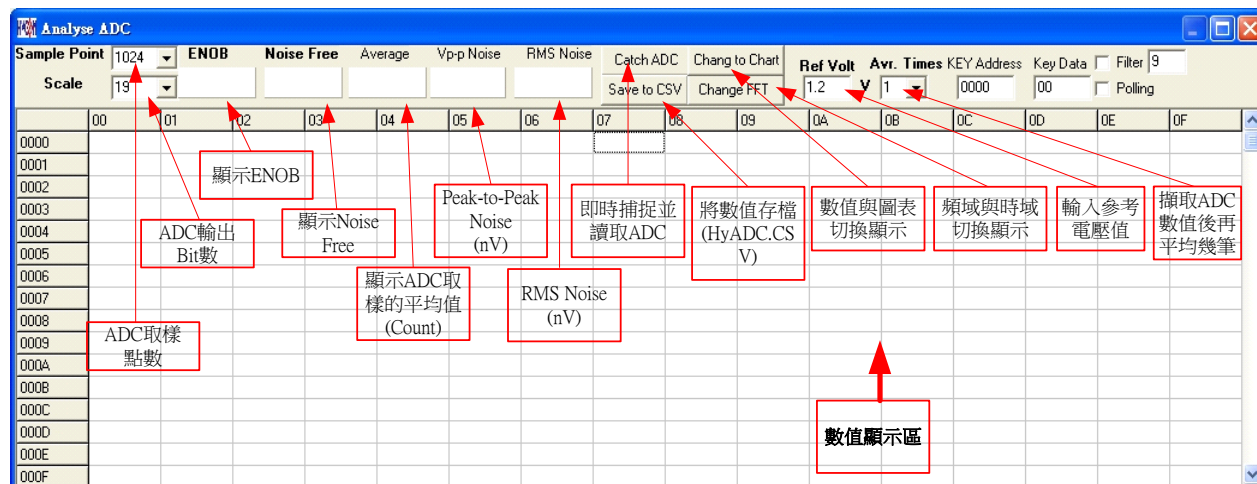
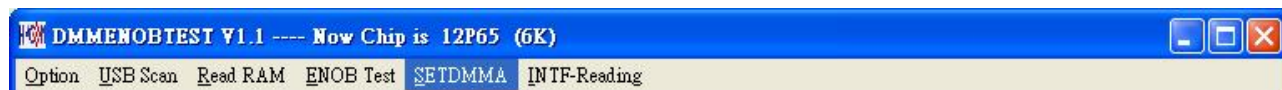


圖 1- 13

名 稱	功 能 說 明
Sample Point	取樣點數；功能"Catch ADC"的 ADC 取樣數量，最小 32 筆，最大 131072 筆，取樣建議數量為 1024 筆。
Scale	ADC 擷取 Bit 數；ADC 每筆輸出所擷取的 Bit 數，最少 8Bits，最多 19Bits。
ENOB	顯示ENOB(Effective Number of Bits)，計算方式如--- 方程式 1，單位為Bits。
Noise Free	顯示Noise Free Bits，計算方式如 --- 方程式 2，單位為Bits。
Average	顯示ADC的取樣平均值，計算方式如--- 方程式 3，單位為Counts。
Vp-p Noise	顯示Peak-to-Peak Noise，計算方式如 --- 方程式 5，單位為nV。
RMS Noise	顯示RMS Noise，計算方式如 --- 方程式 4，單位為nV。
Catch ADC	即時捕捉並依序顯示 ADC 值於數值顯示區內。
Save to CSV	將顯示區內的數值存成 HyADC.CSV 的檔案，另外包括 ENOB、Noise Free、Average 與 RMS Noise。
Change to Chart	將數值顯示區內的結果做"數值/圖表"的切換。
Change FFT	圖表切換顯示"頻域/時域"。
Ref Volt	輸入 Reference Voltage 電壓值，單位為 V。
Avr. Time	選擇軟體平均，數值顯示區內的數值會根據所選擇的次數再平均，之後顯示於顯示區內。

1.4.5 SETDMMA



介面點選SETDMMA後，會出現如圖 1- 14視窗。

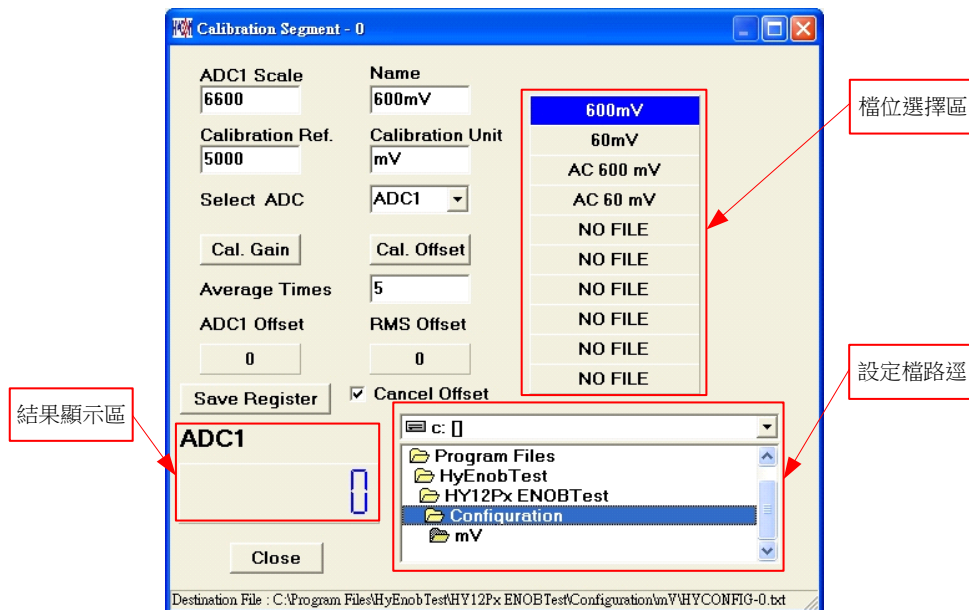


圖 1- 14

名 稱	功 能 說 明
設定檔路徑	選擇設定檔的存放路徑。
檔位選擇區	選擇好設定檔後，可在此選擇不同檔位作測試。
Name	為純文字型式，供使用者註記；所輸入的文字會成為”檔位選擇區”內的檔位名稱。
Calibration Unit	為純文字型式，供使用者註記。
ADC1 Scale	校正後的上限值(滿刻度)。
Calibration Ref.	將現在的 ADC1 或 RMS 值校正為該輸入的數值(校正點)。
Select ADC	選擇 ADC1 或 RMS Output 作為輸出。
Cal. Gain	按下後便會將當時 ADC1 或 RMS 的輸出值校正為”Calibration Ref.”之設定。
Cal. Offset	按下後便會將當時 ADC1 或 RMS 的輸出值視為 Offset。
Average Times	將 ADC1 或 RMS 所輸出的值依輸入作軟體平均後輸出。
ADC1 Offset	顯示 ADC1 Offset 的值。
RMS Offset	顯示 RMS Offset 的值。
Save Register	將所有暫存器組態儲存於呈現藍底標籤的設定檔，若選取”NO FILE”再點選儲存，則會新增一筆設定檔於該目錄，每個目錄最多 10 個設定檔。
Cancel Offset	當勾選”Cancel Offset”後，ADC1 便會直接減去 Offset 值後在乘上 Gain；RMS 則會先減去 Offset 後開根號，接著再乘上 Gain。
結果顯示區	顯示計算後的結果。
Close	關閉本視窗。

1.5 SETDMMA操作步驟

基本上此功能可以模擬電表所有基本檔位(除了頻率部分，請用 ProCounter 測量)，以下舉例說明 SETDMMA 的軟體操作步驟，以 DC 600mV 檔位為例。

步驟 01：將HY12P65 ENOB Test Tool，介面點選USB Scan，連接成功會於視窗左下角顯示如圖 1- 15，若不成功則請檢查硬體或電源是否正確。



圖 1- 15

※注意：

1. 如果是使用 USB 供電，直接將 USB Line 連接上 USB ENOB Test Board(T09011 V02)後，即可於介面點選 USB Scan。
2. 如果是使用外部供電，請先將外部電源接上HY12P65 ENOB Test Tool後，再將USB Line連接上USB ENOB Test Board(T09011 V02)，最後在介面點選USB Scan。
3. 當使用外部供電時，請將 USB ENOB Test Board(T09011 V02)的 J5 與 J8 的 Jump Open，避免電源衝突造成損壞。

步驟 02：USB On Line 後點選介面 Read Ram，將 HY12P65 所有暫存器載入 PC 的緩衝區。

步驟 03：介面點選SETDMMA後，會出現如圖 1- 16視窗。

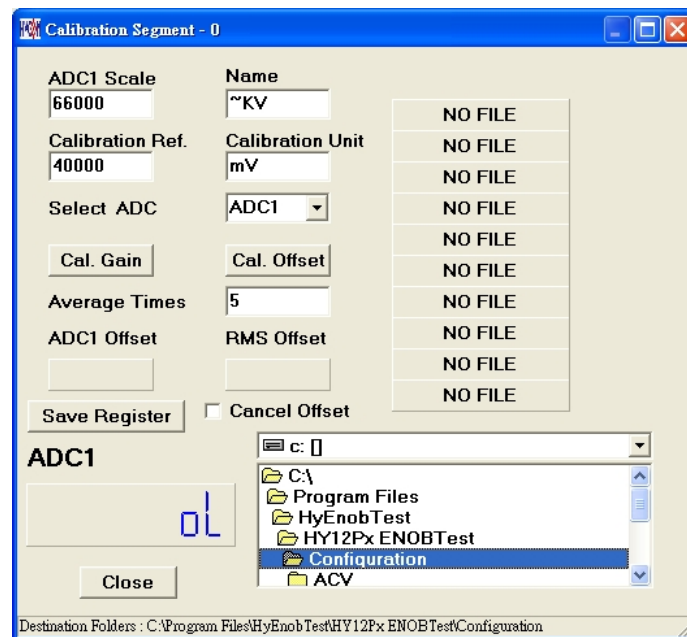


圖 1- 16

步驟 04：選擇設定檔存放路徑；本程式有提供Demo用的Configuration供使用者使用，預設路徑為C:\Program Files\HyEnobTest\HY12Px ENOBTest\Configuration

步驟 05：本範例以DC 600mV為例，所以路徑選擇C:\Program Files\HyEnobTest\HY12Px ENOBTest\Configuration\mV後，點選檔位選擇區的 600mV標籤，使其變成藍底白字，如圖 1- 17；此時就會依造Configuration的DC 600mV檔位設定HY12P65 ENOB Test Tool的暫存器，而此DC 600mV假設滿刻度(ADC1 Scale)為 6600 Count，校正點(Calibration Ref.)為 5000 Count。

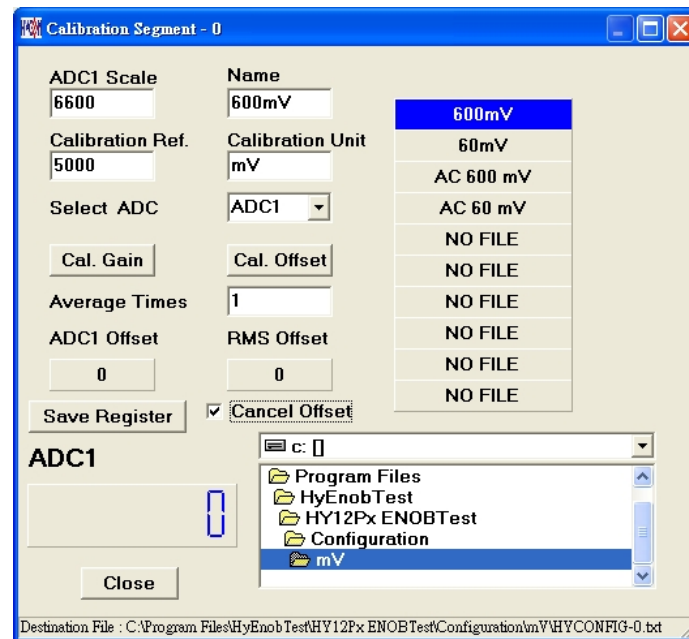


圖 1- 17

步驟 06：接下來開始校正，先輸入 0mV後點選Cal. Offset並將Cancel Offset打勾，此時結果顯示區應該顯示 0，接著輸入DC 500mV後點選Cal. Gain，此時結果顯示區內應該顯示 5000，如圖 1- 18，完成校正。

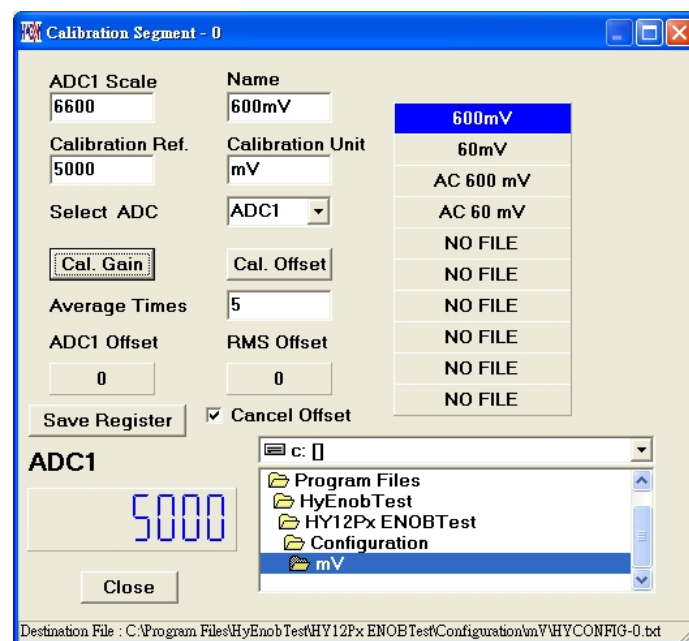


圖 1- 18

步驟 07：儲存Configuration；選擇好儲存路徑後點選Save Register，即可將暫存器資料存成Configuration檔，如圖 1- 19。

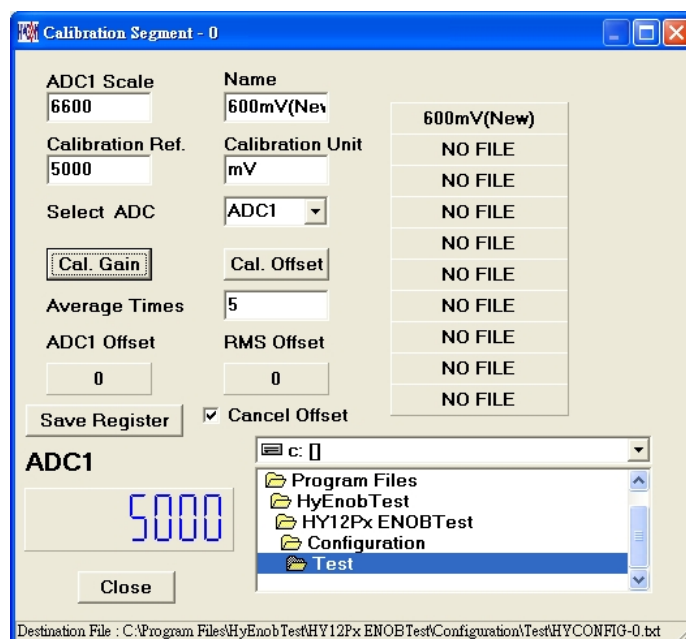


圖 1- 19

步驟 08：修改Configuration；選擇好要覆蓋的檔位後點選Save Register，再點選Yes，即可將暫存器資料覆蓋原始檔位，如圖 1- 20。

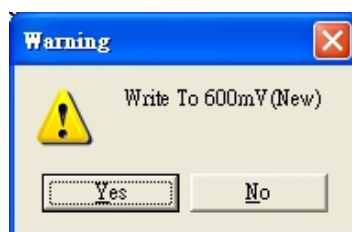


圖 1- 20

依照不同檔位設置 HY12P65 ENOB Board 上的 Jump：

Function	J4	J6 & J9	J7	J3
ACV	Short	Open	Open	Open
DCV				
AC mV	Open	Short	Open	Open
DC mV				
Thermocouple	Open	Open	Open	A(Open) mA(1-2) uA(2-3)
AC Current				
DC Current	Open	Short	Open	Open
Resistor				
Continuity				
Diode				
Capacitor	Open	Short	Short	Open
Frequency(CNT Input)				

2. J4、J5、J8：光耦合通訊 Port

J4 說明

PIN 1 → VP，供應光耦合 IC(U9~U13)的電源，如果要測底隔離 Power 則 J5 與 J8 需開路；如果要共用電源則 J5 與 J8 需短路。

PIN 2 → SPIDI_Q，光耦合 DI 訊號線。

PIN 3 → SPICK_Q，光耦合 CK 訊號線。

PIN 4 → SPIDO_Q，光耦合 DO 訊號線。

PIN 5 → SPICS_Q，光耦合 CS 訊號線。

PIN 6 → VSSP，光耦合 Ground。

PIN 7 → SPIIRQ_Q，偵測 Hycon OTP 寫入 Flash Memory 是否完成的訊號線(光耦合)。

3. J9、J10、J11 與 U8

U8 是 Flash Memory，有 512K byte 的容量

J10、J11 是 Flash Memory 電源了來源，如果使用光耦合隔離電源則 J10 與 J11 的 PIN1-2 短路；如果不需要隔離電源則 J10 與 J11 的 PIN2-3 短路。

J9 說明：

PIN 1 → VDD_X，供應 U8 電源。

PIN 2 → FLDI，控制 U8 的 DI 訊號線。

PIN 3 → FLCK，控制 U8 的 CK 訊號線。

PIN 4 → FLDO，控制 U8 的 DO 訊號線。

PIN 5 → FLCs，控制 U8 的 CS 訊號線。

PIN 6 → VSS_X，U8 的 Ground。

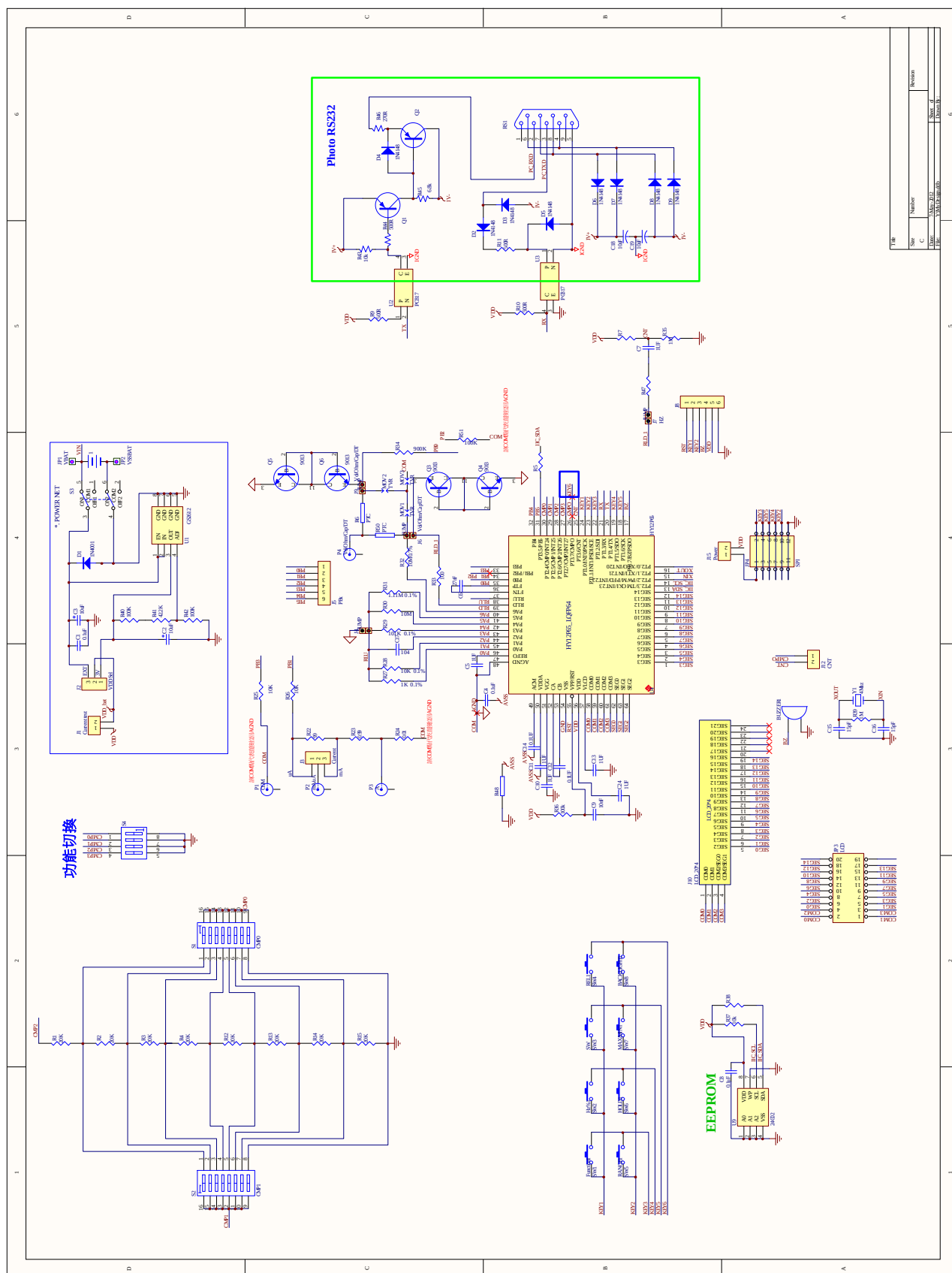
4. JP1、JP2、J6 與 U3

JP1 與 JP2 是外部輸入 Power 供應 U3，產生 VDD 電源；如果使用 USB 電源則 J6 短路，如果使用外部 Power(5V)則由 JP1、JP2 輸入並將 J6 開路。

U3、R1、R2 與 R3 所組成的 Regulator，產生 VDD 電源。如果要改變輸出電壓可調整 R1、

R2 與 R3，其關係式為 $VDD = 1.240V \times (1 + \frac{R1 + R2}{R3})$ 。

2.3 HY12P65 ENOB Board 電路圖



6：修訂紀錄

版次	頁次	變更摘要
V01	ALL	初版發行
V02	17	新增各檔位 HY12P65 ENOB Board Jump 設置表