



HY16F3913

User's Guide

高精密混合信號處理控制器

4x44 ~ 8x40 LCD Driver

32-bit 低功耗微控制器

21-bit ENOB $\Sigma\Delta$ ADC

128k Byte Flash ROM

Table of Contents

1. 晶片概述	14
1.1. 簡介	14
1.2. 型態說明表	14
2. 功能概述	15
2.1. 方塊圖	15
2.2. 中央處理器核心方框圖	16
3. 記憶體結構	17
3.1. 記憶體說明	17
3.2. 記憶體位址	18
3.3. 靜態隨機存取記憶體(SRAM)	18
3.4. 快閃記憶體(Flash ROM)	19
3.5. 匯流排介面單元	19
3.6. 開機記憶體(Boot ROM)	20
3.7. 嵌入式除錯模組(EDM)	20
4. MCU 系統暫存器	21
4.1. 整體總說明	21
4.2. 暫存器位址	21
4.3. 暫存器功能	21
4.3.1. 系統暫存器 SOC	21
5. MCU 電源管理	23
5.1. 整體總說明	23

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

5.1.1.	晶片工作電壓 VDD5V 及 VDD15:.....	23
5.1.2.	VDDA 電壓:.....	23
5.1.3.	晶片上電電壓檢測電路(BOR1、BOR2):.....	24
5.1.4.	參考電壓和共模電壓(REFO):.....	25
5.1.5.	LVD 低電壓檢測:.....	26
5.1.6.	各部份模塊使用的電壓源.....	27
5.2.	暫存器位址.....	28
5.3.	暫存器功能.....	28
5.3.1.	電源管理暫存器 0.....	28
5.3.2.	電源管理暫存器 1.....	29
5.3.3.	電源管理暫存器 2.....	30
6.	MCU 時脈系統.....	31
6.1.	整體總說明.....	31
6.1.1.	外部震盪器.....	31
6.1.2.	內部 RC 震盪器 HAO 與 LPO.....	31
6.1.3.	工作頻率源配置.....	32
6.2.	暫存器位址.....	34
6.3.	暫存器功能.....	34
6.3.1.	時脈系統暫存器 0.....	34
6.3.2.	時脈系統暫存器 1.....	35
6.3.3.	時脈系統暫存器 2.....	36
6.3.4.	時脈系統暫存器 3.....	38
6.3.5.	時脈系統暫存器 4.....	39
6.3.6.	時脈系統暫存器 5.....	40
6.3.7.	時脈系統暫存器 6.....	41
6.3.8.	時脈系統暫存器 7.....	42
6.3.9.	時脈系統暫存器 8.....	42
7.	MCU 中斷控制系統.....	43
7.1.	整體總說明.....	43
7.2.	暫存器位址.....	44
7.3.	暫存器功能.....	44

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

7.3.1.	中斷控制暫存器 8.....	44
7.3.2.	中斷控制暫存器 1.....	46
7.3.3.	中斷控制暫存器 2.....	48
7.3.4.	中斷控制暫存器 3.....	49
7.3.5.	中斷控制暫存器 4.....	50
7.3.6.	中斷控制暫存器 5.....	50
7.3.7.	中斷控制暫存器 6.....	51
7.3.8.	中斷控制暫存器 7.....	52
7.3.9.	中斷控制暫存器 8.....	53
8.	MCU 看門狗 WDT.....	54
8.1.	整體總說明	54
8.1.1.	WDT 的設置說明 :.....	54
8.2.	暫存器位址	55
8.3.	暫存器功能	55
8.3.1.	WDT 暫存器.....	55
9.	MCU 定時器 TIMER A.....	56
9.1.	整體總說明	56
9.2.	暫存器位址	57
9.3.	暫存器功能	57
9.3.1.	Timer A 暫存器	57
10.	MCU 定時器 TIMER B.....	59
10.1.	整體總說明	59
10.1.1.	定時計數器模式.....	60
10.1.2.	系統 PWM 功能模式.....	65
10.2.	暫存器位址	78
10.3.	暫存器功能	78

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

10.3.1.	Timer B 暫存器 0	78
10.3.2.	Timer B 暫存器 1	80
10.3.3.	Timer B 暫存器 2	80
10.3.4.	Timer B 暫存器 3	80
11.	MCU 定時器 TIMER B2	81
11.1.	整體總說明	81
11.2.	暫存器位址	83
11.3.	暫存器功能	83
11.3.1.	Timer B2 暫存器 0	83
11.3.2.	Timer B2 暫存器 1	84
11.3.3.	Timer B2 暫存器 2	85
11.3.4.	Timer B2 暫存器 3	85
11.3.5.	Timer B2 暫存器 4	85
12.	MCU 定時器 TIMER C	86
12.1.	整體總說明	86
12.2.	暫存器位址	88
12.3.	暫存器功能	88
12.3.1.	Timer C 暫存器 0	88
12.3.2.	Timer C 暫存器 1	89
13.	MCU 通用 GPIO PT1 管理	90
13.1.	整體總說明	90
13.2.	暫存器位址	91
13.3.	暫存器功能	92
13.3.1.	PT1 暫存器 0	92
13.3.2.	PT1 暫存器 1	92
13.3.3.	PT1 暫存器 2	93
13.3.4.	PT1 暫存器 3	93
14.	MCU 通用 GPIO PT2 管理	96
14.1.	整體總說明	96

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

14.2.	暫存器位址	97
14.3.	暫存器功能	98
14.3.1.	PT2 暫存器 0	98
14.3.2.	PT2 暫存器 1	98
14.3.3.	PT2 暫存器 2	99
14.3.4.	PT2 暫存器 3	99
15.	MCU 通用 GPIO PT3 管理.....	102
15.1.	整體總說明	102
15.2.	暫存器位址	104
15.3.	暫存器功能	104
15.3.1.	PT3 暫存器 0	104
15.3.2.	PT3 暫存器 1	104
15.3.3.	PT3 暫存器 2	105
15.3.4.	PT3 暫存器 3	105
15.4.	類比數位複用功能切換注意事項.....	109
16.	MCU 通用 GPIO PT6 管理.....	110
16.1.	整體總說明	110
16.2.	暫存器位址	111
16.3.	暫存器功能	111
16.3.1.	PT6 暫存器 0	111
16.3.2.	PT6 暫存器 1	113
16.3.3.	PT6 暫存器 2	114
16.3.4.	PT6 暫存器 3	115
17.	MCU 通用 GPIO PT7 管理.....	117
17.1.	整體總說明	117
17.2.	暫存器位址	118
17.3.	暫存器功能	118

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

17.3.1.	PT7 暫存器 0	118
17.3.2.	PT7 暫存器 1	119
17.3.3.	PT7 暫存器 2	120
17.3.4.	PT7 暫存器 3	121
18.	MCU 通用 GPIO PT8 管理.....	123
18.1.	整體總說明	123
18.2.	暫存器位址	124
18.3.	暫存器功能	124
18.3.1.	PT8 暫存器 0	124
18.3.2.	PT8 暫存器 1	125
18.3.3.	PT8 暫存器 2	126
18.3.4.	PT8 暫存器 3	128
19.	MCU 通用 GPIO PT9 管理.....	130
19.1.	整體總說明	130
19.2.	暫存器位址	131
19.3.	暫存器功能	131
19.3.1.	PT9 暫存器 0	131
19.3.2.	PT9 暫存器 1	132
19.3.3.	PT9 暫存器 2	133
19.3.4.	PT9 暫存器 3	135
20.	MCU 通用 GPIO PT10 管理.....	137
20.1.	整體總說明	137
20.2.	暫存器位址	138
20.3.	暫存器功能	138
20.3.1.	PT10 暫存器 0	138
20.3.2.	PT10 暫存器 1	139
20.3.3.	PT10 暫存器 2	140
20.3.4.	PT10 暫存器 3	142
21.	MCU 通用 GPIO PT13 管理.....	144

HY16F3913 User's Guide

21-bit ENOB Σ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

21.1.	整體總說明	144
21.2.	暫存器位址	145
21.3.	暫存器功能	145
21.3.1.	PT13 暫存器 0	145
21.3.2.	PT13 暫存器 1	146
21.3.3.	PT13 暫存器 2	146
21.3.4.	PT13 暫存器 3	148
22.	MCU 通用 GPIO 複用功能管理	150
22.1.	整體總說明	150
22.2.	暫存器位址	153
22.3.	暫存器功能	153
22.3.1.	GPIO 複用功能控制暫存器 0	153
22.3.2.	GPIO 複用功能控制暫存器 1	154
22.3.3.	GPIO 複用功能控制暫存器 2	155
22.3.4.	GPIO 複用功能控制暫存器 3	156
23.	MCU Σ 24 位元類比數位轉換器 ADC	157
23.1.	整體總說明	157
23.1.1.	全差動信號輸入端	159
23.1.2.	內置增益放大器	160
23.1.3.	參考電壓輸入通道	160
23.1.4.	輸入信號輸入偏壓	162
23.1.5.	梳狀濾波器	162
23.1.6.	溫度傳感器 TPS	163
23.1.7.	ADC 輸入阻抗(R_{ADC})說明	165
23.1.8.	ADC 操作說明	166
23.2.	暫存器位址	167
23.3.	暫存器功能	167

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

23.3.1.	ADC 暫存器 0	167
23.3.2.	ADC 暫存器 1	168
23.3.3.	ADC 暫存器 2	170
23.3.4.	ADC 暫存器 3	170
23.3.5.	ADC 暫存器 4	171
24.	MCU 串列通信 SPI	172
24.1.	整體總說明	172
24.2.	暫存器位址	177
24.3.	暫存器功能	177
24.3.1.	SPI 暫存器 0	177
24.3.2.	SPI 暫存器 1	178
24.3.3.	SPI 暫存器 2	179
24.3.4.	SPI 暫存器 3	180
25.	MCU 非同步串列通訊 UART	181
25.1.	整體總說明	181
25.1.1.	Baud Rate 傳輸串列傳輸速率	181
25.1.2.	自動串列傳輸速率功能(Auto Baudrate detection).....	182
25.1.3.	通訊 IO 接腳	182
25.2.	暫存器位址	183
25.3.	暫存器功能	183
25.3.1.	UART 暫存器 0	183
25.3.2.	UART 暫存器 1	184
25.3.3.	UART 暫存器 2	185
25.3.4.	UART 暫存器 3	185
25.4.	UART 使用說明	186
26.	MCU 非同步串列通訊 UART2	190
26.1.	整體總說明	190
26.2.	暫存器位址	190
26.3.	暫存器功能	190

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

26.3.1.	UART2 暫存器 0.....	190
26.3.2.	UART2 暫存器 1.....	192
26.3.3.	UART2 暫存器 2.....	192
26.3.4.	UART2 暫存器 3.....	193
26.4.	UART2 使用說明	193
27.	MCU 通用 I²C 通信介面	194
27.1.	整體總說明	194
27.1.1.	通信 I ² C 介面特性	194
27.1.2.	數據傳輸率的計算:.....	196
27.1.3.	超時控制 Time-out function (Time-Out):.....	197
27.1.4.	I ² C 通訊接腳	197
27.1.5.	通信 I ² C 介面流程	198
27.1.6.	通信 I ² C Master TX 流程.....	199
27.1.7.	通信 I ² C Master RX 流程	200
27.1.8.	通信 I ² C Slaver TX 流程.....	201
27.1.9.	通信 I ² C Slaver RX 流程	202
27.1.10.	通信 I ² C General Call 流程	203
27.2.	暫存器位址	204
27.3.	暫存器功能	204
27.3.1.	I ² C 暫存器 0	204
27.3.2.	I ² C 暫存器 1	205
27.3.3.	I ² C 暫存器 2	206
27.3.4.	I ² C 暫存器 3	207
27.3.5.	I ² C 暫存器 4	209
27.3.6.	I ² C 暫存器 5	209
27.4.	I ² C 使用說明	211
27.4.1.	I ² C 初始化說明	211
27.4.2.	I ² C 操作流程說明	212
27.5.	I ² C General Call Mode	221
27.6.	10 Bit Addressing Mode	222

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

27.6.1.	I ² C 10 Bit Addressing Mode 說明	222
27.6.2.	10 Bit Addressing 資料寫入流程說明	223
27.6.3.	10 Bit Addressing 資料讀出流程說明	224
27.6.4.	10 Bit Addressing 資料被讀出流程說明	225
27.7.	3 Byte Data Mode	226
27.7.1.	I ² C 3 Byte Date Mode 說明	226
27.7.2.	I ² C 3 Byte Date 連續讀取流程說明.....	226
27.7.3.	I ² C 3 Byte Date 資料被讀取流程說明.....	226
28.	MCU 硬體萬年曆 HW RTC	227
28.1.	整體總說明	227
28.2.	RTC 暫存器位址	229
28.3.	RTC 暫存器功能	229
28.3.1.	RTC 暫存器 0	229
28.3.2.	RTC 暫存器 1	231
28.3.3.	RTC 暫存器 2	232
28.3.4.	RTC 暫存器 3	233
28.3.5.	RTC 暫存器 4	235
28.3.6.	RTC 暫存器 5	237
28.3.7.	RTC 暫存器 6	238
28.3.8.	RTC 暫存器 7	240
29.	MCU 省電模式介紹	242
29.1.	整體總說明	242
30.	MCU 液晶驅動器 LCD	244
30.1.	整體總說明	244
30.2.	LCD 暫存器位址	245
30.3.	LCD 暫存器功能	245
30.3.1.	LCD 暫存器 0.....	245
30.3.2.	LCD 暫存器 1.....	246
30.3.3.	LCD 暫存器 2.....	247
30.4.	LCD RAM 功能	248
30.5.	LCD 省電功能	248

HY16F3913 User's Guide

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



30.6.	LCD Driver Output.....	249
31.	AFE POWER.....	257
31.1.	Power System.....	257
31.2.	PWRCN Register.....	257
32.	AFE ADC.....	259
32.1.	24-bit $\Sigma\Delta$ ADC.....	259
32.2.	ADCH ~ ADQL Register.....	259
32.3.	CHOPCN Register.....	261
32.4.	AD1CN1 ~ AD1CN5 Register.....	262
33.	AFE DAC.....	265
33.1.	12-bit DAC I.....	265
33.2.	12-bit DAC II.....	265
33.3.	DACCN1 ~ DACCN4 Register.....	266
33.4.	DAC2CN1 ~ DAC2CN3 Register.....	268
34.	AFE OP.....	269
34.1.	Rail to Rail OPAMP1.....	269
34.2.	Rail to Rail OPAMP2.....	269
34.3.	Rail to Rail OPAMP3.....	270
34.4.	OP1NET1 ~ OP1NET3 Register.....	270
34.5.	OP2NET1 ~ OP2NET3 Register.....	272
34.6.	OP3NET1 ~ OP3NET3 Register.....	273
35.	AFE GPIO.....	275
35.1.	GPIO PORT CLKOUT/IRQ/AI9_1.....	275
36.	AFE OSC.....	276
36.1.	OSCCN1 Register.....	276
37.	AFE HAO.....	278
37.1.	HAOTRIM Register.....	278

HY16F3913 User's Guide

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



37.2. HAOCTL Register	278
38. AFE I²C 通訊協議	279
38.1. I ² C 通訊時序圖	280
39. AFE BIA MODULE.....	285
40. 修訂記錄	286

HY16F3913 User's Guide

21-bit ENOB Σ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

1. 晶片概述

1.1. 簡介

HY16F3913 是一款帶液晶驅動電路(Liquid Crystal Display, LCD)、低功耗、高效能混合信號處理微控制器 (Mixed Signal Micro Controller, MCU)·適用於做精準的測量和控制·晶片可工作在 2.0V 到 5.5V 的寬電壓範圍·最高可運行到 16MHz·內建最大 128k Byte 的嵌入式快閃記憶體(Flash ROM)·以及 8k Byte 靜態隨機存取記憶體(SRAM)·HY16F3913 集成了高精度 24-bit 調變類比轉換器(Σ ADC)·硬體實現的即時時鐘(Hardware RTC)·提供高性能外圍接腳·如 UART、SPI、I²C、GPIO·及內建的電源管理系統等功能·支援低電壓檢測·多個外圍接腳喚醒功能·且支援 Andes C/C++開發平台(AndeSight)的 32-bit 微控制器·豐富的資源可以讓設計者完成一個低電源低成本的混合信號處理系統·

這款控制器中的類比前端電路包含了一個超低噪音 24-bit 類比數位轉換器(ADC)是嵌入式的·最大輸出率為 31k SPS 且具 21-bit 有效位元數(ENOB, Effective Number Of Bit)·最小可解析輸入訊號為 65nV RMS Noise (Root- Mean- Square)·ADC 前端內建可程式放大器 PGA·最大輸入放大倍率高達 128 倍放大倍率·

電源管理提供可選擇的類比電路調節電壓·可做為電壓基準源·與傳感器電源驅動·CPU 核工作電源也是由內部的線性穩壓電源所提供·128k Byte 嵌入式快閃記憶體·可用來執行程式及儲存資料·資料也可以在程式執行期間被儲存在快閃記憶體中·同時內建 8k Byte 靜態隨機存取記憶體供系統使用·

採用 32-bit 高效能混合信號處理微控制器核心·可以使每一時脈週期(Clock Cycle)執行一個指令·最高可達 16MIPS(Millions of Instructions Per Second)·具低耗電量指標·紘康科技提供了一些容易使用的程式撰寫工具·使用者可在 AndeSight 開發平台下撰寫 C/C++語言或組合語言的程式·晶片帶有電路仿真功能·提供容易除錯的環境·晶片可在 2.0V 到 5.5V 的數位工作電壓·-40°C 到 85°C 的溫度環境下工作·

1.2. 型態說明表

暫存器位元型態說明表

設定型態	描述	初始值
-	No Use	
RSV.	Reserve	
X	Unknown	
W	Write	
R	Read	
R0	Only Read 0	
R1	Only Read 1	
W0	Only Write 0	
W1	Only Write 0	
RW-0	Read/ Write	Initial 0
RW-1	Read/ Write	Initial 1
R0W-0	Read 0/ Write	Initial 0
R1W-1	Read 1/ Write	Initial 1
R-X	Read	Initial 1 or 0 Unknown
[]	Register length (暫存器長度)	
< >	Register value (暫存器內容)	
ABC[7:0]	ABC register had 0 to 7bit (ABC 暫存器總共有 8 位元)	
ABC<111>	ABC register had 3bit and value had 111 of binary (ABC 暫存器總共有 3 位元·內容為二進制 111)	
ABC<11x>	x : can be neglected, it can be set as 1 or 0 (ABC 暫存器總共有 3 位元·內容為二進制·可為 110 或 111)	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

2. 功能概述

2.1. 方塊圖

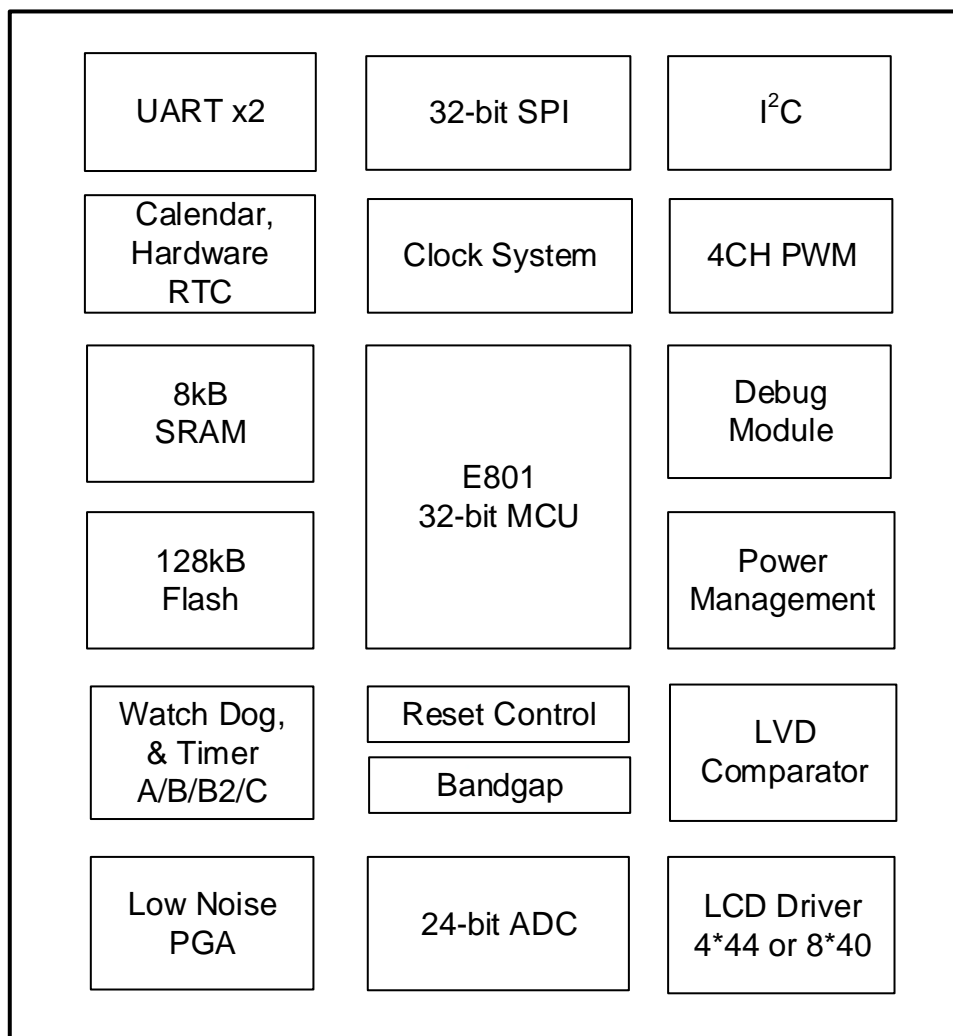


圖 2-1 晶片功能架構圖

2.2. 中央處理器核心方框圖

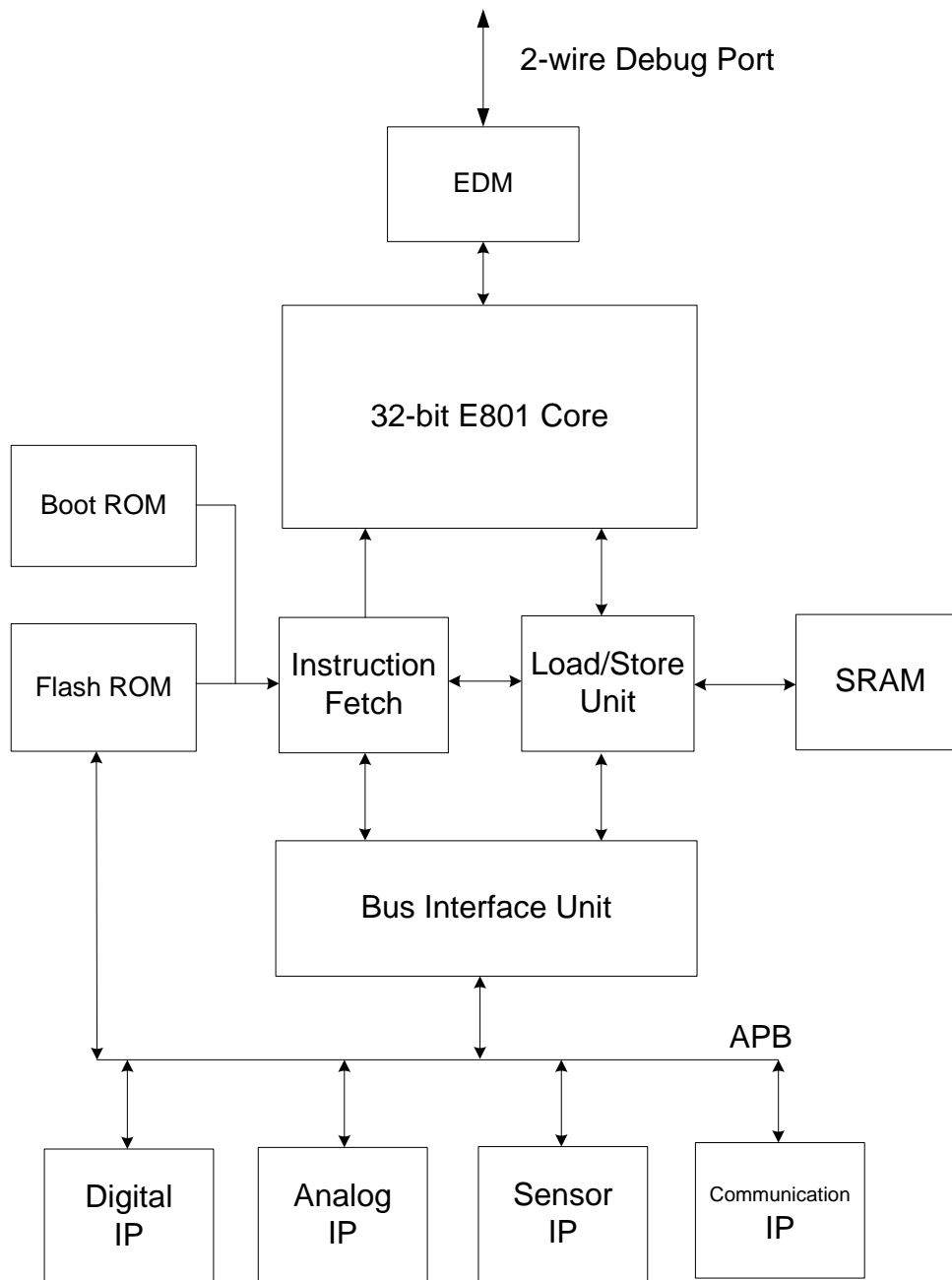


圖 2-2 中央處理器核心方框圖

3. 記憶體結構

3.1. 記憶體說明

HY16F3913 系列產品所使用的中央處理器(CPU)

內核是 Andes E801 32-bit CPU。微控制器的存儲器地址分配如下：

0x00000 to 0x01FFF 靜態隨機存取記憶體, SRAM (8k Byte)

0x40000 to 0x4FFFF 系統控制暫存器, SOC Register

0x80000 to 0x81FFF 開機區塊記憶體, Boot ROM (8k Byte): 可支持(Timeout Entry)4 線式與(CheckPin Entry)

5 線式 UART 傳輸 ROM ISP Bootloader 功能。晶片預設不開啟此功能。需透過燒錄器進行燒錄設定或代燒程式才能開啟此功能。

0x90000 to 0xAFFFF 主程式區塊快閃記憶體, Main Program Flash ROM (128k Byte)

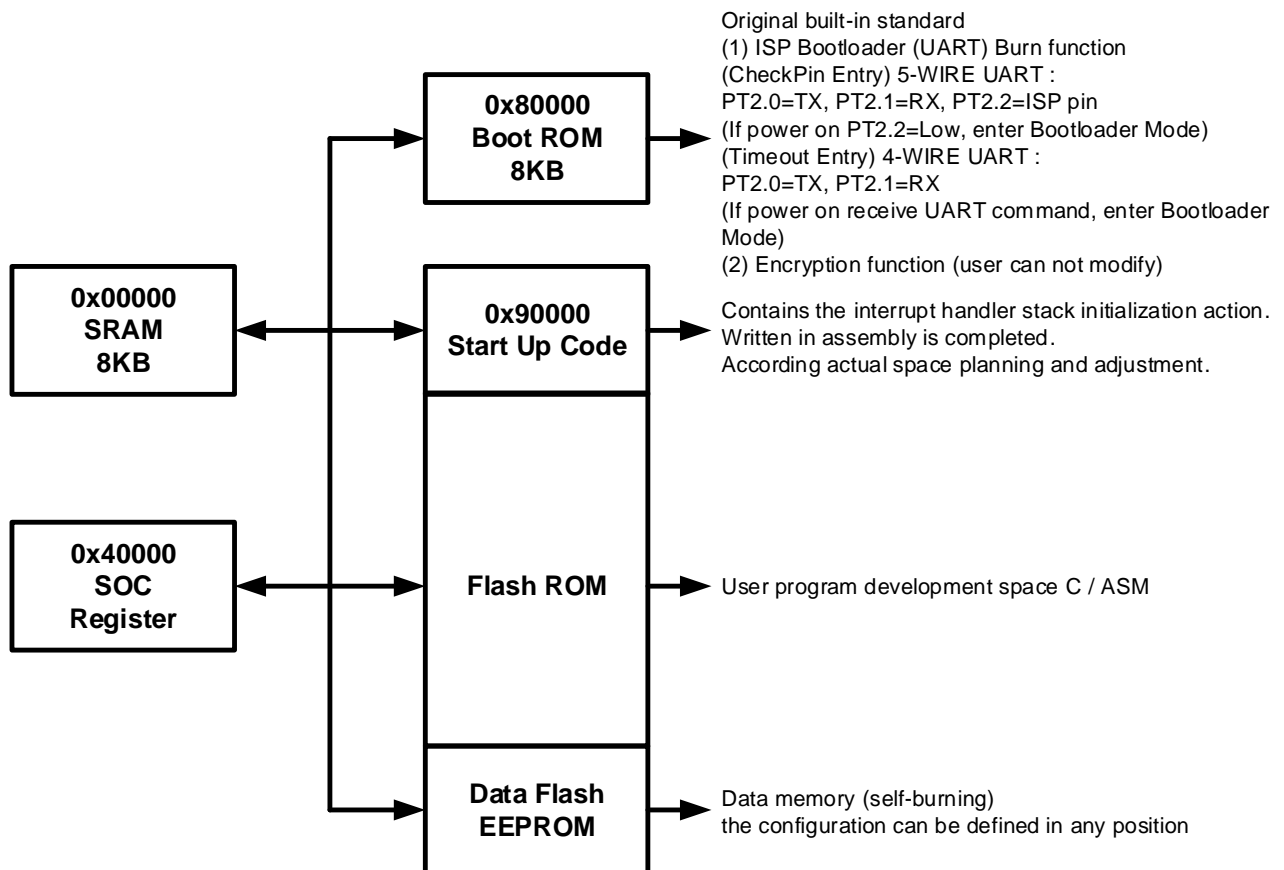


圖 3-1 存儲器地址分配圖

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

3.2. 記憶體位址

微控制器詳細的系統控制暫存器(SOC Register)位址分配如下表。

功能模塊	描述	Base Address
INT	中斷向量控制暫存器(Interrupt Control)	0x40000
SoC	系統控制暫存器(System)	0x40100
CLK	頻率系統控制暫存器(Clock System)	0x40300
PMU	電源系統控制暫存器(Power Management)	0x40400
MC	記憶體控制暫存器(Memory Controller)	0x40600
PIO	通用型之輸入輸出埠控制暫存器(GPIO Port Control)	0x40800
TMR	計數器控制暫存器(Timer Register)	0x40C00
UART	UART 通訊界面控制暫存器(UART Mode)	0x40E00
SPI	SPI 通訊界面控制暫存器(SPI Mode)	0x40F00
I ² C	I ² C 通訊界面控制暫存器(I ² C Mode)	0x41000
ADC	類比數位轉換器控制暫存器(Analog-to-Digital Module)	0x41100
RTC	硬體萬年曆 RTC 暫存器(Real Time Clock)	0x41A00
LCD	液晶顯示驅動控制暫存器(LCD)	0x41B00

表 3-1 系統控制暫存器

部分重要暫存器都含有遮蔽位元(MASK Bit)，如下圖 3-3 說明。MASK 是用於使能對應控制位元的寫入，只有在與控制位元對應的 MASK 位元為<1>時，對應的控制位元才能寫入值，否則寫入動作會無效，無法真正修改暫存器的值。如圖 3-2 所示。

暫存器長度總共有 32 位元，大部分有 16 位元 MASK Bit。MASK Bit 分為兩組 8 位元，每 8 位元 MASK 控制著相應 8 位元控制暫存器位元。根據暫存器的內容分佈：BIT[31:24]控制著 BIT[23:16]，而 BIT[15:8]控制著 BIT[7:0]。只有在 MASK Bit 置<1>的情況下，對應的控制位元才能寫入有效值。

如：要對 BIT[5:0]寫入 101010b，則暫存器操作方式寫入值為：0011111100101010b。其中 00111111b 是 BIT[15:8]的 MASK BIT，可使能 BIT[5:0]對應控制位元寫入值有效，而 00101010b 就是對 BIT[5:0]寫入的值。

INT Base Address + 0x10 (0x40010)									
Symbol	INTPT1 (PT1 Interrupt Control Register)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT17IE	PT16IE	PT15IE	PT14IE	PT13IE	PT12IE	PT11IE	PT10IE
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT17IF	PT16IF	PT15IF	PT14IF	PT13IF	PT12IF	PT11IF	PT10IF
RW	R0W-0	RW-0							

表 3-2 暫存器的基本結構

3.3. 靜態隨機存取記憶體(SRAM)

HY16F3913 帶有 8k Byte 靜態隨機存取記憶體。起始位址是從 0x0000 到 0x1FFF。MCU 可選擇一個位元組(One Byte)、兩個位元組(Half Word)、或四個位元組(One Word)的存取。可以在一個 Clock Cycle 存取四個位元組(One Word)資料。

3.4. 快閃記憶體(Flash ROM)

HY16F3913 帶有 128k Byte 的嵌入式快閃記憶體。起始位置是從 0x90000 到 0xAFFFF。使用者可將程式碼儲存在快閃記憶體。要編寫快閃記憶體的程式碼，使用者需用 CPU 指令來讀寫快閃控制單元。使用者可以選擇區塊間的任何位置儲存資料。

3.5. 匯流排介面單元

匯流排的結構中，暫存器的讀寫是由一個 32 位元的高階週邊匯流排(Advanced Peripheral Bus , APB)所控制。可在一個 Clock Cycle 寫入一個 32 位元的資料。而為了防止資料寫入期間去覆蓋掉已寫入的資料值，則可使用了 MASK 遮罩的功能來完成。

如圖 3-3 說明，原始暫存器中 BIT[7:0]資料為 10101010b，透過 MASK BIT 的控制使寫入資料有效，當操作 BIT[15:0]，寫入資料 0000111101010101b，則結果為：0000000010100101b。表示 MASK Bit 只可設置 1b，回讀時皆為 0b，而 BIT[7:4]雖然要寫入 0101b，但是 BIT[15:12]定義為 0000b，因此代表 BIT[7:4]的寫入值是無效；而 BIT[3:0]要寫入 0101b，且同時 MASK BIT[11:8]定義為 1111b，因此代表 BIT[3:0]的寫入值可以有效。

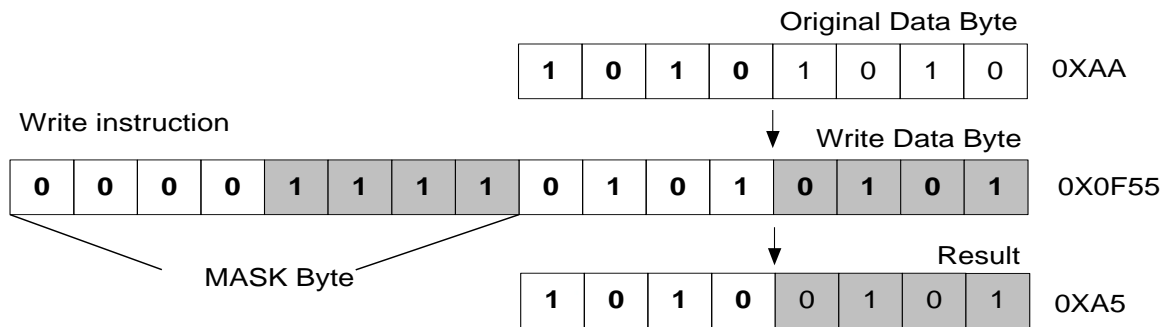


圖 3-2 數據 MASK 結構

3.6. 開機記憶體(Boot ROM)

8k Byte 的開機記憶體。起始位址是從 0x80000 到 0x81FFF。該區塊空間是給開機碼、(Flash)快閃控制碼、和安全保護碼所使用。當晶片重置時，程式計數器會從 0x80000 開始。開機記憶體中的軟體涵蓋許多訊息，包含系統程式協定、和安全協定等。

3.7. 嵌入式除錯模組(EDM)

嵌入式除錯模組(Embedded Debug Module, EDM)為晶片在開發環境下可使用的除錯介面。在晶片未設定安全性保護下，使用者可以透過 EDM 介面傳送指令給 MCU，進而讀取除錯模式中的訊息。EDM 是晶片和電腦溝通的橋樑，透過 HY16F Mini Link(USB Control Board)連結 PC USB 以及晶片 EDM，僅使用兩線協定介面。EDM 可以透過 APB 存取晶片的控制暫存器、一般用途的 GPR 暫存器、SRAM DLM、以及 Flash ROM ILM。

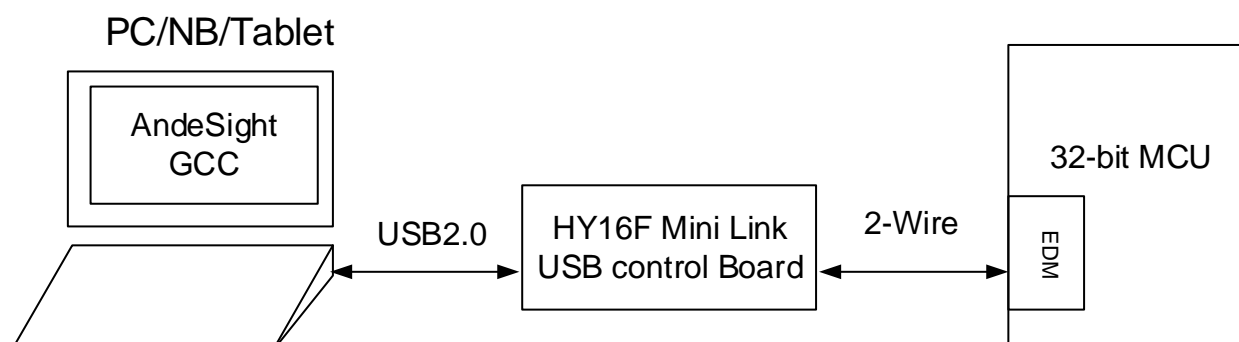


圖 3-3 晶片開發連接圖

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

4. MCU 系統暫存器

4.1. 整體總說明

管理系統的工作模式及晶片的復位狀態，如看門狗、外部復位、欠電壓復位等。

4.2. 暫存器位址

SOC Status Register Address	31	24	23	16	15	8	7	0
SOC Status Base Address + 0x04(0x40104)	-	-	-	-	MASK0	-	REG0	-

-保留

4.3. 暫存器功能

操作該暫存器 0x40104[4]可以對系統工作模式設置為休眠模式(SLEEP)/待機模式(IDLE)。查詢該暫存器 0x40104[3]可知晶片處於什麼樣的工作狀態下。

4.3.1. 系統暫存器 SOC

SOC Status Base Address + 0x04 (0x40104)									
Symbol	SOC Status Register								
Bit	[31:24]				[23:16]				
名稱	ICE Configuration				SOC Configuration				
RW	R-0x0F				R-0x1A				
Bit	[15:8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	V15OVD	V15PG	F _{CRst}	IDLE	F _{SLP/IDLE}	F _{WDog}	F _{RST}	F _{BOR1}
RW	R0W-0	R-0	R-0	R-0	R-0	RW0-0	RW0-0	RW0-0	RW0-1

位元	名稱	描述
Bit[07]	V15OVD	VDD15 過高電壓 Flag (VDD15>12%)
		0 VDD15 電壓正常
		1 VDD15 電壓過高, 產生旗標;
Bit[06]	V15PG	VDD15 過低電壓 Flag (VDD15<12%)
		0 VDD15 電壓正常
		1 VDD15 電壓過低, CPU Hold,等待電壓正常後 CPU 才有 Clock 繼續動作
Bit[05]	F _{CRST}	CPU Core 復位旗標
		0 正常
		1 ICP Core 曾經被觸發
Bit[04]	IDLE	待機模式控制位元
		0 休眠模式(Sleep Mode)
		1 待機模式(IDLE Mode)
Bit[03]	F _{SLP/IDLE}	休眠(Sleep)/待機(Idle Flag) (低電壓復位或復位電路復位可清零該位元)
		0 正常
		1 晶片進入休眠模式(Sleep Mode)或待機模式(Idle Mode)

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

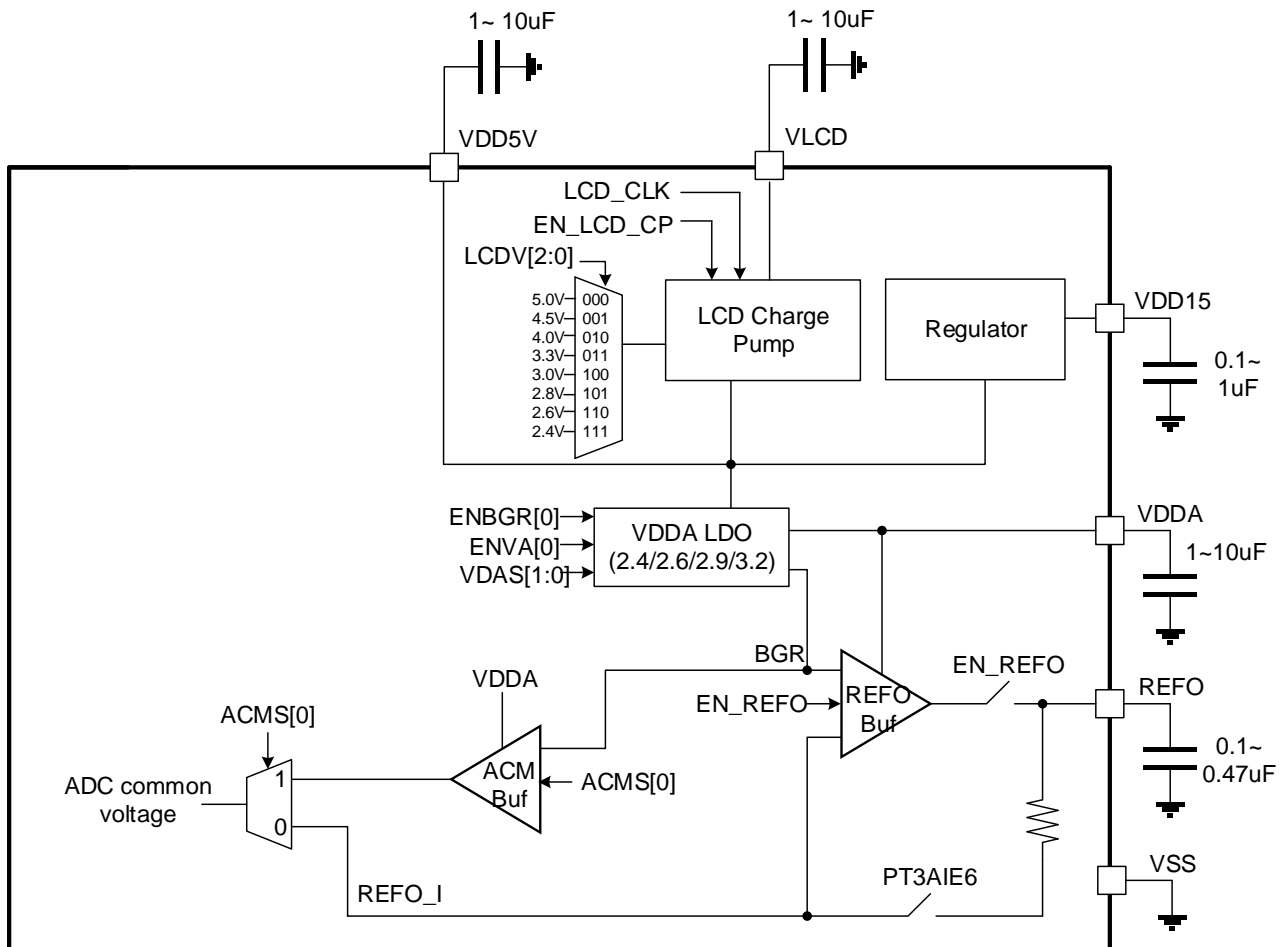
4 X 44~8 X 40 LCD Driver

位元	名稱	描述
Bit[02]	F _{WDT}	看門狗(WDT)旗標(低電壓復位或外部復位可清零該位元)
		0 正常
		1 看門狗產生復位或者中斷
Bit[01]	F _{RST}	外部復位旗標(低電壓復位(BOR)可清零該位元)
		0 正常
		1 Reset PIN 復位或者 ICP 軟件復位已發生
Bit[00]	F _{BOR1}	BOR1 復位旗標
		0 未發生過復位
		1 BOR1 復位已發生過 (使用者自行清除旗標)

5. MCU 電源管理

5.1. 整體總說明

電源管理模塊包括一個 Band Gap 基準(BGR)、一個 VDDA LDO、一個 VDD15 LDO、以及基準輸出緩衝器。晶片 VDD5V 只需要一個電壓源來運轉，這運轉電壓源介於 2.0V 到 5.5V 之間。電源系統可分成三個部份：輸入/輸出電路、類比電路、和數位電路。輸入/輸出電路的電源是由 VDD5V 所驅動。類比電路電源是由內部的 VDDA LDO 所驅動。最後，CPU Core 的電源是由 VDD15 LDO 所驅動。當 MCU 在待機模式，晶片以最低功耗來維持暫存器和 SRAM 的資料存儲操作。在待機模式中，BOR1、和 VDD15 LDO 是開啟的。若需要自動喚醒模式，低速振盪器需要被開啟。



5.1.1. 晶片工作電壓 VDD5V 及 VDD15:

晶片工作電壓是通過接腳 VDD5V 輸入，電壓範圍是 2.0V~5.5V，且在接腳需要接一個 1uF~10uF 的對地電容，可使這 VDD5V 電壓更穩定。VDD15 LDO 通過接腳 VDD15 輸出穩壓電壓 1.5V，建議接腳連接 1uF 的旁路電容。

5.1.2. VDDA 電壓:

晶片帶有一個類比電路使用的穩壓電路 LDO：VDDA，使用 ADC 前必須開啟 VDDA 電壓。它可設置不同的操作模式和不同的輸出電壓。它有二個不同的操作模式，第一個模式是高阻態(High Z)，可從外部輸入電壓給 VDDA，但是外部輸入的電壓應該不可超過 VDD5V；第二個模式是可調節穩壓模式 LDO，此模式 VDDA 可依

設定輸出不同的電壓，如 2.4V、2.6V、2.9V、和 3.2V。要有更好的效能，VDD5V 應該要比 VDDA 高 0.2V 以上，且可驅動達到 10mA。它也需要在接腳 VDDA 接一個 1uF~10uF 的旁路電容器。注意，當 VDDA 接一個 1uF 對地電容時，VDDA 的穩定時間至少需要大於 0.5ms，當 VDDA 接一個 10uF 對地電容時，VDDA 的穩定時間至少需要大於 1ms。

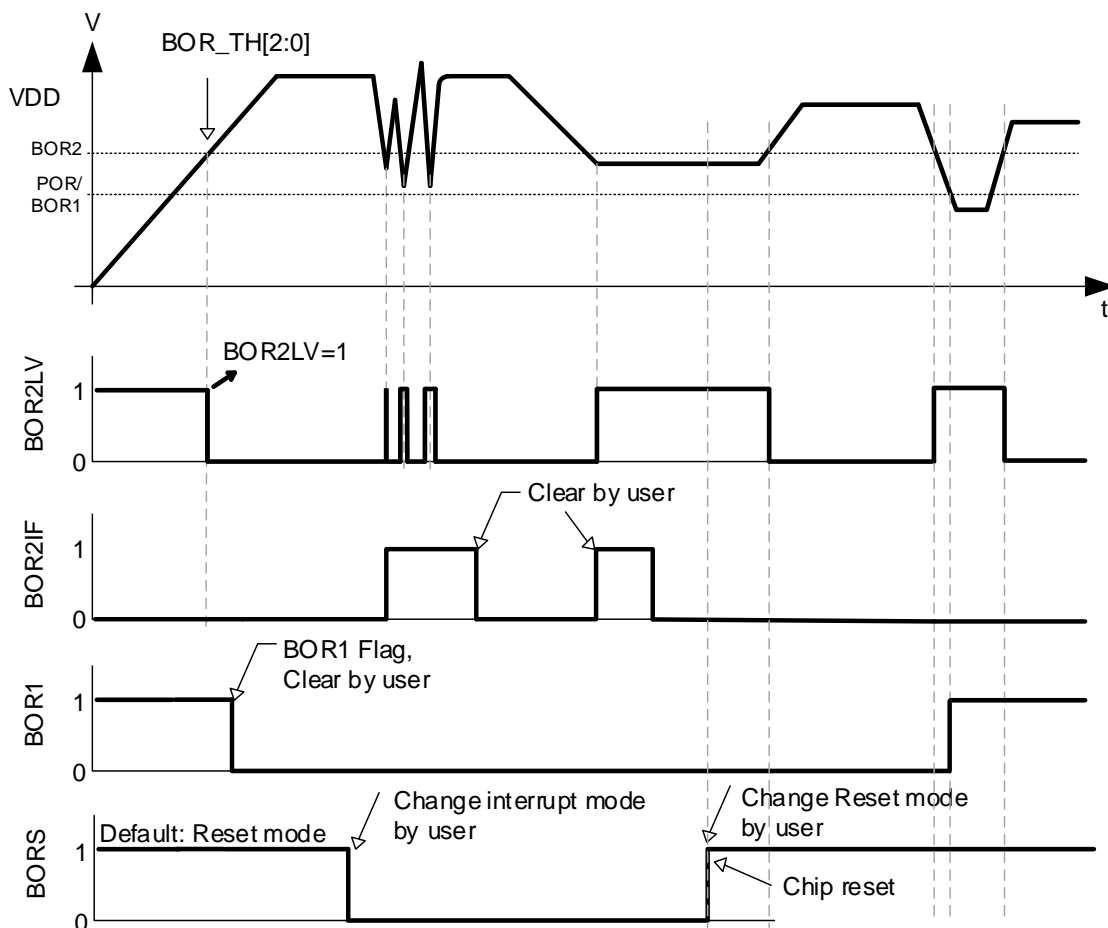
5.1.3. 晶片上電電壓檢測電路(BOR1、BOR2):

BOR1、BOR2 電路是用來監控電源系統和 MCU 的穩定度。當 VDD5V 的電壓低於 BOR1 偵測電壓就會被觸發，系統因而被重設，晶片產生復位，直到晶片工作電壓高於 BOR2 預設電壓 1.7V 以上才會恢復正常工作。

BOR1 為省電 BOR 電路設計，BOR2 為精準 BOR 電路設計，晶片首次上電時，會同時觸發 BOR1 以及 BOR2 線路，在高精度 BOR2 電壓設計，可確保工作電壓在 2.0V 時晶片就可以正常運作，滿足低工作電壓的要求。高精度 BOR2 電壓設計下，不用外接 Reset IC 就可以滿足各種上電波形條件下不當機的要求。當發生 BOR1 復位時，F_{BOR1}[0] 旗標會被置<1>以記錄發生的事件。BOR1 線路無法透過程式或其他設置方式使其關閉。

BOR2 預設會透過 BOR1 電路觸發啟動，並初始化 BOR2 電壓為 1.7V 檔位。BOR2 控制開關 ENBOR2[0] 使用者可以透過軟件操作來關閉達省電功能。BOR2 的觸發行爲可以設定為晶片 Reset 或是中斷模式，中斷模式可以反映 BOR2IF 旗標。在睡眠模式中可以關閉 BOR2 功能，滿足較低的功耗設計需求。下圖為 BOR1、BOR2 狀態示意圖。

BOR2 支援睡眠模式下自動啟動功能，BOR2SLP 控制位元預設狀態為啟動狀態。當晶片從睡眠模式喚醒後，若 BOR2SLP 為啟動狀態，則 BOR2 會自動開啟並切換成 Reset Mode 狀態。若 BOR2SLP 為關閉狀態，則不會改變 BOR2 原先狀態。BOR2SLP 控制位元啟動可有效強化電源抗干擾能力。



5.1.4. 參考電壓和共模電壓(REFO):

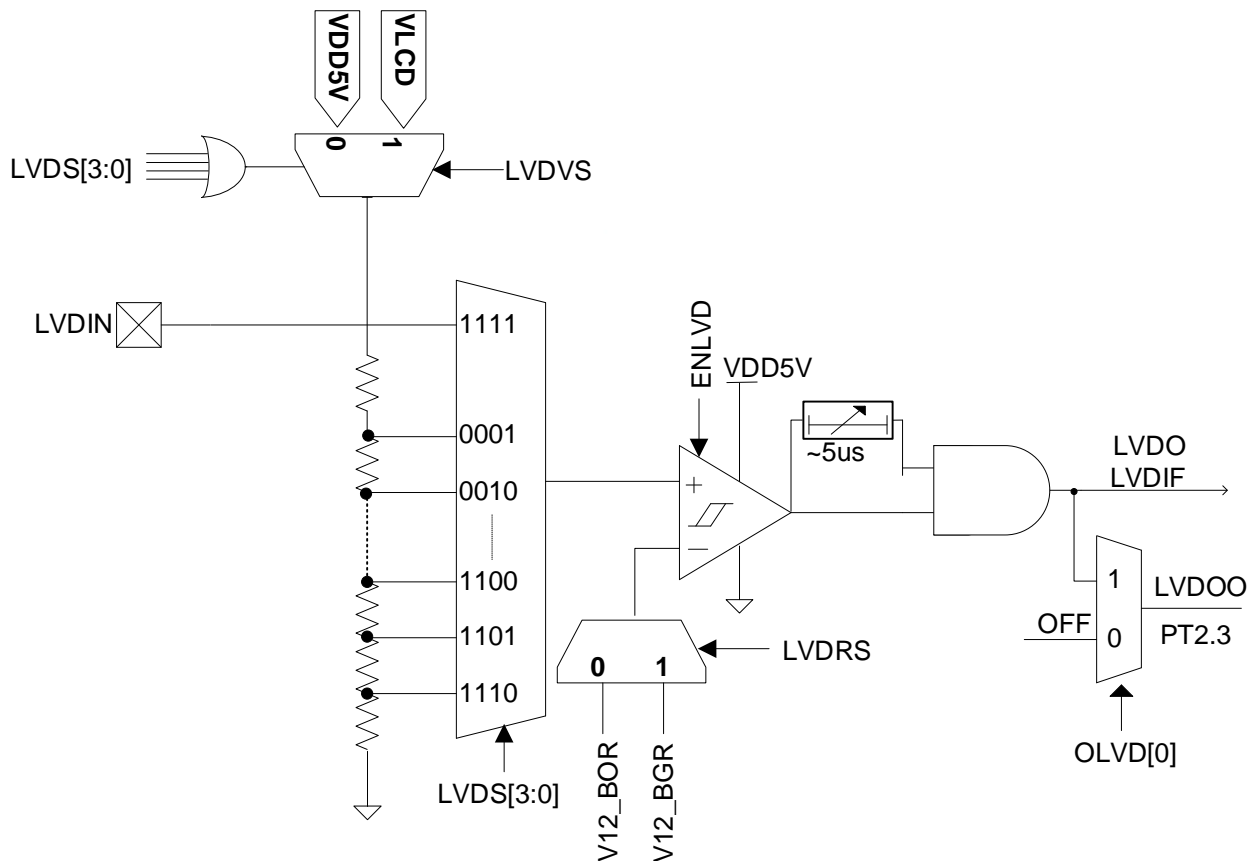
當 VDDA 高於 2.4V，類比電路就可運轉。但是，類比電路要求提供 Band Gap 參考電壓。因此，在啟動類比電路之前啟動 Band Gap 參考電壓，將暫存器 PMU[4](ENBGR)設定為 1 便可啟動 Band Gap 參考電壓。只有開啟 Band Gap 參考電壓後，共模電壓(REFO)才有效輸出 1.2V。要啟動 ADC，需要為 ADC 提供一個共模電壓(REFO)。這個共模電壓可選擇外部或內部的電源。若要選擇內部電源，就要將 ACMS 設定為 1。若要選擇外部電源，就要將 ACMS 設定為 0，同時需要輸出一個共模電壓(REFO)。使用者因應用會需要一個基準電壓來驅動外部電路。就可以將 ENRFO 設定為 1，將共模電壓輸出至接腳，且 REFO 是具有緩衝器的 Band Gap 基準電壓。REFO 接腳輸出電壓大約是 1.2V 且具有 +/-1mA 的推拉驅動能力。它可以驅動一個 22~1000nF 的大型電容器承載。如果使用了外部的 REFO 電壓輸出，此時 ADC 使用的共模電壓則可用外部電源，將 ACMS 設定為 0，可節省電力。注意，當 REFO 接入一個 0.1uF 對地電容時，REFO 的穩定時間至少需要大於 0.1ms。

5.1.5. LVD 低電壓檢測:

LVD 低電壓檢測針對工作電壓 VDD5V 與 VLCD 電壓或外部輸入電壓 LVDIN，提供可設置的低電壓偵測功能。當輸入電壓達到低電壓偵測點時，則暫存內容 LVDO 自動置 1；LVD 參考電壓源為可選擇 BOR 或 BGR(即 Band Gap 參考電壓)。當輸入電壓為外部電壓 LVDIN 時，低電壓偵測點設置 LVDS 需設置為 0000b，此時低電壓偵測點為 1.2V，即 BOR 或 BGR 實際電壓大小；當輸入電壓為 VDD5V 或 VLCD 時，低電壓偵測點 LVDS 設置範圍為 0001b~1111b(2.0V~4.0V)。

設置流程:

- 選擇輸入電壓，若為外部輸入電壓 LVDIN 則不需對暫存器 LVDS 設置，或透過 LVDVS 設置選擇 VDD5V 或 VLCD
- 選擇參考電壓，透過 LVDRS 設置選擇 V12_BOR 或 V12_BGR。當選擇 V12_BGR 時，需要先開啟 Band Gap 電壓源才能使用(即 0x40400[4]=1b)，選擇 V12_BOR 不需做任何額外電壓源開啟動作
- 設置低電壓偵測點，若為外部輸入電壓 LVDIN 則 LVDS 設置為 0000b，若為 VDD5V 或 VLCD 則 LVDS 設置低電壓偵測點 0001b~1111b(2.0V~4.0V)
- 致能低電壓比較器 ENLVD，開始低電壓偵測



HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

5.1.6. 各部份模塊使用的電壓源

Block 名稱	電壓源	Block 名稱	電壓源
32-bit CPU Core	VDD15	Band Gap/Reference	VDDA
8k Byte SRAM	VDD15	Hardware EUART	VDD15/VDD5V
128k Byte Flash ROM	VDD5V/ VDD15	32-bit Hardware SPI	VDD15/VDD5V
Clock System	VDD15	Hardware I2C	VDD15/VDD5V
Watch Dog Timer	VDD15	Timer A/B/C PWM	VDD15
Hardware RTC	VDD15	GPIO Port	VDD5V
BOR1/BOR2	VDD5V/ VDD15	24-bit SD ADC	VDDA

表 5-1 晶片電源分佈

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



5.2. 暫存器位址

Power Management Register Address	31	24	23	16	15	8	7	0
PMU Base Address + 0x00 (0x40400)	MASK1			REG1	MASK0		REG0	
PMU Base Address + 0x08 (0x40408)	Rsv			REG3	MASK2		REG2	
PMU Base Address + 0x0C (0x4040C)	MASK5			REG5	MASK4		REG4	

5.3. 暫存器功能

5.3.1. 電源管理暫存器 0

Power Management Base Address + 0x00 (0x40400)									
Symbol	PMU0 (PMU Control Register 0)								
Bit	[31:24]	[23:20]			[19:18]		[17:16]		[16]
名稱	MASK	-			VDAS		-		ENVA
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	ENBGR	-	Rsv	ENRFO	V15LP
RW	R0W-0	RW-0	-		RW-0				

位元	名稱	描述
Bit[23:20]	-	保留請勿設定
Bit[19:18]	VDAS	VDDA 輸出電壓選擇
		00 VDDA =2.4V
		01 VDDA =2.6V
		10 VDDA =2.9V
		11 VDDA =3.2V@VDD5V>=3.5V
Bit[16]	ENVA	VDDA LDO 電壓源設置 · 控制 VDDA 輸出電壓值範圍
		0 高阻抗(High Z)
		1 VDDA LDO · VDDA 可調輸出 · 由 VDAS 決定
Bit[07]	-	保留請勿設定
Bit[04]	ENBGR	Band Gap 電壓開啟控制
		0 關閉
		1 開啟
Bit[01]	ENRFO	參考電壓(REFO)開啟控制
		0 關閉
		1 開啟
Bit[00]	V15LP	VDD15 LDO 低功耗控制
		0 正常(從休眠喚醒後該位元需被置 0)
		1 低功耗(僅支援睡眠模式下啟動低功耗設置) 此模式下 · V15PG 與 V15OVD 旗標無效

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

5.3.2. 電源管理暫存器 1

Power Management Base Address + 0x08 (0x40408)					
PMU1 (PMU Control Register 1)					
Symbol	[31:19]			[18:17]	[16]
Bit	[31:19]			[18:17]	[16]
名稱	Rsv			-	LVDO
RW	R-0			RW-0	R-X
Bit	[15:08]	[7:4]	[3]	[2]	[1] [0]
名稱	MASK	LVDS	LVDITT	LVD12	LVDVS ENLVD
RW	R0W-0	RW-0	RW-0		RW-0

位元	名稱	描述
Bit[18:17]	-	保留請勿設定
Bit[16]	LVDO	LVD Output
		0 當負端電壓 > 正端電壓時, LVDO=0
		1 當正端電壓 > 負端電壓時, LVDO=1
Bit[7:4]	LVDS	LVD 正端電壓值
		0000 OFF
		0001 2.0V
		0010 2.1V
		0011 2.2V
		0100 2.3V
		0101 2.4V
		0110 2.5V
		0111 2.6V
		1000 2.7V
		1001 2.8V
		1010 2.9V
		1011 3.0V
		1100 3.3V
		1101 3.6V
1110 4.0V		
1111 1.2V, 外部輸入電壓 LVDIN.		
Bit[03]	LVDITT	LVDIF 中斷源觸發設定位
		0 當 LVDO 訊號由 1 變為 0 時·觸發中斷訊號
		1 當 LVDO 訊號由 0 變為 1 時·觸發中斷訊號
Bit[02]	LVD12	LVD 負端電壓源
		0 V12_BOR
		1 V12_BGR(form bandgap output, precised)
Bit[01]	LVDVS	LVD 正端電壓源
		0 VDD5V
		1 VLCD
Bit[00]	ENLVD	LVD Enable
		0 Disable
		1 Enable

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

5.3.3. 電源管理暫存器 2

Power Management Base Address + 0x0C (0x4040C)							
Symbol	PMU2 (PMU Control Register 2)						
Bit	[31:24]		[23:19]			[18:16]	
名稱	MASK		-			-	
RW	R0W-0		WR-0			WR-100	
Bit	[15:08]	[7]	[6:4]	[3]	[2]	[1]	[0]
名稱	MASK	-	BOR2TH	BOR2SLP	BOR2LV	BOR2S	BOR2EN
RW	R0W-0	-	RW-0	RW-1	R-X	RW-1	

位元	名稱	描述
Bit[18:16]	-	保留請勿設定
Bit[6:4]	BOR2TH	BOR2 電壓點設置位; BOR1 發生時,清除為<000>預設狀態
		000 1.7V (預設)
		001 2.0V
		010 2.2V
		011 2.5V
		100 2.7V
		101 3.0V
		110 3.6V
Bit[03]	BOR2SLP	BOR2 自動啟動功能 (只支援 Sleep mode 喚醒後自動切換功能).
		0 從睡眠模式喚醒時, BOR2 狀態不變更. 1 從睡眠模式喚醒時,會自動啟動 BOR2,並且切換為 Reset mode. (預設)
Bit[02]	BOR2LV	BOR2 訊號狀態即時反映
		0 VDD5V 電壓 低於 BOR2 比較點 1 VDD5V 電壓 高於 BOR2 比較點
Bit[01]	BOR2S	BOR2 工作模式設定
		0 中斷模式; 1 Reset mode (預設). BOR1 發生時重置為 1.
Bit[00]	BOR2EN	BOR2 Enable
		0 Disable 1 Enable (預設). BOR1 發生時會重置為 1.

6. MCU 時脈系統

6.1. 整體總說明

時脈控制系統為整個晶片提供時脈，包括系統時脈(CPU 時脈、APB 時脈)及所有外圍外設工作時脈(定時器、通訊介面、RTC、類比電路等外圍設備)。各個功能模塊的時脈都帶有時鐘開關控制器，時脈源選擇及除頻器。在休眠模式下，控制器始終關閉外部震盪器、內部震盪器及系統時脈使系統功耗降到最低。工作時脈源具有外部震盪器、內部 HAO 與 LPO 震盪器，透過除頻器可彈性分配與管理 CPU 及外圍設備的頻率源調整晶片功耗，達到降低功耗目的。

6.1.1. 外部震盪器

外部震盪器分別為高速震盪器(HSXT)和低速震盪器(LSXT)。晶片帶有高速和低速外部震盪器兩組獨立輸入接腳，所以用戶可以同時接上兩組外部震盪器。外部震盪器需要並聯一個電阻，否則即使焊接了震盪器，也無法正常啟動震盪，同時必須要焊接兩個 0~20pF 的對地電容，對地電容值大小需要視電路板佈局產生的寄生電容效應評估。其震盪器接腳間的並聯電阻(R1)、與震盪器各別接腳電容 C2/C1 參數隨外接不同頻率、不同品牌的震盪器及電路板佈局方式而有所差異。下表列出 R1/C1/C2 參數與頻率源配置建議值，供使用參考。

型式	符號	外部震盪器參數				指令執行狀態	
		頻率	R1/Ω	C1	C2	Sleep Mode	Idle Mode
低速震盪	LSXT	32768Hz	10M	10pF	10pF	停止	可設置
高速震盪	HSXT	2~16MHz	1M	10pF	10pF	停止	可設置

表 6-1 外部震盪器配置建議

注意：外部震盪器接腳電容 C1/C2 大小，可依照實際 PCB 電路板佈局與不同的震盪器視情況選擇調整其電容值大小，建議範圍為 0~20pF。

使用外部震盪器注意事項：

- 執行休眠 Sleep 指令後，外部震盪器皆會停止震盪。
- 外接震盪器時，需要注意接腳的輸入/輸出配置，使用時需將接腳設置不得配置內部上拉電阻，以免操作時發生異常。且外部電阻 R1 絕對不能缺省。
- 要使用外部震盪器(HSXT)，必須選擇 MCU Clock/2 以上的除頻設計，可降低震盪器頻率源受到干擾，強化抗干擾能力。

6.1.2. 內部 RC 震盪器 HAO 與 LPO

HAO 為晶片內部高速 RC 震盪器輸出典型頻率值為 4.147MHz/31.795MHz，且具有快速啟動震盪、抗干擾能力強及低功耗的特性。HAO 輸出頻率值具有可校正性，用戶可通過軟件的方式對 HAO 的輸出頻率進行校正。

使用內部 RC 震盪器需要注意事項：

- 使用內部 RC 震盪器 HAO 31.795MHz 時，晶片工作電壓須限制在高電壓動作，且必須選擇 MCU Clock/2 以上的除頻設計，晶片才可以正常操作。
- 設置暫存器 HAOTR 0x40304[6:0]的值，可調整 HAO 輸出頻率值。

典型的 HAO 與 LPO 輸出頻率值如下表所示。

符號	頻率	頻率源配置			指令執行狀態	
		ENHAO[1]	HAO[1:0]	CKHS[1]	Sleep	Idle
HAO	4.147MHz	1	01B	0	停止	可動作
	31.795MHz	1	11B	0	停止	可動作
LPO	32kHz	晶片上電後起振		CKLS=0	停止	震盪

表 6-2 內部 RC 震盪器配置

HAO 內部頻率校正使用說明:

晶片 HAO 內部頻率出廠時候會有 +/-10%左右的誤差，如果使用者想要有更精確的 HAO 工作頻率，可以使用 HAO 頻率校正功能。HAO 頻率校正部份，可以使用紘康 C 函式庫 `DrvCLOCK_CalibrateHAO` 這個函數，可以透過這個函數的設定，控制 HAO 震盪頻率誤差範圍接近在 +/-2%以內，詳細正確 HAO 頻率規格，可以參考規格書 HY16F3913 說明，函數使用說明可以參考如下：

-函數

```
void DrvCLOCK_CalibrateHAO(short int uMHZ)
```

-函數功能

按照晶片出廠時 HAO 的校正值來校正內部 RC 震盪器(HAO);使用時注意要與選定的 HAO 頻率對應;設置暫存器 0x40304[6:0]的值

-輸入參數

uMHz [in]待校正值的 HAO 頻率模式選擇

0 : Rsv. ; 1 : 校正 4.147MHz ; 2 : Rsv. ; 3 : 校正 31.795MHz ;

6.1.3. 工作頻率源配置

內部/外部震盪器都可以為 CPU 提供頻率源，頻率源經過除頻器後供給 CPU。晶片可透過頻率選擇器 `MCUCKS[1]` 選擇 CPU 的頻率源為 `HS_CK` 或 `LS_CK`，通過除頻器 `ENMCD[1:0]` 對頻率源進行除頻。因而 CPU 的工作頻率模式有多種可選擇，進而決定晶片的指令週期。周邊外設工作頻率源同樣由外部或內部震盪器透過 `HS_CK` 或 `LS_CK` 經過除頻器供給。或者由震盪器直接供給頻率源，如 WDT。由於周邊外設工作性質不同而有不同的規劃，使用者可參考下圖說明。

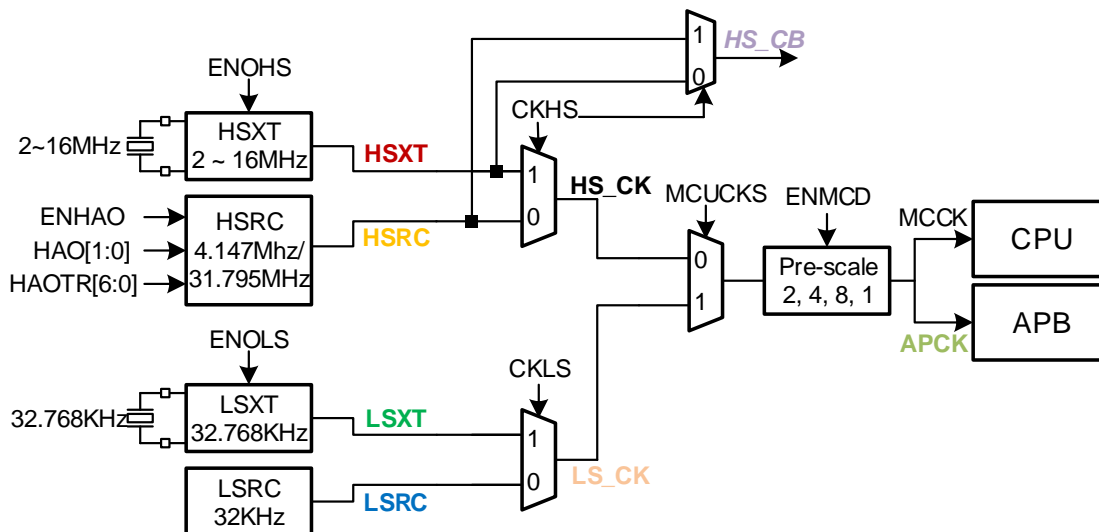


圖 6-1 CPU 工作頻率源配置圖

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

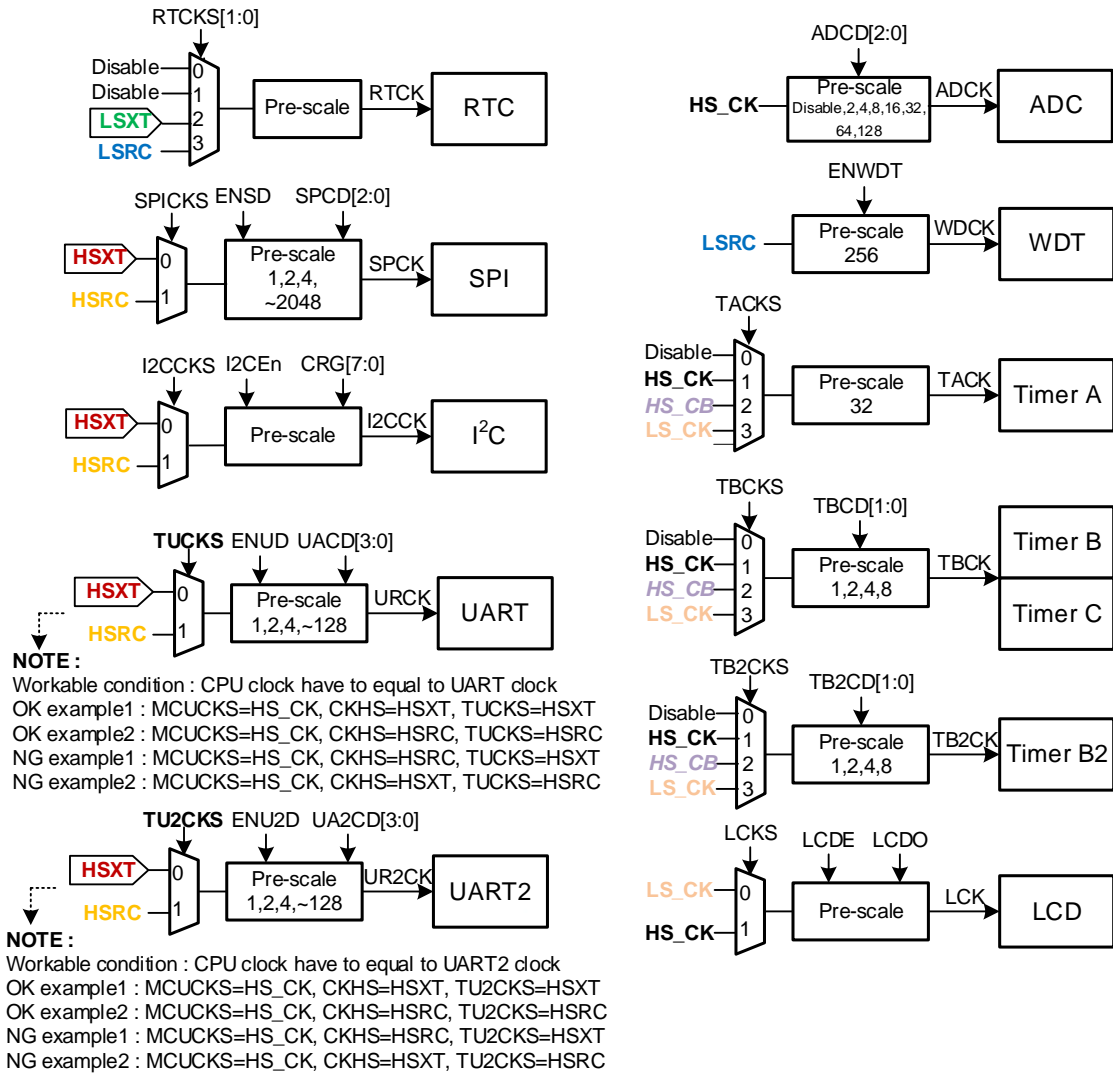


圖 6-2 周邊外設工作頻率配置圖

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

6.2. 暫存器位址

Clock Register Address	31	24	23	16	15	8	7	0
CLK Base Address + 0x00 (0x40300)	-	-	-	-	MASK0	-	REG0	-
CLK Base Address + 0x04 (0x40304)	-	-	-	-	-	-	HAOTR	-
CLK Base Address + 0x08 (0x40308)	-	-	MASK1	REG1	MASK2	-	REG2	-
CLK Base Address + 0x0C (0x4030C)	-	-	MASK3	REG3	MASK4	-	REG4	-
CLK Base Address + 0x10 (0x40310)	-	-	MASK5	REG5	MASK6	-	REG6	-
CLK Base Address + 0x14 (0x40314)	-	-	MASK7	REG7	MASK8	-	REG8	-
CLK Base Address + 0x18 (0x40318)	-	-	-	-	-	-	-	-
CLK Base Address + 0x18 (0x4031C)	-	-	-	-	-	-	-	-
CLK Base Address + 0x20 (0x40320)	-	-	MASK9	REG9	MASK10	-	REG10	-
CLK Base Address + 0x24 (0x40324)	-	-	REG11		MASK12	-	REG12	-
CLK Base Address + 0x28 (0x40328)	-	-	REG13		-	-	REG14	-

-保留

6.3. 暫存器功能

6.3.1. 時脈系統暫存器 0

Clock Base Address + 0x00 (0x40300)								
Symbol	CLK0 (Clock Control Register 0)							
Bit	[31:16]				[18:16]			
名稱	Rsv				-			
RW	R-0				RW-0			
Bit	[15:8]	[7]	[6]	[5]	[4:3]	[2]	[1]	[0]
名稱	MASK	OHS_HS	CKLS	CKHS	HAO	ENOLS	ENOHS	ENHAO
RW	R0W-0				RW-0			RW-1

位元	名稱	描述
Bit[18:16]	-	保留請勿設定
Bit[07]	OHS_HS	外部高速震盪器模式選擇
		0 HSXT<4MHz 1 HSXT>4MHz
Bit[06]	CKLS	晶片低速頻率源選擇
		0 內部低速震盪器(OSC_LSRC) 1 外部低速振盪器(OSC_LSXT)
Bit[05]	CKHS	晶片高速頻率源選擇
		0 內部高速振盪器(OSC_HSRC) 1 外部高速振盪器(OSC_HSXT)
Bit[4:3]	HAO	內部高速振盪器頻率模式設置
		[00] Rsv.
		[01] 4.147MHz(預設)
		[10] Rsv. [11] 31.795MHz
Bit[02]	ENOLS	外部低速震盪器開啟控制
		0 關閉 1 開啟

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
Bit[01]	ENOHS	外部高速振盪器開啟控制
		0 關閉
		1 開啟
Bit[00]	ENHAO	內部高速振盪器開啟控制
		0 關閉
		1 開啟

注意事項：

- HS_CK、LS_CK 時脈源切換防呆控制：利用 CKHS 或 CKLS 切換 HS_CK 或 LS_CK 的時脈源時，會判讀相對應的振盪器是否開啟，如未開啟將不執行切換動作。
- 振盪器關閉防呆控制：如欲關閉某振盪器時，需先將 HS_CK 或 LS_CK 切換至另一組已開啓之振盪器，避免振盪器關閉後使系統無時脈源而當機。
- 高速振盪器關閉防呆控制：兩組高速振盪可以同時關閉而不受前項防呆機制限制，但是需先將 CPU Core 時脈源切換至低速時脈源，否則無法同時關閉兩組高速振盪器。

6.3.2. 時脈系統暫存器 1

Clock Base Address + 0x04 (0x40304)			
Symbol	CLKCR1 (Clock Control Register 1)		
Bit	[31:16]		
名稱	Reserved		
RW	R-0		
Bit	[15:8]	[7]	[6:0]
名稱	Mask	-	HAOTR
RW	R0W-0	RW-0	RW-0x40

位元	名稱	描述
Bit[6:0]	HAOTR	內部高速震盪器校正控制暫存器 1*LSB.Step = 0.25%. Trim Range~ +/-16%. 000_0000b 是最慢速度 100_0000b 是預設速度 111_1111b 為最快速度

說明：HAO 頻率校正部份，可以使用紘康 C 函式庫 DrvCLOCK_CalibrateHAO 這個函數，可以透過這個函數的設定，把各頻段 HAO 的 Trim 值填入在 HAOTR 暫存器，可控制 HAO 震盪頻率誤差範圍接近在 +/-2% 以內

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

6.3.3. 時脈系統暫存器 2

Clock Base Address + 0x08 (0x40308)						
CLKCR2 (Clock Control Register 2)						
Symbol	[31:24]	[23:22]	[21]	[20:19]	[18:16]	
名稱	MASK	RTCKS	TUCKS	ENMCD	UACD	
RW	R0W-0	RW-0	RW-0	RW-0	RW-0	
Bit	[15:08]	[7:6]	[5:4]	[3:2]	[1]	[0]
名稱	MASK	TBCKS	TBCD	TACKS	ENUD	MCUCKS
RW	R0W-0	RW-0				

位元	名稱	描述
Bit[23:22]	RTCKS	RTC 時脈源選擇
		00 關閉
		01 關閉
		10 LSXT(LSXT 需致能，否則視為 Disable)
		11 LSRC
Bit[21]	TUCKS	EUART 時脈源選擇
		注意：在 UART 傳輸應用, CPU 頻率源需要與 UART 頻率源設置是相同的來源
		0 HSXT：外部高頻震盪器
		1 HSRC：內部高速震盪器
Bit[20:19]	ENMCD	MCU 輸入時脈除頻設置
		ENMCD[1:0] Pre-scale
		00 MCU Clock/2 (預設)
		01 MCU Clock/4
		10 MCU Clock/8
		11 MCU Clock/1
Bit[18:16]	UACD	EUART 時脈源 除頻設置
		UACD[2:0] Pre-scale
		000 EUART 時脈源/ 1
		001 EUART 時脈源/ 2
		010 EUART 時脈源/ 4
		011 EUART 時脈源/ 8
		100 EUART 時脈源/ 16
		101 EUART 時脈源/ 32
		110 EUART 時脈源/ 64
		111 EUART 時脈源/ 128
Bit[7:6]	TBCKS	Timer B,C 時脈源選擇
		TBCKS[1:0] 時脈源
		00 關閉
		01 HS_CK
		10 HS_CB
		11 LS_CK
Bit[5:4]	TBCD	Timer B,C 時脈除頻設置

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		00	TBCK/1
		01	TBCK/2
		10	TBCK/4
		11	TBCK/8
Bit[3:2]	TACKS	Timer A 時脈源選擇, 除頻器固定為 1/32	
		0	關閉
		1	HS_CK
		2	HS_CB (如果 CPU 以 HAO 為時脈源, TMA 則以 HSXT 為時脈, 反之亦然)
		3	LS_CK
Bit[01]	ENUD	EUART 時脈源開啟控制	
		0	關閉
		1	開啟
Bit[00]	MCUCKS	MCU 輸入時脈源選擇	
		0	HS_CK
		1	LS_CK

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

6.3.4. 時脈系統暫存器 3

Clock Base Address + 0x0C (0x4030C)					
Symbol	CLKCR3 (Clock Control Register 3)				
Bit	[31:24]	[23:21]	[20]	[19]	[18:16]
名稱	MASK	-	-	-	-
RW	R0W-0	-	RW-0		
Bit	[15:08]	[7]	[6:4]	[3]	[2:0]
名稱	MASK	-	ADCD	ENSD	SPCD
RW	R0W-0	R-0	RW-0		

位元	名稱	描述
Bit[18:16]	-	保留請勿設定
Bit[6:4]	ADCD	ADC 時脈除頻器設置
		ADCD[2:0] Pre-scale
		000 Disable
		001 ~HS_CK / 2
		010 ~HS_CK / 4
		011 ~HS_CK / 8
		100 ~HS_CK / 16
		101 ~HS_CK / 32
		110 ~HS_CK / 64
111 ~HS_CK / 128		
Bit[03]	ENSD	SPI 時脈開關
		0 關閉
		1 開啟
Bit[2:0]	SPCD	SPI 時脈除頻器設置
		SPCD[2:0] Pre-scale
		000 SPI 時脈源/ 1
		001 SPI 時脈源/ 2
		010 SPI 時脈源/ 4
		011 SPI 時脈源/ 8
		100 SPI 時脈源/ 32
		101 SPI 時脈源/ 128
		110 SPI 時脈源/ 512
111 SPI 時脈源/ 2048		

註: 在設置 ADCD 的 ADC 時脈除頻器時，最佳的 ADC 工作脈頻率為 1MHz

建議設置 HS_CK=4.147MHz，讓 ADCD 工作頻率為 HS_CK / 4 ~ 1MHz。

當選擇 ADC 工作賣頻為 1MHZ 時，則 CPU 脈頻 MCCK 至少要設定為 4.147MHz 以上頻率才可以獲得最佳效能。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

6.3.5. 時脈系統暫存器 4

Clock Base Address + 0x10 (0x40310)						
Symbol	CLKCR4 (Clock Control Register 4)					
Bit	[31:24]	[23:22]	[21]	[20]	[19]	[18:16]
名稱	MASK	LCDCPD	TU2CKS	ENU2D	-	UA2CD
RW	R0W-0	RW-0			-	RW-0
Bit	[15:08]	[7]	[6:4]	[3:1]	[0]	
名稱	MASK	-	LCDO	LCDE	LCKS	
RW	R0W-0	-	RW-0			

位元	名稱	描述
Bit[22:23]	LCDCPD	LCD 電荷泵調器時脈源選擇 (這是設置 LCD internal charge pump 掃描頻率, 可依實際顯示效果及功耗來做不同類型選用)
		0 LS_CK / 1 or HS_CK/8 (LS_CK 或 HS_CK 由 LCKS 決定)
		1 LS_CK / 2 or HS_CK/16 (LS_CK 或 HS_CK 由 LCKS 決定)
		2 LS_CK / 4 or HS_CK/32 (LS_CK 或 HS_CK 由 LCKS 決定)
		3 LS_CK / 4 or HS_CK/32 (LS_CK 或 HS_CK 由 LCKS 決定)
Bit[21]	TU2CKS	UART2 時脈源選擇 注意：在 UART2 傳輸應用, CPU 頻率源需要與 UART2 頻率源設置是相同的來源
		0 HSXT: 外部高頻震盪器
		1 HSRC: 內部高速震盪器
Bit[20]	ENU2D	UART2 時脈源開啟控制
		0 關閉 1 開啟
Bit[18:16]	UA2CD	UART2 時脈源除頻設置
		0 UART2 時脈源/ 1
		1 UART2 時脈源/ 2
		2 UART2 時脈源/ 4
		3 UART2 時脈源/ 8
		4 UART2 時脈源/ 16
		5 UART2 時脈源/ 32
		6 UART2 時脈源/ 64
7 UART2 時脈源/ 128		
Bit[6:4]	LCDO	LCD 時脈源 2 階除頻器設置
		0 LCD 時脈源/ 1
		1 LCD 時脈源/ 3
		2 LCD 時脈源/ 5
		3 LCD 時脈源/ 7
		4 LCD 時脈源/ 9
		5 LCD 時脈源/ 11

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
		6 LCD 時脈源/ 13
		7 LCD 時脈源/ 15
Bit[3:1]	LCDE	LCD 時脈源 1 階除頻器設置
		0 關閉
		1 LCD 時脈源/ 1
		2 LCD 時脈源/ 2
		3 LCD 時脈源/ 4
		4 LCD 時脈源/ 8
		5 LCD 時脈源/ 16
		6 LCD 時脈源/ 32
		7 關閉
Bit[00]	LCKS	LCD 時脈源選擇
		0 LS_CK(固定÷8)
		1 HS_CK(固定÷64)

6.3.6. 時脈系統暫存器 5

Clock Base Address + 0x014 (0x40314)				
Symbol	CLKCR5 (Clock Control Register 5)			
Bit	[31:24]	[23:18]	[17]	[16]
名稱	MASK	-	SPICKS	I2CCKS
RW	R0W-0	R-0	RW-0	RW-0
Bit	[15:8]	[7:6]	[5:4]	[3:0]
名稱	MASK	TB2CKS	TM2CD	-
RW	R0W-0	RW-0		-

位元	名稱	描述
Bit[17]	SPICKS	SPI 時脈源選擇
		0 HSXT: 外部高速震盪器
		1 HSRC: 內部高速震盪器
Bit[16]	I2CCKS	I ² C 時脈源選擇
		0 HSXT: 外部高速震盪器
		1 HSRC: 內部高速震盪器
Bit[7:6]	TM2CKS	Timer B2 時脈源選擇
		0 關閉
		1 HS_CK
		2 HS_CB
		3 LS_CK
Bit[5:4]	TM2CD	Timer B2 時脈源除頻設置
		0 Timer B2 時脈源/ 1
		1 Timer B2 時脈源/ 2

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

		2	Timer B2 時脈源/ 4
		3	Timer B2 時脈源/ 8

6.3.7. 時脈系統暫存器 6

Clock Base Address + 0x020 (0x40320)				
CLKCR6 (Clock Control Register 6)				
Symbol				
Bit	[31:24]	[23:20]	[19]	[18:16]
名稱	MASK	-	-	-
RW	R0W-0	RW-0		
Bit	[15:8]	[7-4]	[3]	[2-0]
名稱	MASK	-	-	-
RW	R0W-0	R-0	RW-0	

位元	名稱	描述
Bit[23:20]	-	保留請勿設定
Bit[18:16]	-	保留請勿設定
Bit[7:4]	-	保留請勿設定
Bit[2:0]	-	保留請勿設定

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

6.3.8. 時脈系統暫存器 7

Clock Base Address + 0x024 (0x40324)		
Symbol CLKCR7 (Clock Control Register 7)		
Bit	[31:26]	[25:16]
名稱	Reserved.	-
RW	R-0	RW-0
Bit	[15:8]	[7:0]
名稱	MASK	-
RW	R0W-0	RW-0

位元	名稱	描述
Bit[25:16]	-	保留請勿設定
Bit[7:0]	-	保留請勿設定

6.3.9. 時脈系統暫存器 8

Clock Base Address + 0x028 (0x40328)		
Symbol CLKCR8 (Clock Control Register 8)		
Bit	[31:26]	[25:16]
名稱	Reserved.	-
RW	R-0	R-X
Bit	[15:7]	[6:0]
名稱	Reserved.	-
RW	R-0	R-X

位元	名稱	描述
Bit[25:16]	-	保留請勿設定
Bit[6:0]	-	保留請勿設定

7. MCU 中斷控制系統

7.1. 整體總說明

中斷向量與中斷優先權說明:

這個中斷模塊包含中斷啟動控制器、中斷使能控制器和中斷事件旗標暫存器，用於管理整體的中斷服務，如通訊功能中斷、定時器中斷、ADC 中斷、IO 外部中斷。

晶片提供 9 級中斷源，同時也提供 4 級中斷響應優先權級別，也就是中斷 HW0~HW9 中斷向量函數響應的優先順序，如果當中斷響應優先權級別都設置相同的時候，則中斷響應優先權從高位到低位為 HW0、HW1 到 HW9。中斷服務由中斷事件旗標(INTF)、中斷事件服務致能啟動(INTE)與中斷總控制 GIE 和向量位址 HW0~HW9 組成。當中斷事件成立之後，則程式計數器 PC 在下一個指令週期會指向程式記憶體的中斷服務向量位址 HW0~HW9 以執行中斷服務程式。

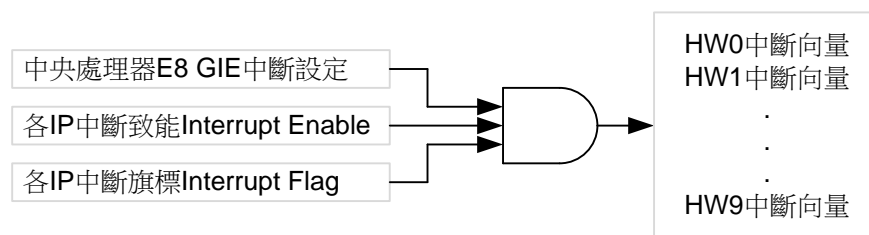


圖 7-1 中斷服務架構圖

Interrupt Vector Address	Vector	Interrupt Function
INT Base Address + 0x00 (I2C/UART/SPI 通訊介面)	HW0	void HW0_ISR(void)
INT Base Address + 0x04 (Timer ABC /WDT/ HW RTC)	HW1	void HW1_ISR(void)
INT Base Address + 0x08 (ADC)	HW2	void HW2_ISR(void)
INT Base Address + 0x0C (LVD/BOR2)	HW3	void HW3_ISR(void)
INT Base Address + 0x10 (PT1)	HW4	void HW4_ISR(void)
INT Base Address + 0x14 (PT2)	HW5	void HW5_ISR(void)
INT Base Address + 0x18 (UART2)	HW7	void HW7_ISR(void)
INT Base Address + 0x1C (TMB2)	HW8	void HW8_ISR(void)
INT Base Address + 0x20 (PT3)	HW9	void HW9_ISR(void)

注意：INT HW6 是屬於 SW INT

中斷群組 HW0~HW9 具有優先權可以設定，提供 4 種優先權等級(0~3)。

0:優先權級別為最高級別

1:優先權級別為次高級別

2:優先權級別為低級級別

3:優先權級別為最低級別

系統預設 HW0~HW9 都設定為級別 0(優先權級別為最高級別)。

當優先權級別都設定為相同時候，則優先權為 HW0>HW1>HW2...>HW9。

舉例說明：

設定 HW0 的優先權為級別 1，HW1 的優先權為級別 0，當兩中斷同時發生的時候，此時會因為優先權級別的設定關係，先進入 HW1 中斷。如果設定 HW0 的優先權為級別 0，HW1 的優先權也為級別 0，當兩中斷同時發生的時候，此時兩中斷級別雖然設定相同，但是會優先進入 HW0 中斷。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

操作細節說明:

用戶置 1 或清 0 相對應中斷使能位元，可實現開啟或關閉相應的中斷功能，寫 1 可以開啟中斷功能。中斷事件發生後，會生產中斷旗標，使用者可自行清零旗標以便取消中斷請求。

必須開啟全局中斷使能位元 $GIE=1$ ，否則無法響應任何中斷。中斷向量優先權決定在多個中斷請求同時發生時，需先響應中斷優先權高的中斷向量。當進入中斷向量服務程式，高級的中斷向量可以終止當前中斷服務轉去執行高級中斷服務。注意，當進入中斷向量服務程式中， GIE 會自動被置為 0，所以需要先把 GIE 置為 1，滿足高級中斷服務條件成立即可進入高級中斷服務程式，當高級中斷服務執行完，程式會回到原本的中斷服務程式，繼續往下執行程式。晶片中斷對應的中斷向量程式進入位址如下表

7.2. 暫存器位址

Interrupt Register Address	31	24	23	16	15	8	7	0
INT Base Address + 0x00 (INTCOM) (0x40000)	MASK0		REG0		MASK1		REG1	
INT Base Address + 0x04 (INTTMR) (0x40004)	MASK2		REG2		MASK3		REG3	
INT Base Address + 0x08 (INTADC) (0x40008)	MASK4		REG4		MASK5		REG5	
INT Base Address + 0x0C (INTLVD) (0x4000C)	MASK6		REG6		MASK7		REG7	
INT Base Address + 0x10 (INTPT1) (0x40010)	MASK8		REG8		MASK9		REG9	
INT Base Address + 0x14 (INTPT2) (0x40014)	MASK10		REG10		MASK11		REG11	
INT Base Address + 0x18 (INTUART2) (0x40018)	MASK12		REG12		MASK13		REG13	
INT Base Address + 0x1C (INTTMB2) (0x4001C)	MASK14		REG14		MASK15		REG15	
INT Base Address + 0x20 (INTPT3) (0x40020)	MASK16		REG16		MASK17		REG17	

7.3. 暫存器功能

7.3.1. 中斷控制暫存器 8

INT Base Address + 0x00 (0x40000)															
Symbol	INTCOM (Interrupt Control Register 0)														
Bit	[31:24]				[23:22]	[21]	[20]	[19]	[18]	[17]	[16]				
名稱	MASK				-	I2CEIE	I2CIE	UTxIE	URxIE	STxIE	SRxIE				
RW	R0W-0				-	RW-0									
Bit	[15:14]	[13]	[12]	[11]	[10]	[09]	[08]	[07:06]	[05]	[04]	[03]	[02]	[01]	[00]	
名稱	MASK							-	I2CEIF	I2CIF	UTxIF	URxIF	STxIF	SRxIF	
RW	R-0							-	RW0-0						

(對暫存器寫時 Bit15~8 為 MASK，對暫存器讀時 Bit15~8 為一般暫存器)

位元	名稱	描述
Bit[21]	I2CEIE	I2C 錯誤中斷致能控制
		0 關閉
		1 開啟
Bit[20]	I2CIE	I2C 中斷致能控制
		0 關閉
		1 開啟
Bit[19]	UTxIE	UART 發送(TX)中斷致能控制
		0 關閉
		1 開啟
Bit[18]	URxIE	UART 接收(RX)中斷致能控制

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟
Bit[17]	STxIE	SPI 發送(TX)中斷致能控制	
		0	關閉
		1	開啟
Bit[16]	SRxIE	SPI 接收(RX)中斷致能控制	
		0	關閉
		1	開啟
Bit[13]	I2CEIR	I2C 中斷錯誤請求	
		0	正常
		1	中斷
Bit[12]	I2CIR	I2C 中斷請求	
		0	正常
		1	中斷
Bit[11]	UTxIR	UART TX 中斷請求	
		0	正常
		1	中斷
Bit[10]	URxIR	UART RX 中斷請求	
		0	正常
		1	中斷
Bit[09]	STxIR	SPI TX 中斷請求	
		0	正常
		1	中斷
Bit[08]	SRxIR	SPI RX 中斷請求	
		0	正常
		1	中斷
Bit[05]	I2CEIF	I2C 錯誤中斷旗標(準位觸發)	
		0	正常
		1	I2C 錯誤發生中斷
Bit[04]	I2CIF	I2C 中斷旗標(準位觸發)	
		0	正常
		1	I2C 發生中斷
Bit[03]	UTxIF	UART 發送(TX)中斷旗標(準位觸發)	
		0	正常
		1	UART 發送(TX)發生中斷
Bit[02]	URxIF	UART 接收(RX)中斷旗標(準位觸發)	
		0	正常

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	UART 接收(RX)發生中斷
Bit[01]	STxIF	SPI 發送(TX)中斷旗標(準位觸發)	
		0	正常
		1	SPI 發送(TX)發生中斷
Bit[00]	SRxIF	SPI 接收(RX)中斷旗標(準位觸發)	
		0	正常
		1	SPI 接收(RX)發生中斷

7.3.2. 中斷控制暫存器 1

INT Base Address + 0x04 (0x40004)														
Symbol	INTTMR (Interrupt Control Register 1)													
Bit	[31:24]						[23:22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK						-	RTCIE	WDTIE	TMC1IE	TMC0IE	TMBIE	TMAIE	
RW	R0W-0						-	RW-0						
Bit	[15:14]	[13]	[12]	[11]	[10]	[09]	[08]	[07:06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	MASK						-	RTCIF	WDTIF	TMC1IF	TMC0IF	TMBIF	TMAIF	
RW	R0W-0						-	RW0-0						

(對暫存器寫時 Bit15~8 為 MASK · 對暫存器讀時 Bit15~8 為一般暫存器)

位元	名稱	描述	
Bit[21]	RTCIE	實時時鐘 RTC 中斷致能控制	
		0	關閉
		1	開啟
Bit[20]	WDTIE	看門狗(WDT)中斷致能控制	
		0	關閉
		1	開啟
Bit[19]	TMC1IE	TMC1 中斷致能控制	
		0	關閉
		1	開啟
Bit[18]	TMC0IE	TMC0 中斷致能控制	
		0	關閉
		1	開啟
Bit[17]	TMBIE	定時計數器 TMB 中斷致能控制	
		0	關閉
		1	開啟
Bit[16]	TMAIE	定時計數器 TMA 中斷致能控制	
		0	關閉
		1	開啟

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
Bit[13]	RTCIR	RTC 中斷請求	
		0	正常
		1	中斷
Bit[12]	WDTIR	看門狗中斷請求	
		0	正常
		1	中斷
Bit[11]	TMC1IR	Timer C 通道 1 中斷請求	
		0	正常
		1	中斷
Bit[10]	TMC0IR	Timer C 通道 0 中斷請求	
		0	正常
		1	中斷
Bit[9]	TMBIR	TMB 中斷請求	
		0	正常
		1	中斷
Bit[08]	TMAIR	TMA 中斷請求	
		0	正常
		1	中斷
Bit[05]	RTCIF	時鐘 RTC 中斷旗標	
		0	正常
		1	實時時鐘 RTC 發生中斷
Bit[04]	WDTIF	看門狗(WDT)中斷旗標	
		0	正常
		1	看門狗(WDT)發生中斷
Bit[03]	TMC1IF	TMC1 中斷旗標	
		0	正常
		1	TMC1 發生中斷
Bit[02]	TMC0IF	TMC0 中斷旗標	
		0	正常
		1	TMC0 發生中斷
Bit[01]	TMBIF	定時計數器 TMB 中斷旗標	
		0	正常
		1	定時計數器 TMB 發生中斷
Bit[00]	TMAIF	定時計數器 TMA 中斷旗標	
		0	正常
		1	定時計數器 TMA 發生中斷

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

7.3.3. 中斷控制暫存器 2

INT Base Address + 0x08 (0x40008)				
Symbol	INTADC (Interrupt Control Register 2)			
Bit	[31:24]	[23:17]	[16]	
名稱	MASK	Rsv	ADCIE	
RW	R0W-0	R-0	RW-0	
Bit	[15:9]	[8]	[07:01]	[00]
名稱	Rsv	ADCIR	Rsv	ADCIF
RW	R-0	R-0	R-0	R-0

(對暫存器寫時 Bit15~8 為 MASK，對暫存器讀時 8 為一般暫存器)

位元	名稱	描述
Bit[16]	ADCIE	ADC 轉換器中斷致能控制
		0 關閉
		1 開啟
Bit[08]	ADCIR	ADC 中斷請求
		0 正常
		1 中斷
Bit[00]	ADCIF	ADC 轉換器中斷旗標
		0 正常;讀取 ADO(0x41108)時, ADIF 自動清除
		1 ADC 轉換器發生中斷

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

7.3.4. 中斷控制暫存器 3

INT Base Address + 0x0C (0x4000C)						
Symbol	INTLVD (Interrupt Control Register 3)					
Bit	[31:24]		[23:18]		[17]	[16]
名稱	MASK		Rsv		BOR2IE	LVDIE
RW	R0W-0		R-0		RW-0	RW-0
Bit	[15:10]	[09]	[08]	[07:02]	[01]	[00]
名稱	MASK			Rsv	BOR2IF	LVDIF
	Rsv	BOR2IR	LVDIR			
RW	R-0		R-0		RW0-X	RW0-0

(對暫存器寫時 Bit15~8 為 MASK · 對暫存器讀時 Bit9~8 為一般暫存器)

位元	名稱	描述
Bit[17]	BOR2IE	BOR2 中斷致能控制
		0 關閉
		1 開啟
Bit[16]	LVDIE	低電壓比較器輸出(LVDO)中斷致能控制
		0 關閉
		1 開啟
Bit[09]	BOR2IR	BOR2 中斷請求
		0 正常
		1 中斷
Bit[08]	LVDIR	低電壓比較器輸出(LVDO)中斷請求
		0 正常
		1 中斷
Bit[01]	BOR2IF	BOR2 中斷旗標
		0 正常
		1 BOR2 發生中斷
Bit[00]	LVDIF	低電壓比較器輸出(LVDO)中斷旗標
		0 正常
		1 低電壓比較器輸出(LVDO)發生中斷

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

7.3.5. 中斷控制暫存器 4

INT Base Address + 0x10 (0x40010)									
Symbol	INTPT1 (Interrupt Control Register 4)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT17IE	PT16IE	PT15IE	PT14IE	PT13IE	PT12IE	PT11IE	PT10IE
RW	R0W-0	RW-0							
Bit	[15:08]	[07]	[06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	MASK PT1#IR	PT17IF	PT16IF	PT15IF	PT14IF	PT13IF	PT12IF	PT11IF	PT10IF
RW	R-0	RW0-0							

(對暫存器寫時 Bit15~8 為 MASK · 對暫存器讀時 Bit15~8 為一般暫存器)

位元	名稱	描述	
Bit[23:16]	PT1#IE	PT1#IE: PT1.#外部中斷致能控制, #代表的是 7~0	
		0	關閉
		1	開啟
Bit[15:8]	PT1#IR	PT1# 中斷請求, #代表的是 7~0	
		0	正常
		1	中斷
Bit[07:00]	PT1#IF	PT1#IF : PT1.#外部中斷旗標, #代表的是 7~0	
		0	正常
		1	PT1.# 外部發生中斷

7.3.6. 中斷控制暫存器 5

INT Base Address + 0x14 (0x40014)									
Symbol	INTPT2 (Interrupt Control Register 5)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT27IE	PT26IE	PT25IE	PT24IE	PT23IE	PT22IE	PT21IE	PT20IE
RW	R0W-0	RW-0							
Bit	[15:08]	[07]	[06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	MASK PT2#IR	PT27IF	PT26IF	PT25IF	PT24IF	PT23IF	PT22IF	PT21IF	PT20IF
RW	R0W-0	RW0-0							

(對暫存器寫時 Bit15~8 為 MASK · 對暫存器讀時 Bit15~8 為一般暫存器)

位元	名稱	描述	
Bit[23:16]	PT2#IE	PT2#IE : PT2.#外部中斷致能控制, #代表的是 7~0	
		0	關閉
		1	開啟
Bit[15:8]	PT2#IR	PT2.# 中斷請求, #代表的是 7~0	
		0	正常
		1	中斷
Bit[07:00]	PT2#IF	PT2#IF : PT2.#外部中斷旗標, #代表的是 7~0	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
		0 正常
		1 PT2.# 外部發生中斷

7.3.7. 中斷控制暫存器 6

INT Base Address + 0x18 (0x40018)								
INTUART2 (Interrupt Control Register 6)								
Symbol	[31:24]				[23:20]	[19]	[18]	[17:16]
名稱	MASK				-	U2TxIE	U2RxIE	-
RW	ROW-0				-	RW-0		-
Bit	[15:12]	[11]	[10]	[09:08]	[07:04]	[03]	[02]	[01:00]
名稱	MASK				-	U2TxIF	U2RxIF	-
	-	U2TxIR	U2RxIR	-	-			
RW	R-0				-	RW-0		

(對暫存器寫時 Bit15~8 為 MASK，對暫存器讀時 Bit11~10 為一般暫存器)

位元	名稱	描述
Bit[19]	U2TxIE	UART2 發送(TX)中斷致能控制
		0 關閉
		1 開啟
Bit[18]	U2RxIE	UART2 接收(RX)中斷致能控制
		0 關閉
		1 開啟
Bit[11]	U2TxIR	UART TX 中斷請求
		0 正常
		1 中斷
Bit[10]	U2RxIR	UART RX 中斷請求
		0 正常
		1 中斷
Bit[03]	U2TxIF	UART 發送(TX)中斷旗標(準位觸發)
		0 正常
		1 UART 發送(TX)發生中斷
Bit[02]	U2RxIF	UART 接收(RX)中斷旗標(準位觸發)
		0 正常
		1 UART 接收(RX)發生中斷

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



7.3.8. 中斷控制暫存器 7

INT Base Address + 0x1C (0x4001C)					
Symbol	INTTMB2 (Interrupt Control Register 7)				
Bit	[31:24]		[23:18]	[17]	[16]
名稱	MASK		-	TMB2IE	-
RW	R0W-0		-	RW-0	-
Bit	[15:10]	[09]	[08]	[07:02]	[01]
名稱	MASK		-	TMB2IF	-
	-	TMB2IR	-	-	-
RW	R-0		-	RW-0	-

(對暫存器寫時 Bit15~8 為 MASK · 對暫存器讀時 Bit9 為一般暫存器)

位元	名稱	描述	
Bit[17]	TMB2IE	Timer B2 中斷致能控制	
		0	關閉
		1	開啟
Bit[09]	TMB2IR	Timer B2 中斷請求	
		0	正常
		1	中斷
Bit[01]	TMB2IF	Timer B2 中斷旗標(準位觸發)	
		0	正常
		1	TMB2 發送發生中斷

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



7.3.9. 中斷控制暫存器 8

INT Base Address + 0x20 (0x40020)									
Symbol	INTPT3 (Interrupt Control Register 8)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT37IE	PT36IE	PT35IE	PT34IE	PT33IE	PT32IE	PT31IE	PT30IE
RW	R0W-0	RW-0							
Bit	[15:08]	[07]	[06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	MASK	PT37IF	PT36IF	PT35IF	PT34IF	PT33IF	PT32IF	PT31IF	PT30IF
	PT3#IR								
RW	R-0	RW0-0							

(對暫存器寫時 Bit15~8 為 MASK，對暫存器讀時 Bit15~8 為一般暫存器)

位元	名稱	描述	
Bit[23:16]	PT3#IE	PT3#IE: PT3.#外部中斷致能控制, #代表的是 7~0	
		0	關閉
		1	開啟
Bit[15:8]	PT3#IR	PT3.# 中斷請求, #代表的是 7~0	
		0	正常
		1	中斷
Bit[07:00]	PT3#IF	PT3#IF : PT3.#外部中斷旗標, #代表的是 7~0	
		0	正常
		1	PT3.#外部發生中斷

8. MCU 看門狗 WDT

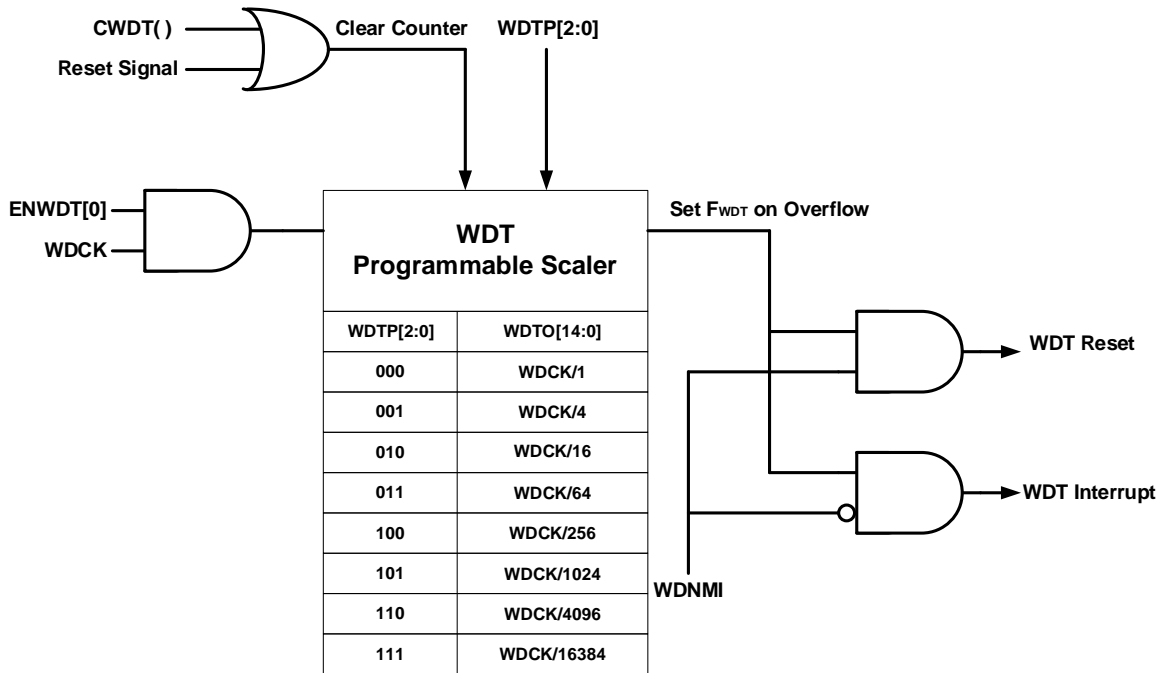
8.1. 整體總說明

看門狗 WDT 為顧名思義的為晶片的看守者，主要用於產生喚醒事件，或晶片發生不可預期當機後，能進行基礎自動重置功能。

運行模式：看門狗計數器溢位產生復位信號，重新啟動晶片。可用軟體清零定時計數器。

休眠模式：看門狗 WDT 關閉，無法使用。

待機模式：看門狗計數器溢位產生中斷事件，喚醒晶片。



8.1.1. WDT 的設置說明：

設置除頻器 WDTP 0x40108[2:0]可決定 WDT 計數器的工作頻率及計數溢出值，計數溢出後可產生 WDT 復位信號或中斷事件，控制位元 WDNMI 0x40108[6]決定 WDT 計數溢出後產生復位信號還是中斷請求信號，寫入 0 時，WDT 會產生中斷請求信號。作為中斷模式請參考中斷控制章節的介紹。WDT 必須在晶片運行模式下啟動，將控制位元 ENWDT 0x40108 [4]置<1>可啟動 WDT。開啟中斷功能需要先使能全局中斷控制位元 GIE。

WDT 的工作頻率源為 LSRC，因而 WDT 的工作頻率及計數溢出值的理論值計算方式如：

$$WDT = LSRC / 256 / WDTP[2:0] \text{ (式 8-1)}$$

LSRC 為內部低速 RC 震盪器頻率，WDTP 為除頻器；

假設 LSRC=33.9kHz，WDTP=32768，則得到 WDT 工作頻率為：

$$33900\text{Hz} / 256 / WDT_PS (32768) = 0.00404\text{Hz}$$

注意 1：每次進入 WDT 中斷，需要把看門狗計數器做歸零控制，即設置 0x40108[5]=1b (CLRWDTP=1b)。

注意 2：HY16F391x 進入 Sleep mode 之前，可以透過 HYCON C Library 選擇與設置是否關閉 LPO。如果選擇的是沒有關閉 LPO 情況下進入 Sleep mode，即設置 SYS_LowPower(0,1)並進入 Sleep mode，這時候 WDT 還是會持續計數，如果這時候又是選擇 WDT Reset mode，那會導致程式進入 Sleep mode 之後，會發生 WDT reset，因為此時 WDT 並非是完全關閉狀態(LPO 是打開狀態)。要正確的把 WDT 關閉，應該是在進入 Sleep mode 之前，選擇設置 SYS_LowPower(0,0)，把 LPO 關閉。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

8.2. 暫存器位址

SOC Register Address	31	16	15	8	7	0
SOC Base Address + 0x08(0x40108)	WDTO0		MASK0		REG0	

8.3. 暫存器功能

8.3.1. WDT 暫存器

SOC Base Address + 0x08 (0x40108)								
Symbol	WDTCR (WDT Control Register)							
Bit	[31:16]							
名稱	WDTO							
RW	-	R-0						
Bit	[15]	[14:08]	[07]	[06]	[05]	[04]	[03]	[02:00]
名稱	-	MASK	-	WDNMI	CLRWDT	ENWDT	-	WDTP
RW	-	R0W-0	-	RW1-0	RW-0	RW1-0	-	RW-7

位元	名稱	描述
Bit[31:16]	WDTO	看門狗的計數暫存器
		0 置 0
		1 置 1
Bit[06]	WDNMI	看門狗中斷工作模式選擇
		0 定時計數模式(Timer mode)
		1 復位模式(Reset Mode) (只要設置 Reset Mode 後,將無法再切換 Timer Mode)
Bit[05]	CLRWDT	看門狗計數器歸零控制
		0 關閉
		1 啟動
Bit[04]	ENWDT	看門狗開啟控制
		0 關閉
		1 開啟(只要設置開啟後,將無法關閉)
Bit[2:0]	WDTP	看門狗計數溢出值設置
		000 0 : WDCK / 1
		001 1 : WDCK / 4
		010 2 : WDCK / 16
		011 3 : WDCK / 64
		100 4 : WDCK / 256
		101 5 : WDCK / 1024
		110 6 : WDCK / 4096
111 7 : WDCK / 16384		

9. MCU 定時器 Timer A

9.1. 整體總說明

定時器 A 為 16 位元遞增型計數器，可工作於運行模式和待機模式 (Idle Mode) 和等待模式 (Wait Mode)，可用於產生不同輸出頻率。

主要特性:

- (01) 遞增型計數器
- (02) 總共 16 階溢位值選擇
- (03) 計數溢出產生中斷事件
- (04) 可讀取計數器的值

定時器 A (TMA) 的設置說明:

TMA 是一個 16 位元的遞增型計數器。它的輸入時脈源選擇為 TACK。且在 TACK 的每一個上升沿進行計數，輸入時脈源的頻率由時脈系統管理模塊控制。控制位元 ENTA 0x40C00[5] 被置 <1> 或寫 <0>，可開啟或關閉 TMA 功能。TMA 的計數溢出值通過除頻器 TMAS 0x40C00[3:0] 進行設置，用戶可通過改變除頻器 TMAS 的值來改變計數溢出值，達到不同頻率的計數值。控制位元 TACL R 0x40C00[4] 被置 <1>，TMA 發生復位，計數暫存器變為 0，計數器暫存器被清零後，控制位元 TACL R 自動為 0。TMA 計數溢出後，便會產生中斷請求，TMA 中斷旗標 TMAIF 0x40004[0] 被置 <1>，若開啟 TMA 的中斷功能，且全局中斷控制位元又被置 <1>，晶片就會響應 TMA 的中斷請求進入 TMA 中斷服務事件。清零 TMA 中斷旗標，可取消 TMA 中斷請求，此時晶片便不響應 TMA 中斷。注意，TMAIF 中斷旗標雖可被置為 <0>，但是 TMA 在計數溢出後，因為會發生中斷請求，此時 TMAIF 中斷旗標還是會自動被置為 <1>。在待機模式下，TMA 中斷可用於喚醒。在休眠模式下，TMA 中斷不可用。TMA 擁有 16 階除頻設置，使得 TMA 具有比較寬的計數範圍。

啟動 TMA 後 or 清除 TMAR 後，第一次中斷必須忽略不計，因為是從 0000H 開始計數，時間不同於設定值。

TMA 計數溢出值計算方式：

- $TAR[15:0] = 1 / (TACK / 32 / TMAS[3:0])$ (式 9-1)
- TACK 是 TMA 輸入時脈源，TMAS[3:0] 為除頻值；
- 假設 TMA 選擇 LS_CK，LS_CK 來自 LPO，則 $TACK = 32\text{kHz}$ ， $TMAS[3:0] = 1001B = 1024$ ，
- 則 Timer A 計數溢出理論值為：
 $35000\text{Hz} / 32 / TMAS (1024) = 35000\text{Hz} / 32 / 1024 = 1.068\text{Hz}$

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

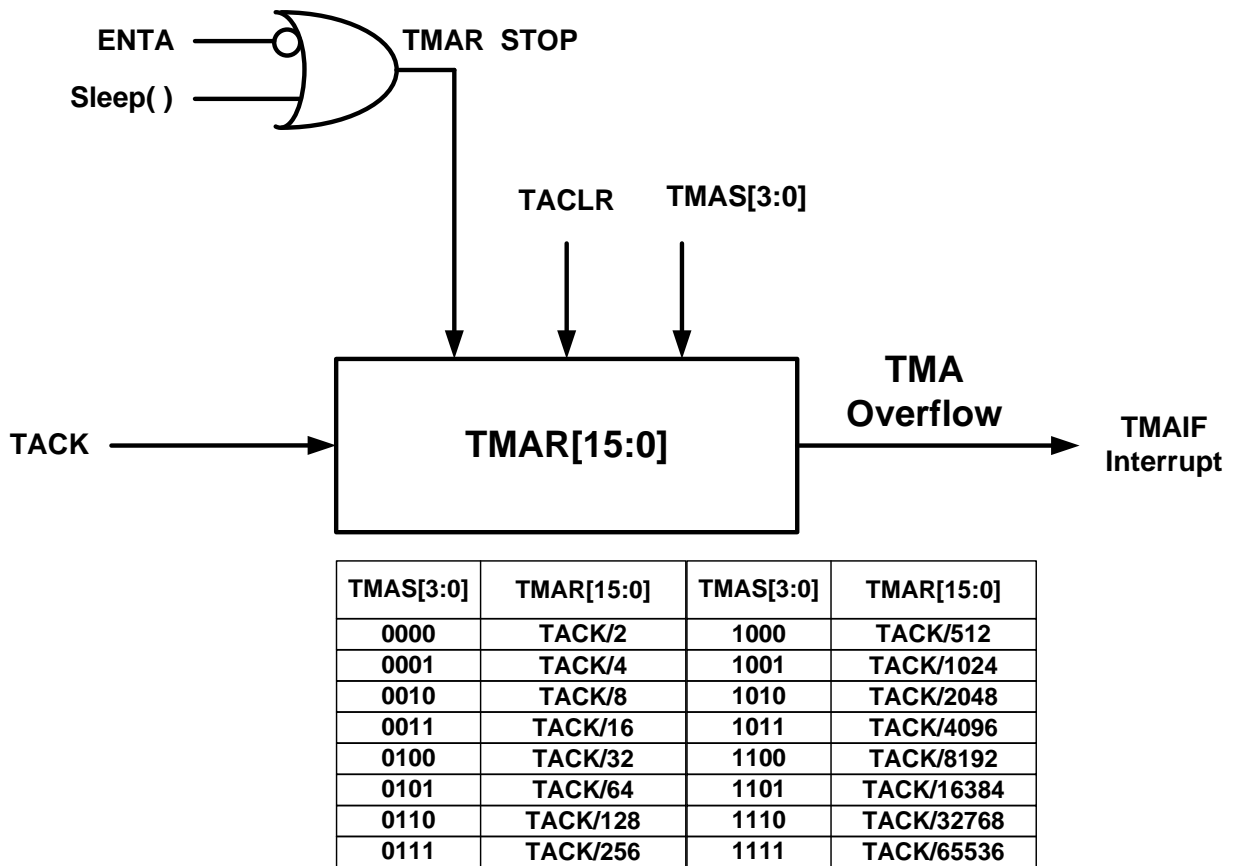


圖 9-1 定時計數器 A 方塊圖

9.2. 暫存器位址

TMA Register Address	31	24	23	16	15	8	7	0
TMA Base Address + 0x00(0x40C00)	TMAR1	TMAR0	MASK0	REG0				

9.3. 暫存器功能

9.3.1. Timer A 暫存器

Symbol		TMA Base Address + 0x00 (0x40C00)				
Bit		TMACR(TMA Control Register)				
名稱		[31:16]				
RW		R-0				
Bit		[15:8]	[07:06]	[05]	[04]	[03:00]
名稱		MASK	-	ENTA	TACL	TMAS
RW		ROW-0	-	RW-0		RW-0xF

位元	名稱	描述
Bit[31:16]	TMAR	Timer A Counter 計數值
		TAR[31:16] 是 16-bit Timer A 計數暫存器的計數值，輸出值從 MSB 至 LSB
Bit[05]	ENTA	開啟定時計數器 Timer A
		0 關閉

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	開啟
Bit[04]	TACLR	清除 Timer A 計數值	
		0	正常
		1	清零(清零完成後該位元自動變為 0)
Bit[3:0]	TMAS	Timer A 除頻器設定	
		0000	Timer A Clock/2
		0001	Timer A Clock/4
		0010	Timer A Clock/8
		0011	Timer A Clock/16
		0100	Timer A Clock/32
		0101	Timer A Clock/64
		0110	Timer A Clock/128
		0111	Timer A Clock/256
		1000	Timer A Clock/512
		1001	Timer A Clock/1024
		1010	Timer A Clock/2048
		1011	Timer A Clock/4096
		1100	Timer A Clock/8192
		1101	Timer A Clock/16384
1110	Timer A Clock/32768		
1111	Timer A Clock/65536		

10. MCU 定時器 Timer B

10.1. 整體總說明

定時計數器 B 是一個 16 位元的計數器，可用於時間計數或時間控制，時鐘產生、延遲時間等功能。它在計數溢出時發生中斷信號，程式可讀取 TMB 當前計數值；TMB 還用於 PWM 波形的產生。它可工作於運行模式和待機模式。定時計數器 B 的 16 位元計數暫存器可拆分為兩個獨立的 8 位元計數暫存器，因而 TMB 具有四種計數方式：

- 16 位元遞增計數方式，可產生中斷信號；
- 16 位元計數方式，先遞增至溢出值，然後從溢出值遞減至 0；可產生中斷信號
- 兩組獨立的 8 位元遞增計數方式，最高計數值為 0xFF，可產生中斷信號
- 8+8 位元遞增計數方式，低 8 位元計數器溢出，高 8 位元計數器才自動加 1，可產生中斷信號

同時 TMB 具有三個計數溢出控制器：TBC0、TBC1、TBC2，TMB 可複用為 PWM 波形發生器，具有兩路 PWM 波形 PWM0/PWM1，且每路 PWM 都具有多種工作模式，可適應不同的 PWM 波形輸出需求，工作模式如下：PWMA/PWMB/PWMC/PWMD/PWME/PWMF/PWVG

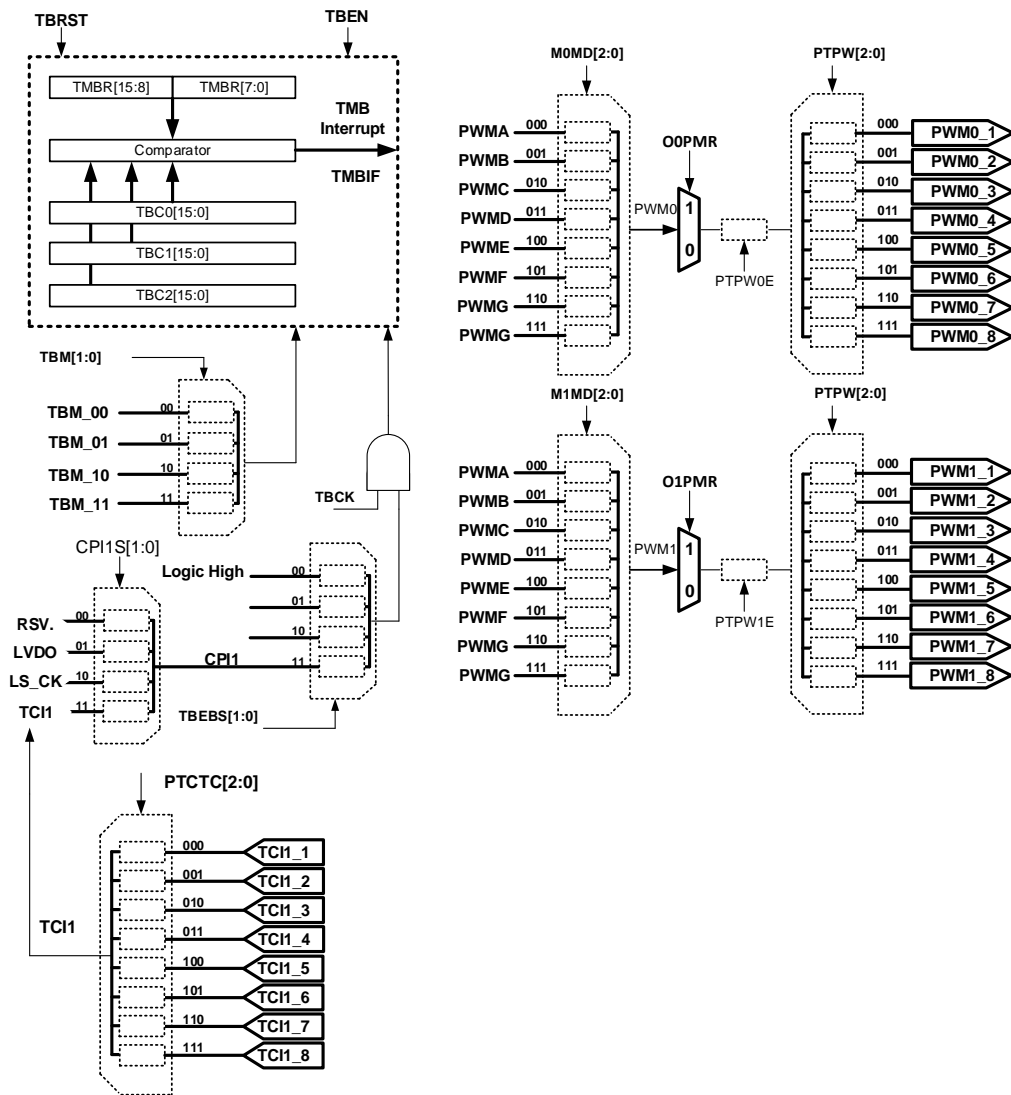


圖 10-1 定時計數器 B 方框圖

10.1.1. 定時計數器模式

定時器 B(TMB)是一個 16 位元遞增型計數器，可用於脈衝寬度調製(PMW)波形的產生。可執行時間計數或時間控制、時間計算、時鐘產生等功能，且可在計數溢出時產生中斷信號。TMB 可工作於運行模式和待機模式 (Idle Mode)和等待模式(Wait Mode)。

具有 4 種不同計數方式，可產生不同頻率的定時計數值：

16 位元遞增計數方式，可產生中斷信號

16 位元計數方式，先遞增至溢出值，然後從溢出值遞減至 0；可產生中斷信號

兩組獨立的 8 位元遞增計數方式，最高計數值為 0xFF，可產生中斷信號

8+8 位元遞增計數方式，低 8 位元計數器溢出，高 8 位元計數器才自動加 1，可產生中斷信號

具有 3 種不同的觸發計數信號源，可適用於不同事件計數：

(1) 總是啟用，連續計數方式

(2) Timer C 輸出(CPI1)高電位觸發

TMB 的工作時脈源為 HS_CK 或 LS_CK，經過除頻器產生頻率源 TBCK，提供給 TMB 工作頻率。提供設置除頻器 TBCD 0x40308[5:4]，可設置 TMB 不同計數週期。在時脈系統控制模塊可設置 TMB 的時脈源。TMBR 是個 16 位元的定時/計數暫存器，可拆分為兩個獨立 8 位的定時/計數暫存器，以適應 TMB 四種不同的計數方式。TMBR 在 TBCK 的上升沿進行遞增或遞減，在不同的計數方式下，TMBR 以不同的條件發生遞增或遞減。TMBR 可通過設置控制 TBRST 0x40C04[4]位元為<1>，自動清零，並且清零後控制位元 TBRST 自動為 0。程式上亦可讀取 TMBR 當前計數值，以作為其他用途。TBEN 是 TMB 的使能控制信號，該位元被寫 1，開啟 TMB 計數功能，被寫 0 則關閉 TMB 計數功能。TBEBS 0x40C04[1:0]是 TMB 的觸發計數信號源控制器，透過該控制器可設置 4 種不同的觸發計數信號源。TBM 0x40C04[3:2]是 TMB 的計數方式控制器，透過設置該控制器可設置 4 種不同的計數方式。

TMB 作為定時計數器操作初始化設置：

- 選擇 TMB 工作時脈源為 HS_CK 或 LS_CK(控制位 TMCKS 0x40308[7])，並且做時脈源除頻設置與開啟動作(控制位 ENTD 0x40308[6]與控制位 TBCD 0x40308[5:4])
- 選擇計數模式，設置暫存器控制位 TBM 0x40C04[3:2]
- 選擇觸發計數信號源，設置暫存器控制位 TBEBS 0x40C04[1:0]，作為定時器，可設置為<00>，即總是啟用，連續計數；
- 設置定時計數溢出值，設置暫存器控制位 TBC0 0x40C0C[15:0]；
- 設置暫存器 0x40C04[4]=1，即控制位 TBRST 置<1>，清零計數暫存器；
- 設置暫存器 0x40C04[5]=1，即控制位 TBEN 被置<1>，使能 TMB。
- TMB 開始計數，TMB 計數溢出後，便會產生中斷請求，TMB 中斷旗標暫存器 TMBIF 0x40004[1]被置<1>，若開啟 TMB 的中斷功能，即暫存器控制位 TMBIE0x40004[17]被置<1>，且全局中斷控制位元(GIE)又被置<1>，晶片就會響應 TMB 的中斷請求進入 TMB 中斷服務事件。清零 TMB 中斷旗標，可取消 TMB 中斷請求，此時晶片便不響應 TMB 中斷。

注意，TMBIF 中斷旗標雖可被置為<0>，但是 TMB 在計數溢出後，因為會發生中斷請求，此時 TMBIF 中斷旗標還是會自動被置為<1>。在待機模式下，TMB 中斷可用於喚醒。在休眠模式下，TMB 中斷不可用。

Timer B 溢出理論值計算方式:

$$T = TBC0 \cdot T / TBCK; TBCK = HS_CK(\text{或 } LS_CK) / TBCD : (\text{式 } 10-1)$$

$$T = TBC0 \cdot TBCD / HS_CK(\text{或 } LS_CK) ; (\text{式 } 10-2)$$

TMB 具有四種不同的計數方式，不同的計數方式具有不同的溢出條件，以下做詳細介紹。

10.1.1.1. TMB 計數方式 0 :

當暫存器控制位 TBM 0x40C04[3:2]=00b，暫存器的控制位 TMBR 0x40C08[15:0] 作為 16 位遞增型計數器。TMB 工作於該模式，TMBR 會在 TBCK 的每一個上升沿自動加 1。若 TMBR 計數值大於暫存器的控制位 0x40C0C TBC0[15:0]，TMBR 就會在 TBCK 的下一個上升沿變成 0，且定時器中斷旗標 TMBIF 被置 <1>。(即 0x40004[1]=1)。若此時開啟 TMB 的中斷功能及使能全局中斷功能，晶片就會響應 TMB 中斷。然後，TMBR 重新開始遞增計數。該模式的計數波形示意圖如下圖所示。

此模式下 TMB 的計數週期計算方式： $T = TBC0 \cdot TBCD / HS_CK(\text{或 } LS_CK)$

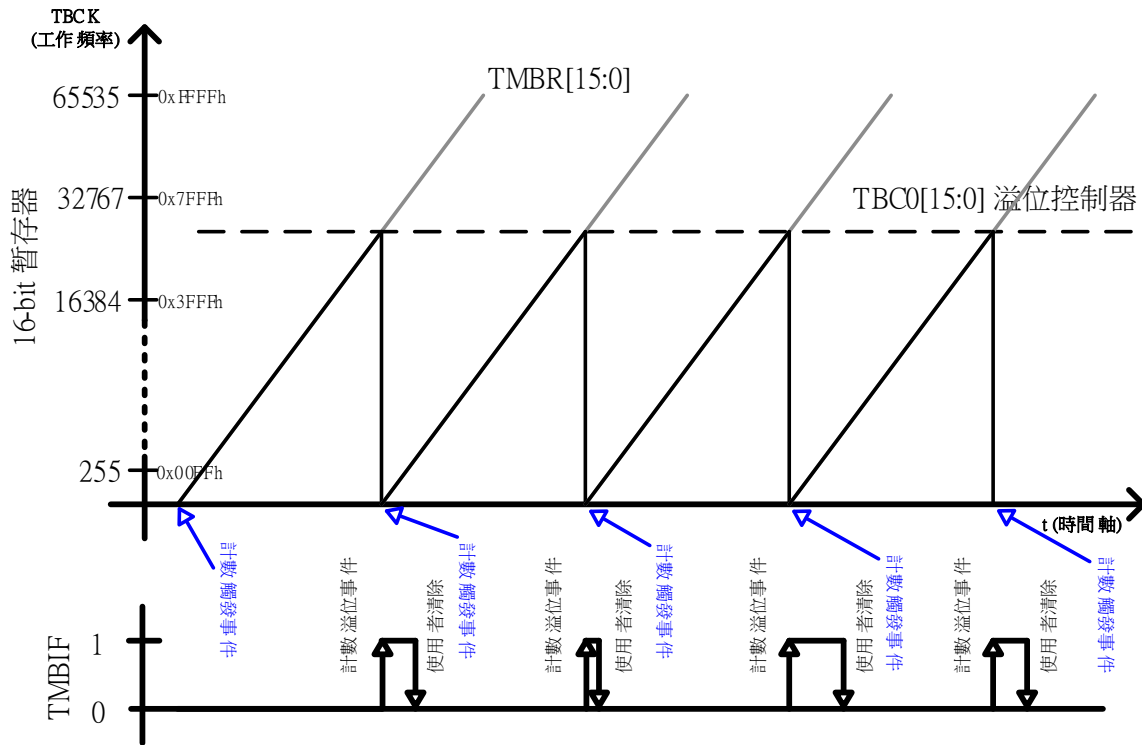


圖 10-2 計數方式 0 的計數波形示意圖

10.1.1.2. TMB 計數方式 1 :

當 TBM 0x40C04[3:2]=01b，TMB 工作於先遞增後遞減的計數方式，TMBR 是 16 位元計數器。啟動 TMB 後，TMBR 先遞增計數，TMBR 會在 TBCK 的每一個上升沿自動加 1。當 TMBR 等於 TBC0，TMBR 就會改變成向下模式，但是中斷旗標 TMBIF 還是為 0。在 TBCK 的下一個上升沿開始，TMBR 變為遞減計數，直到 TMBR 遞減至 0 時，發生中斷請求，中斷旗標 TMBIF 被置 <1>，且 TMBR 在 TBCK 的下一個上升沿開始遞增計數模式，如此循環運行。該模式的計數波形示意圖如下圖所示。

此模式下 TMB 的計數週期計數方式為： $T=2 \cdot TBC0 \cdot TBCD / HS_CK$ (或 LS_CK)

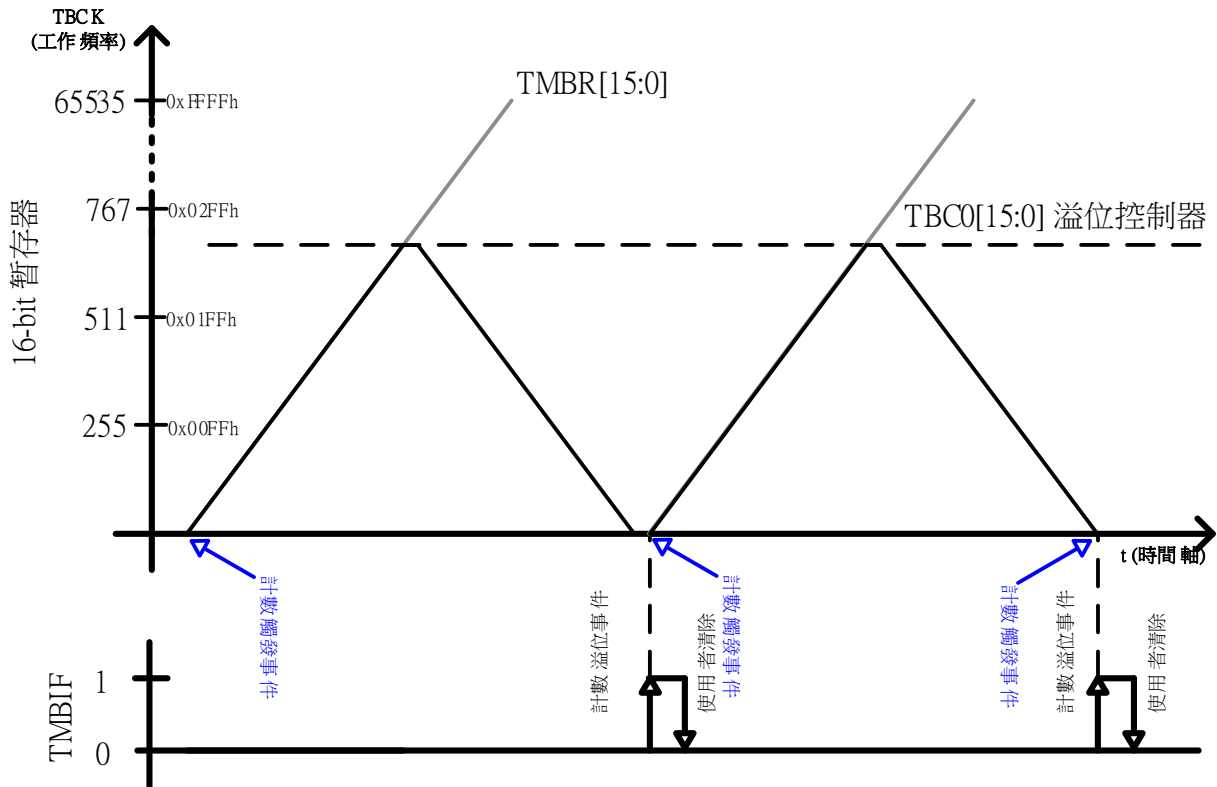


圖 10-3 計數方式 1 的計數波形示意圖

10.1.1.3. TMB 計數方式 2 :

當 TBM 0x40C04[3:2] = 10b，TMB 工作與遞增計數方式，但 TMBR 被拆分為兩個 8 位元的獨立計數器：TMBR [15:8]和 TMBR [7:0]。且兩個獨立的 8 位元是同時遞增計數的。TMBR [15:8]的溢出值由 TBC0 [15:8]所控制，而 TMBR [7:0]的溢出值由 TBC0 [7:0]所控制。這兩個計數器在 TBCK 的每一個上升沿自動加 1。若 TMBR [15:8]等於 TBC0 [15:8]，則 TBCK 的下一個上升沿會將 TMBR [15:8]變成 0，但中斷旗標 TMBIF 仍維持為 0；若 TMBR [7:0]等於 TBC0 [7:0]，則會在 TBCK 的下一個上升沿將 TMBR [7:0]變成 0，且同時將中斷旗標 TMBIF 置<1>，此時若開啟 TMB 中斷功能及全局中斷使能，晶片就會響應 TMB 中斷。該模式是由計數器 TMBR[7:0]控制中斷請求，因而在使用該模式時，需要注意設置 TBC0[7:0]的值，以便控制 TMB 中斷向量。該模式的計數波形示意圖如下圖所示。

此模式的中斷方式計數週期計算方式為： $T = TBC0[7:0] * TBCD / HS_CK(或 LS_CK)$;

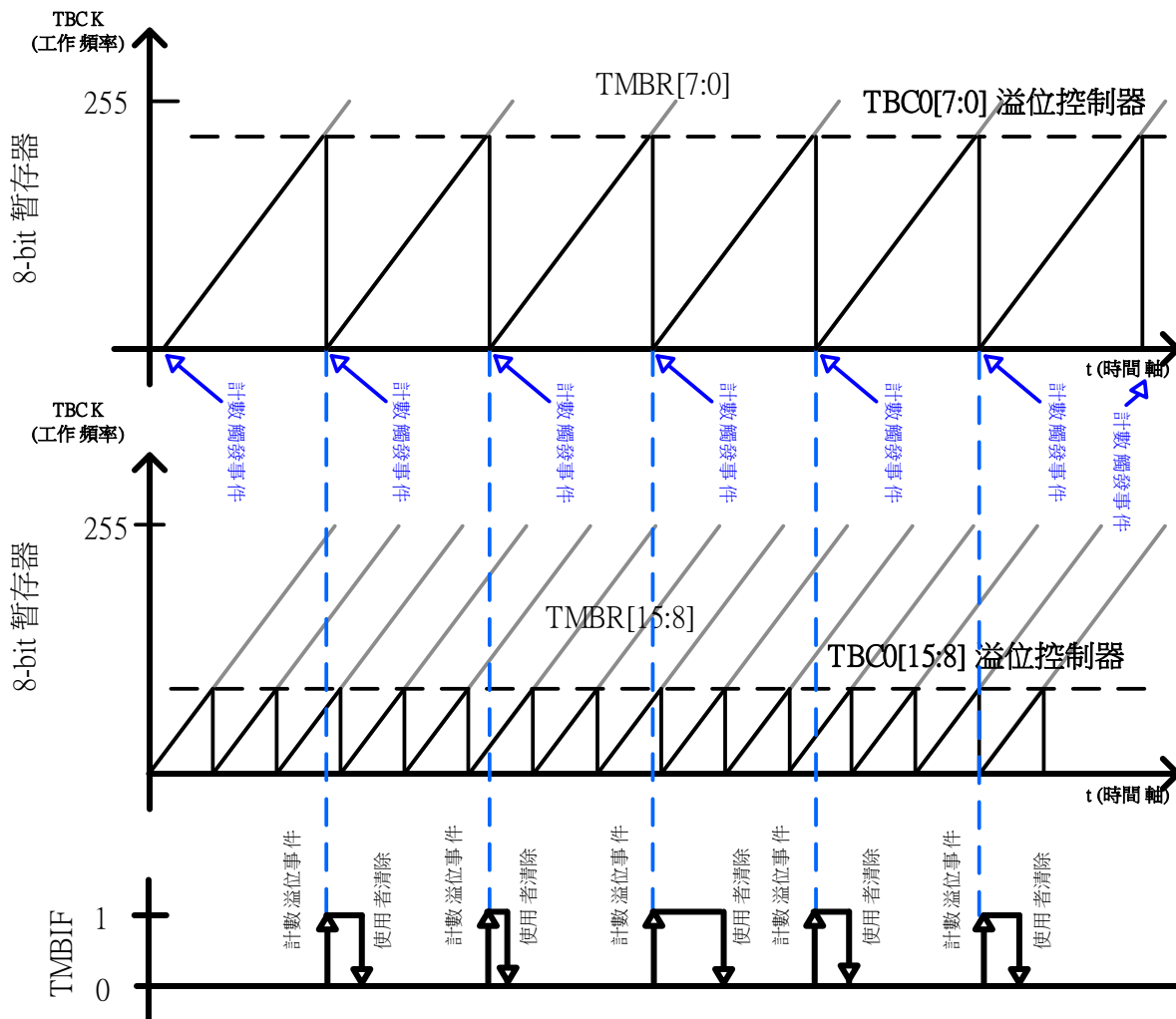


圖 10-4 計數方式 2 的計數波形示意

10.1.1.4. TMB 計數方式 3 :

當 TBM 0x40C04[3:2] = 11b · TMB 工作於遞增計數模式 · TMBR 會分解為兩個計數器: TMBR [15:8] 和 TMBR [7:0] · 兩者都是遞增計數模式 · TMBR [7:0] 的溢出值由 TBC0 [7:0] 所控制 ·

TMBR [7:0] 會在 TBCK 的每一個上升沿自動加 1 · 若 TMBR [7:0] 等於 TBC0 [7:0] ·

則 TMBR 會在 TBCK 的下一個上升沿變成 0 · 此外 · TMBIF 會變成 1 且 TMBR [15:8] 會增加 1 · 此時若開啟 TMB 中斷功能及使能全局中斷 · 晶片便響應中斷請求 ·

該模式的計數波形示意圖如下圖所示 ·

此模式中斷方式的計數週期為: $T = TBC0[7:0] * TBCD / HS_CK(或 LS_CK)$;

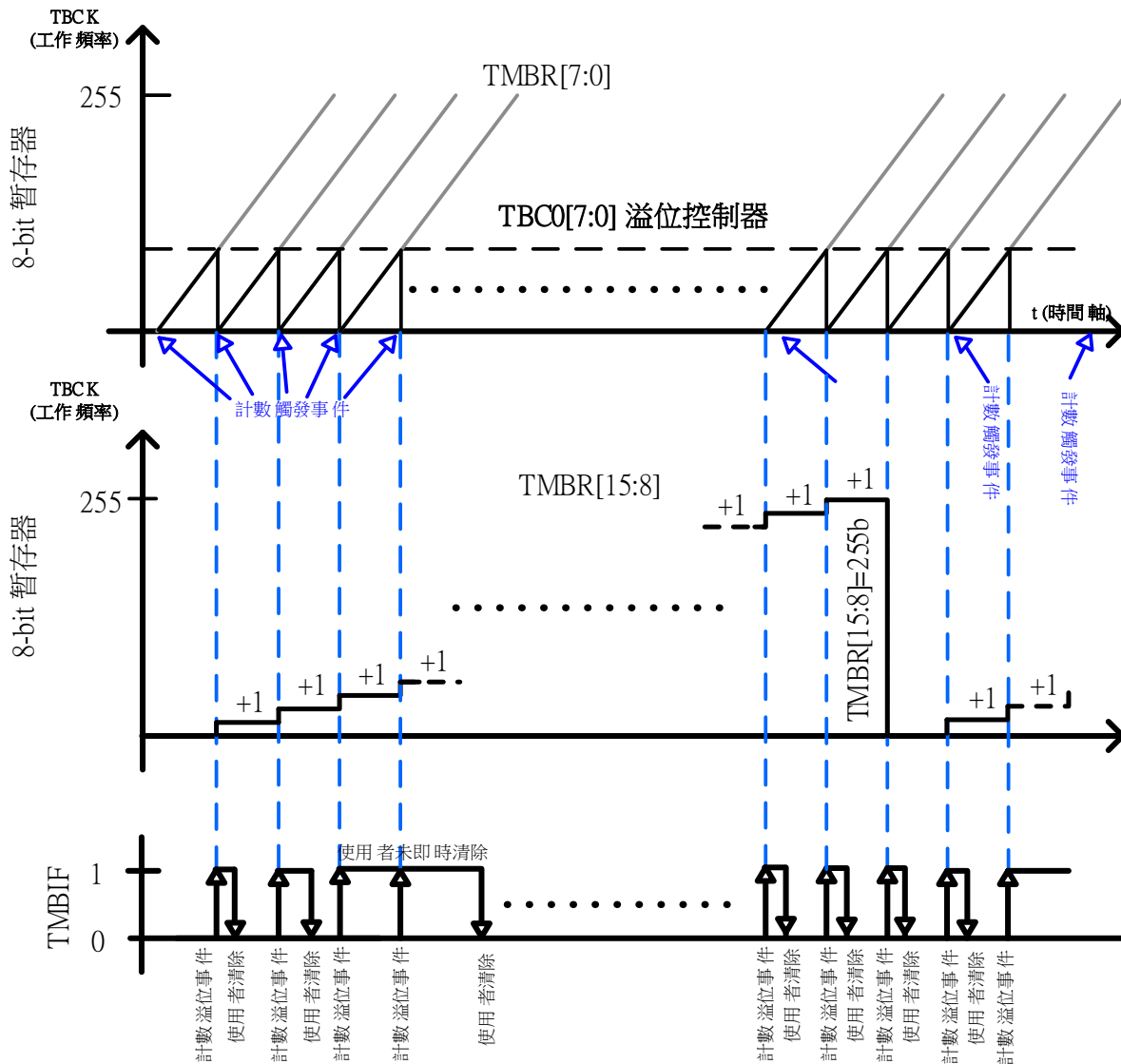


圖 10-5 計數模式 3 的計數波形示意圖

10.1.2. 系統 PWM 功能模式

定時器 B 工作於 PWM 模式，當 TMB 不同的計數方式與不同脈衝寬度調製(PWM)模式選擇器組合使用，可產生多種形式的 PWM 波形。晶片只有兩路 PWM：PWM0/PWM1；可簡單的認為這是兩個 PWM 波形發生器，根據 TMB 不同的計數方式，及 PWM 不同的工作模式，兩者組合便可產生多種形式 PWM 波形。晶片為 PWM 輸出提供多個輸出接腳，每一個 PWM 波形發生器對應 4 個輸出 IO 接腳，所以 PWM 的使用及輸出比較靈活。但是該功能需要搭配 TMB 使用，也即是需要開啟 TMB 及設置 TMB 的計數週期值。

兩路 PWM 波形(PWM0/PWM1)都具有多種工作模式:PWMA、PWMB、PWMC、PWMD、PWME、PWMF、PWMG;通過設置暫存器的控制 O0MD 0x40C04[18:16]、O1MD 0x40C04[22:20]，分別設置 PWM0、PWM1 的工作模式。暫存器的控制位元 O1PMR 0x40C04[23]、O0PMR 0x40C04[19]的設置，可改變 PWM 輸出波形的相位。可透過 PWM 工作模式旗標暫存器 0x40C08[21:16]查看當前的 PWM 工作模式，旗標為 1 標明該工作模式被使能。暫存器的控制位 TBC1 0x40C10[15:0]/TBC2 0x40C10[31:16]分別為 PWM0/PWM1 的占空比控制器，設置 TBC1/TBC2 的值，可調節輸出 PWM 的占空比。

晶片為每一路 PWM 提供 4 個輸出 IO 接腳對應接腳分佈在各個 PTPORT，由暫存器控制位 PTPW 0x40840[4:2]、PTPW1E 0x40840[1]、PTPW0E 0x40840[0]控制 PWM1、PWM0 的輸出接腳的選擇與開啟。控制 PWM 輸出接腳的開啟與關閉，可以控制到 PWM 的輸出與關閉，若想完全關閉 PWM 功能，只能關閉 TMB。PWM 輸出接腳如下表所示。

序號 PTPW[2:0]	PWM0 輸出接腳	PWM1 輸出接腳	序號 PTPW[2:0]	PWM0 輸出接腳	PWM1 輸出接腳
000	PT1.0	PT1.1	100	PT6.0	PT6.1
001	PT1.4	PT1.5	101	PT7.4	PT7.5
010	PT2.0	PT2.1	110	PT9.0	PT9.1
011	PT2.4	PT2.5	111	PT8.0	PT8.1

表 10-1 PWM0、PWM1 輸出接腳分佈

PWM 初始化操作說明：

- 選擇 PWM 工作模式及占空比、輸出波形相位，即設置暫存器 0x40C04 控制位 O0MD /O0PMR、O1MD/O1PMR，寫入定時計數溢出值至暫存器 0x40C10 控制位 TBC1/TBC2。
- 控制輸出 IO 的使能與關閉，可控制 PWM 的輸出與關閉，若想要完全關閉 PWM，就必須關閉 TMB。
- 由暫存器 0x40840 控制位 PTPW、PTPW1E、PTPW0E 控制 PWM1、PWM0 的輸出接腳的選擇與開啟。
- 選擇 TMB 工作時脈源為 HS_CK 或 LS_CK(控制位 TMCKS 0x40308[7])，並且做時脈源除頻設置與開啟動作(控制位 ENTD 0x40308[6]與控制位 TBCD 0x40308[5:4])。
- 選擇計數模式，設置暫存器控制位 TBM 0x40C04[3:2]。
- 選擇觸發計數信號源，設置暫存器控制位 TBEBS 0x40C04[1:0]，作為定時器，可設置為 00b，即總是啟用，連續計數。
- 設置定時計數溢出值，設置暫存器控制位 TBC0 0x40C0C[15:0]。
- 設置暫存器 0x40C04[4]=1，即控制位 TBRST 置<1>，清零計數暫存器。
- 設置暫存器 0x40C04[5]=1，即控制位元 TBEN 被置<1>，使能 TMB。

PWM 波形是由 TMBR、TBC0、TBC1、TBC2 組合使用產生的，且工作模式有 7 種不同的模式，因而每種模式的工作條件有所差異，以下針對 7 中模式做出一一介紹。兩個獨立的 PWM：PWM00 和 PWM01，使

用條件與控制是一樣的，所以不做區分介紹。

10.1.2.1. PWMA 模式

PWMA 模式是 16 位元 PWM，TMBR 計數值與 TBC1 做比較，PWM 波形週期由 TBC0 控制。

PWM 輸出狀態控制條件：

PWM = 1 · 當 TMBR [15:0] >= TBC1 [15:0]；

PWM = 0 · 當 TMBR [15:0] < TBC1 [15:0]；

PWM 的週期：

PWM Period = TMBR[15:0]*TBCD / HS_CK(或 LS_CK)；

PWMA 頻率與工作週期計算公式：

$$\text{PWMA Frequency} = \frac{\text{TBCK}}{\text{TBC0}[15:0] + 1}$$

$$\text{PWMA Duty Cycle} = \frac{(\text{TBC0}[15:0] + 1) - \text{TBC1}[15:0]}{\text{TBC0}[15:0] + 1}$$

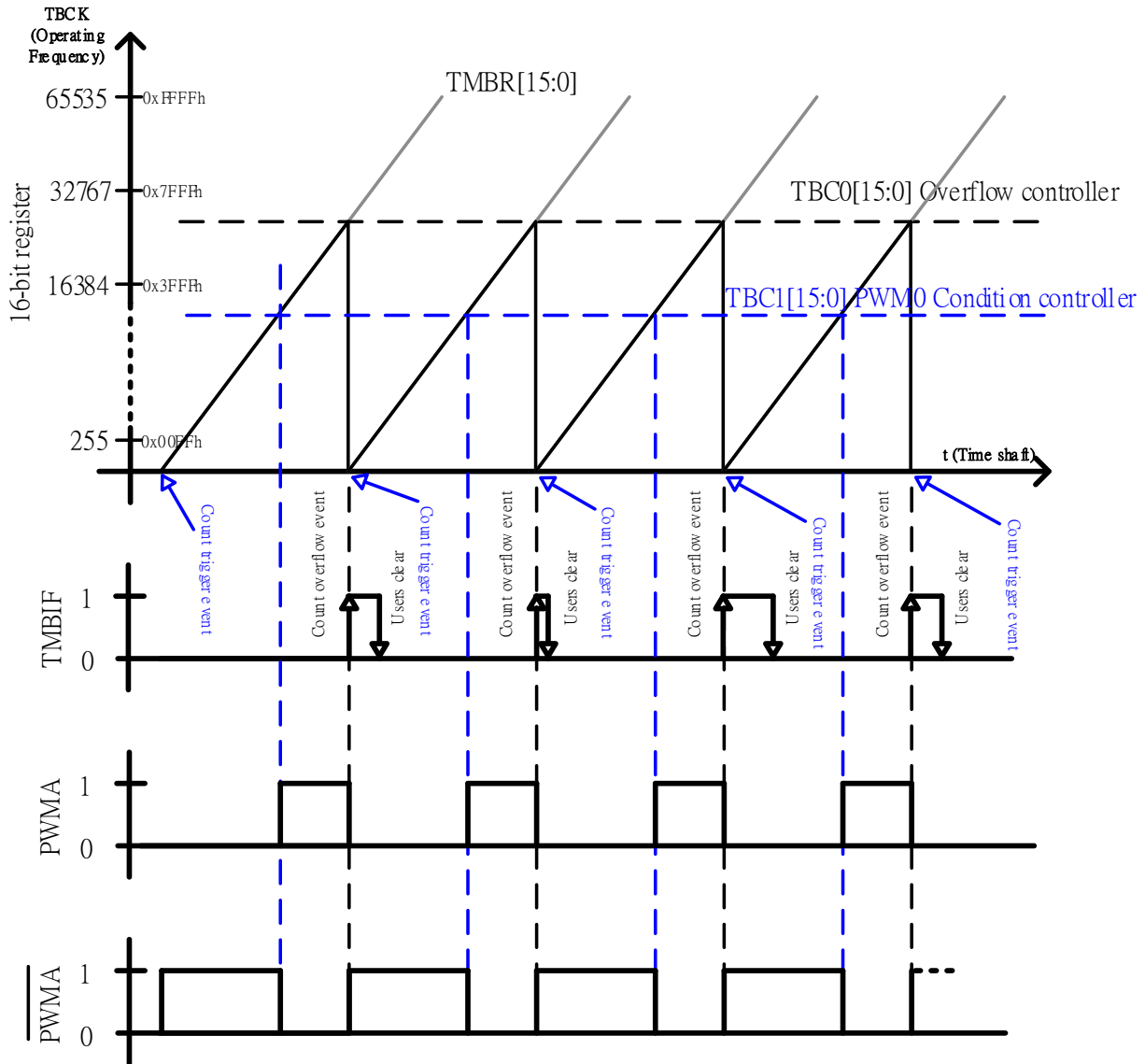


圖 10-6 PWM 模式 A 波形示意圖及計數波形示意圖

10.1.2.2. PWMB 模式

PWMB 模式是 16 位元 PWM，TMBR 計數值與 TBC2 做比較，PWM 波形週期值由 TBC0 控制。

PWM 輸出狀態控制條件：

PWM = 1 · 當 TMBR [15:0] >= TBC2 [15:0] ；

PWM = 0 · 當 TMBR [15:0] < TBC2 [15:0] ；

PWM 的週期：

PWM Period = TMBR[15:0]*TBCD / HS_CK(或 LS_CK) ；

PWMB 頻率與工作週期計算公式：

$$\text{PWMB Frequency} = \frac{\text{TBCK}}{\text{TBC0}[15:0] + 1}$$

$$\text{PWMB Duty Cycle} = \frac{(\text{TBC0}[15:0] + 1) - \text{TBC2}[15:0]}{\text{TBC0}[15:0] + 1}$$

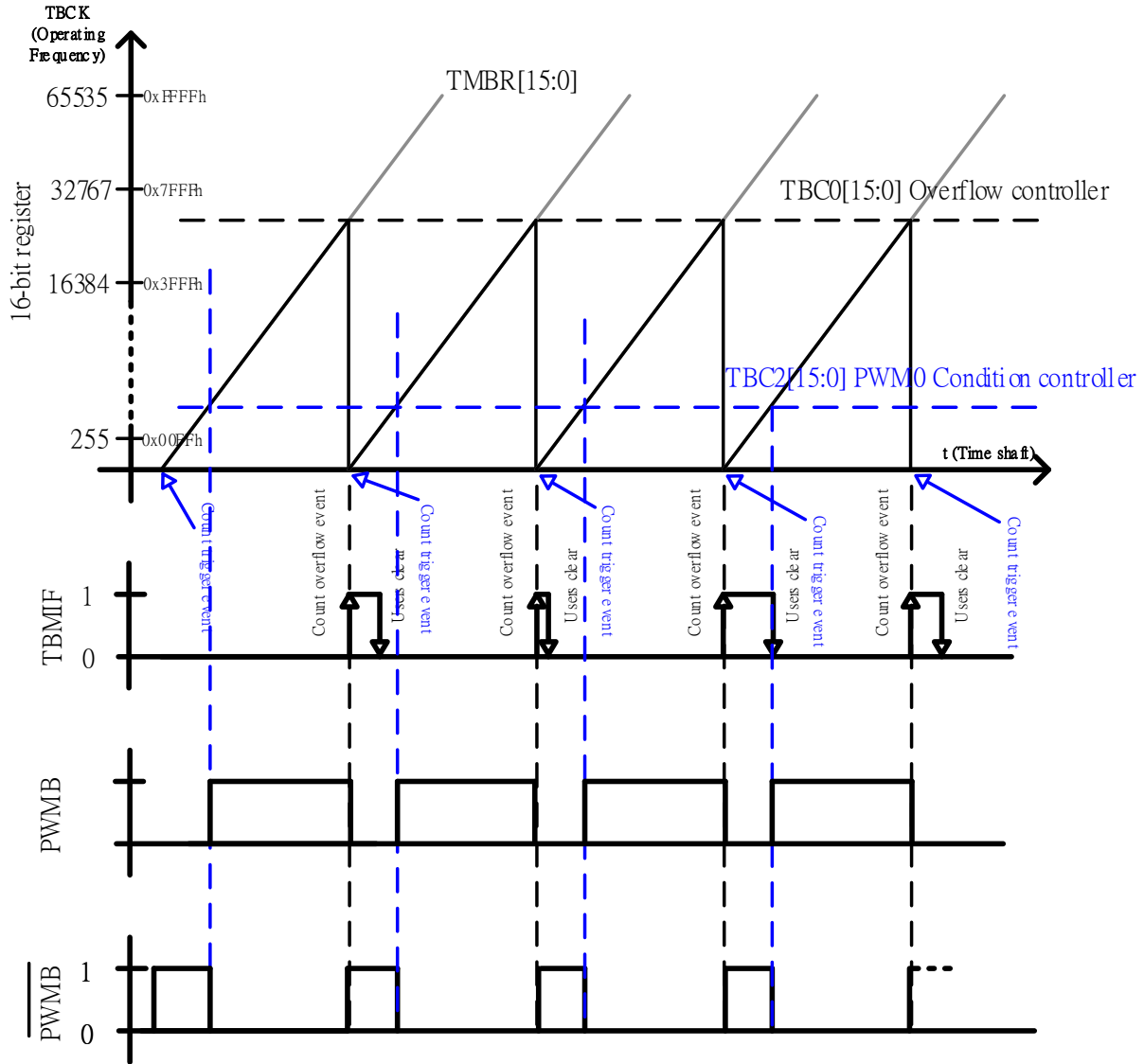


圖 10-7 PWM 模式 B 波形圖及計數波形示意圖

10.1.2.3. PWMC 模式

PWMC 是一個 8 位元 PWM，TMBR 計數值與 TBC1 [7:0] 做比較，在週期值 TBC0 範圍內，出現多個 PWM 波形。

PWM 輸出狀態控制條件：

PWM = 1，當 TMBR [7:0] >= TBC1 [7:0]。

PWM = 0，當 TMBR [7:0] < TBC1 [7:0]。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

PWM 的週期：

$$\text{PWM Period} = \text{TMBR}[7:0] \cdot \text{TBCD} / \text{HS_CK}(\text{或 LS_CK}) ;$$

PWMC 頻率與工作週期計算公式：

$$\text{PWMC Frequency} = \frac{\text{TBCK}}{\text{TBC0}[7:0] + 1}$$

$$\text{PWMC Duty Cycle} = \frac{(\text{TBC0}[7:0] + 1) - \text{TBC1}[7:0]}{\text{TBC0}[7:0] + 1}$$

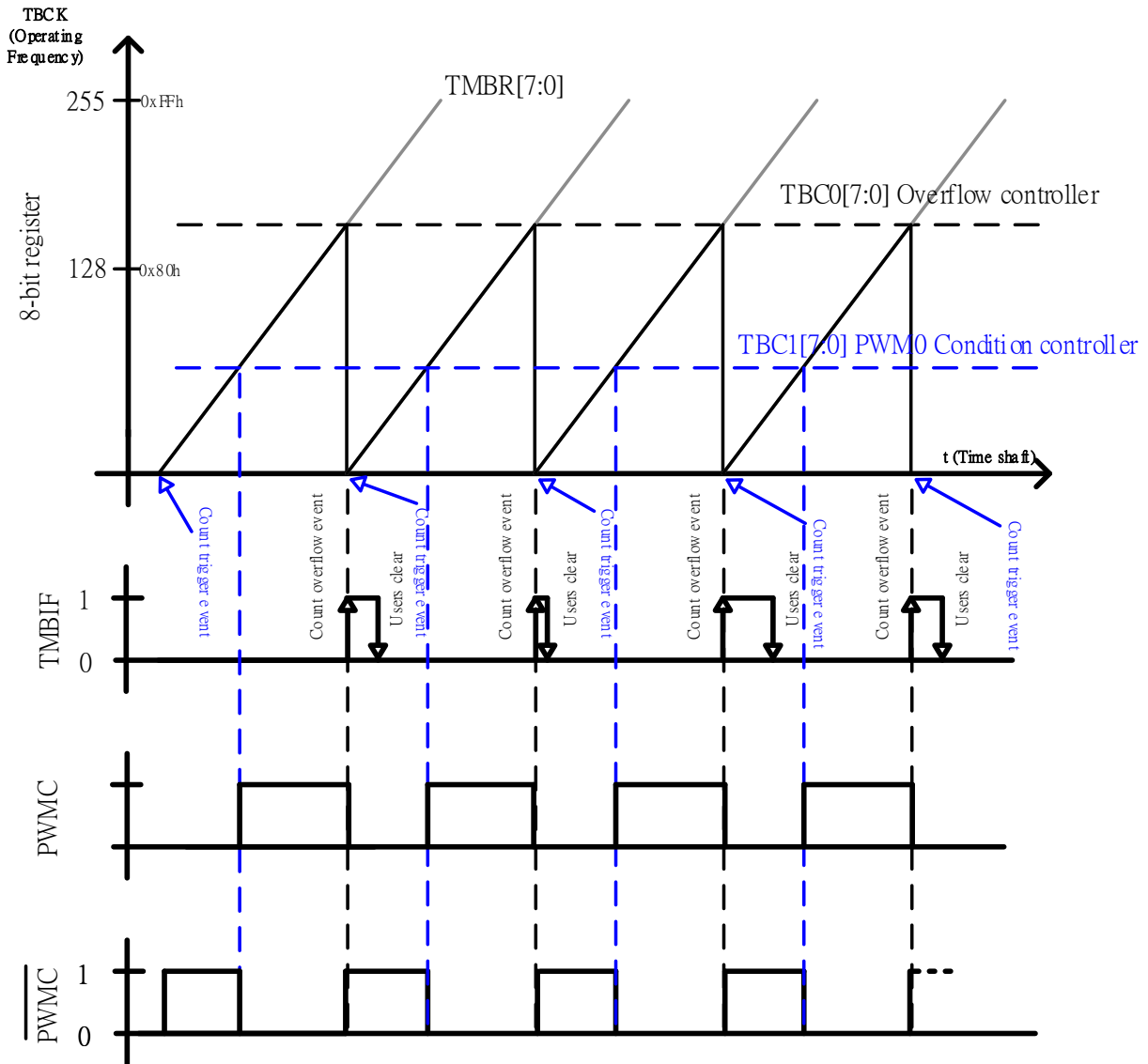


圖 10-8 PWM 模式 C 波形圖及計數波形示意圖

10.1.2.4. PWMD 模式

PWMD 是一個 8 位元 PWM，TMBR 計數值與 TBC2 [7:0]做比較，在週期值 TBC0 範圍內，出現多個 PWM 波形。

PWM 輸出狀態控制條件：

PWM = 1 · 當 TMBR [15:8] >= TBC2 [7:0]；

PWM = 0 · 當 TMBR[15:8] < TBC2[7:0]；

PWM 的週期：

PWM Period = TMBR[15:8]*TBCD / HS_CK(或 LS_CK)；

PWMD 頻率與工作週期計算公式：

$$\text{PWMD Frequency} = \frac{\text{TBCCK}}{\text{TBC0}[15:8]+1}$$

$$\text{PWMD Duty Cycle} = \frac{(\text{TBC0}[15:8]+1) - \text{TBC2}[7:0]}{\text{TBC0}[15:8]+1}$$

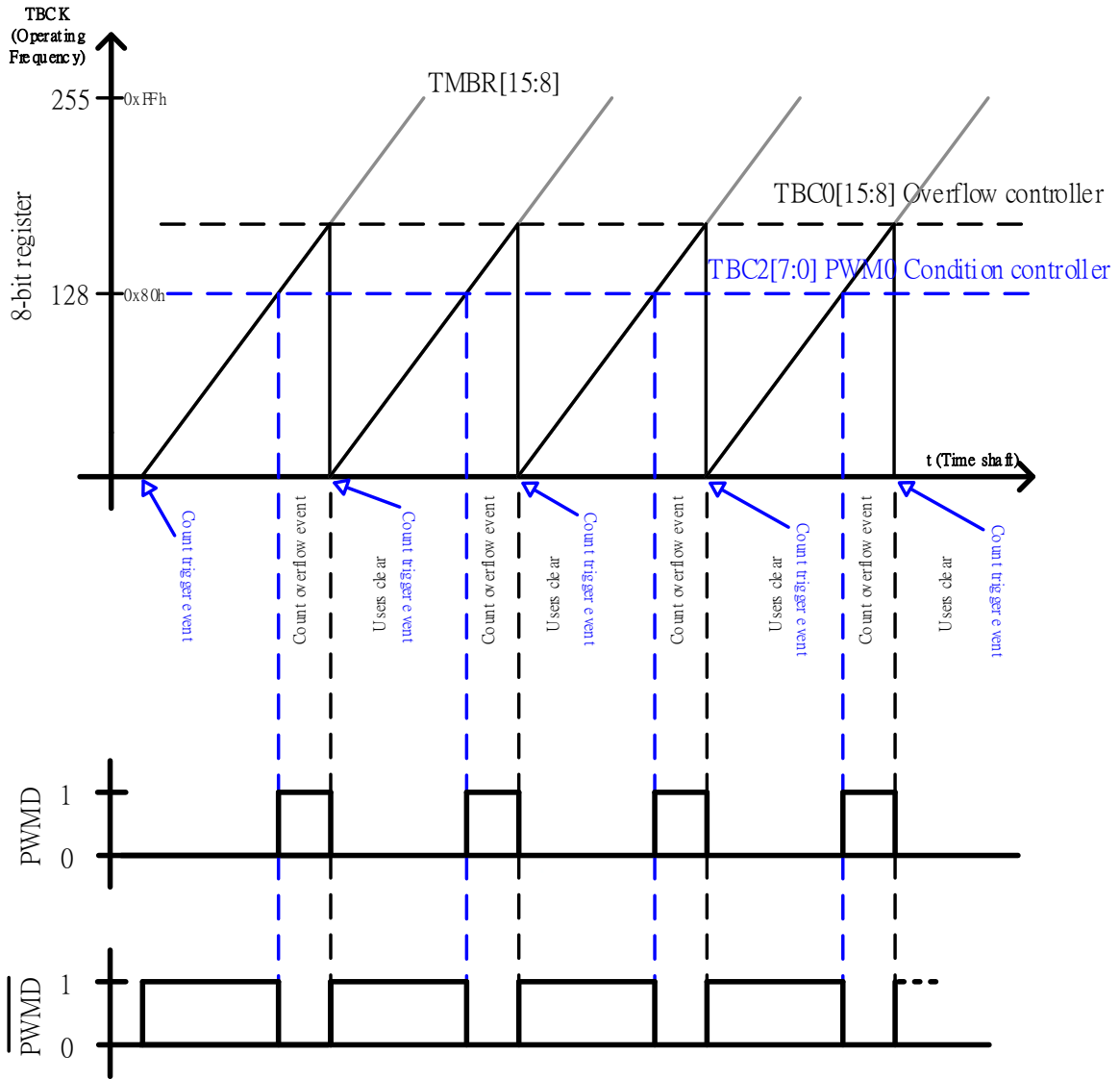


圖 10-9 PWM 模式 D 波形圖及計數波形示意圖

10.1.2.5. PWME 模式(8+8-bit PWM)

將 TMB 計數器設置在 8+8-bit 模式且 PWM 輸出波形選擇 PWME，則可得到 8+8bit PWM 輸出。8+8-bit PWM 由 TMBR[7:0]、TMBR[15:8]、TBC0[7:0]、TBC1[7:0]與 TBC2[7:0]等控制暫存器以及內部數位電路組成。其中 TMBR[7:0]為累進計數器，TBC0[7:0]為 PWM 頻率控制器且當 TMBR[7:0]數至 TBC0[7:0]時 TMBR[15:8]累加 1，TBC1[7:0]為 PWM 工作週期控制器、TBC2[7:0]為 8+8-bit PWM 工作週期微調器。

(※以下波形說明，皆以 O1PMR 或 O0PMR 設定為<0>，反相輸出作為說明)

8+8-bit PWM 工作週期微調器 TBC2[7:0]設置與說明，如 所示。

加權量	TBC2[7:0]							
	01H	02H	04H	08H	10H	20H	40H	80H
PWM 工作週期 (Duty Cycle)微調	1/2	1/4	1/8	1/16	1/32	1/64	1/128	1/256
說明	2 次 TMB 溢位， 一次 N+1 一次 N	4 次 TMB 溢位中， 會有 3 個 N 及 1 個 N+1	8 次 TMB 溢位中， 會有 7 個 N 及 1 個 N+1	16 次 TMB 溢位中， 會有 15 個 N 及 1 個 N+1	32 次 TMB 溢位中， 會有 31 個 N 及 1 個 N+1	64 次 TMB 溢位中， 會有 63 個 N 及 1 個 N+1	128 次 TMB 溢位中， 會有 127 個 N 及 1 個 N+1	256 次 TMB 溢位中， 會有 255 個 N 及 1 個 N+1

表 10-1 工作週期微調器設置表

工作週期微調器 TBC2[7:0]說明，其中 N 為工作週期的寬度(註：N = TBC1[7:0])

(A)基本型

(01)TBC2[7:0]設置 01h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 2 個輸出週期為一組的波形，其中 1 個輸出 N 後接著輸出 1 個 N+1。

(02)TBC2[7:0]設置 02h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 4 個輸出週期為一組的波形，其中連續輸出 3 個 N 後接著輸出 1 個 N+1。

(03)TBC2[7:0]設置 04h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形，其中連續輸出 7 個 N 後接著輸出 1 個 N+1。

(04)TBC2[7:0]設置 08h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形，其中連續輸出 15 個 N 後接著輸出 1 個 N+1。

(05)TBC2[7:0]設置 10h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形，其中連續輸出 31 個 N 後接著輸出 1 個 N+1。

(06)TBC2[7:0]設置 20h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形，其中連續輸出 63 個 N 後接著輸出 1 個 N+1。

(07)TBC2[7:0]設置 40h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形，其中連續輸出 127 個 N 後接著輸出 1 個 N+1。

(08)TBC2[7:0]設置 80h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形，其中連續輸出 255 個 N 後接著輸出 1 個 N+1。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



(B)邏輯運算 OR 疊合型

(1/2+1/4, 1/2+1/8, ~, 1/2+1/4+1/8+1/16+1/32+1/64+1/128, 1/2+1/4+1/8+1/16+1/32+1/64+1/256 說明與表示)

- (01)TBC2[7:0]設置 03h(1/2+1/4) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 4 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 3 個則為 N+1。
- (02)TBC2[7:0]設置 05h(1/2+1/8) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形 · 其中會有 3 個輸出 N 另 5 個則為 N+1。
- (03)TBC2[7:0]設置 09h(1/2+1/16) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形 · 其中會有 7 個輸出 N 另 9 個則為 N+1。
- (04)TBC2[7:0]設置 11h(1/2+1/32) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形 · 其中會有 15 個輸出 N 另 17 個則為 N+1。
- (05)TBC2[7:0]設置 21h(1/2+1/64) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形 · 其中會有 31 個輸出 N 另 33 個則為 N+1。
- (06)TBC2[7:0]設置 41h(1/2+1/128) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形 · 其中會有 63 個輸出 N 另 67 個則為 N+1。
- (07)TBC2[7:0]設置 81h(1/2+1/256) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形 · 其中會有 127 個輸出 N 另 129 個則為 N+1。
- (08)TBC2[7:0]設置 07h(1/2+1/4+1/8) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 7 個則為 N+1。
- (09)TBC2[7:0]設置 0Fh(1/2+1/4+1/8+1/16) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 15 個則為 N+1。
- (10)TBC2[7:0]設置 1Fh(1/2+1/4+1/8+1/16+1/32) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 31 個則為 N+1。
- (11)TBC2[7:0]設置 3Fh(1/2+1/4+1/8+1/16+1/32+1/64) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 63 個則為 N+1。
- (12)TBC2[7:0]設置 7Fh(1/2+1/4+1/8+1/16+1/32+1/64+1/128) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 127 個則為 N+1。
- (13)TBC2[7:0]設置 FFh(1/2+1/4+1/8+1/16+1/32+1/64+1/128+1/256) · 使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形 · 其中會有 1 個輸出 N 另 255 個則為 N+1。

下表 10-2、圖 10-10 部分列出 TBC2[7:0]在不同設置下 · 8+8-bit PWM 波形變化以供使用者參考。

8+8bit PWM			TBN 溢位次數																			
型態	TB C2 [7:0]	邏輯運算	0	1	2	3	4	5	6	7	8	9	10	~	1 2 7	1 2 8	~	2 5 2	2 5 3	2 5 4	2 5 5	
基本 波 形	0x01	1/2	N	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N+1	N	~	N	N+1	N	N+1	
	0x02	1/4	N	N	N+1	N	N	N	N+1	N	N	N	N+1	~	N	N	~	N	N	N+1	N	
	0x04	1/8	N	N	N	N	N+1	N	N	N	N	N	N	~	N	N	~	N+1	N	N	N	
	0x08	1/16	N	N	N	N	N	N	N	N	N	N+1	N	N	~	N	N	~	N	N	N	N
	0x10	1/32	N	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N
	0x20	1/64	N	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N
	0x40	1/	N	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

		128																			
	0x80	1/256	N	N	N	N	N	N	N	N	N	N	N	~	N	N+1	~	N	N	N	N
邏輯 運算 疊 何形	0x03	3/4	N	N+1	N+1	N+1	N	N+1	N+1	N+1	N	N+1	N+1	~	N+1	N	~	N	N+1	N+1	N+1
	0x05	5/8	N	N+1	N	N+1	N+1	N+1	N+1	N	N+1	N+1	N	~	N+1	N	~	N	N+1	N+1	N+1
	0x07	7/8	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	N+1	N	~	N+1	N	~	N	N+1	N+1	N+1
	0x0F	15/16	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	~	N+1	N	~	N	N+1	N+1	N+1
	0x85	161/256	N	N+1	N	N+1	N+1	N+1	N	N+1	N	N+1	N	~	N+1	N	~	N	N+1	N+1	N
	0x8F	241/256	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	~	N+1	N	~	N	N+1	N+1	N+1
	0xFF	255/256	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N	~	N	N+1	N+1	N+1

表 10-2 PWME 輸出波形示意表

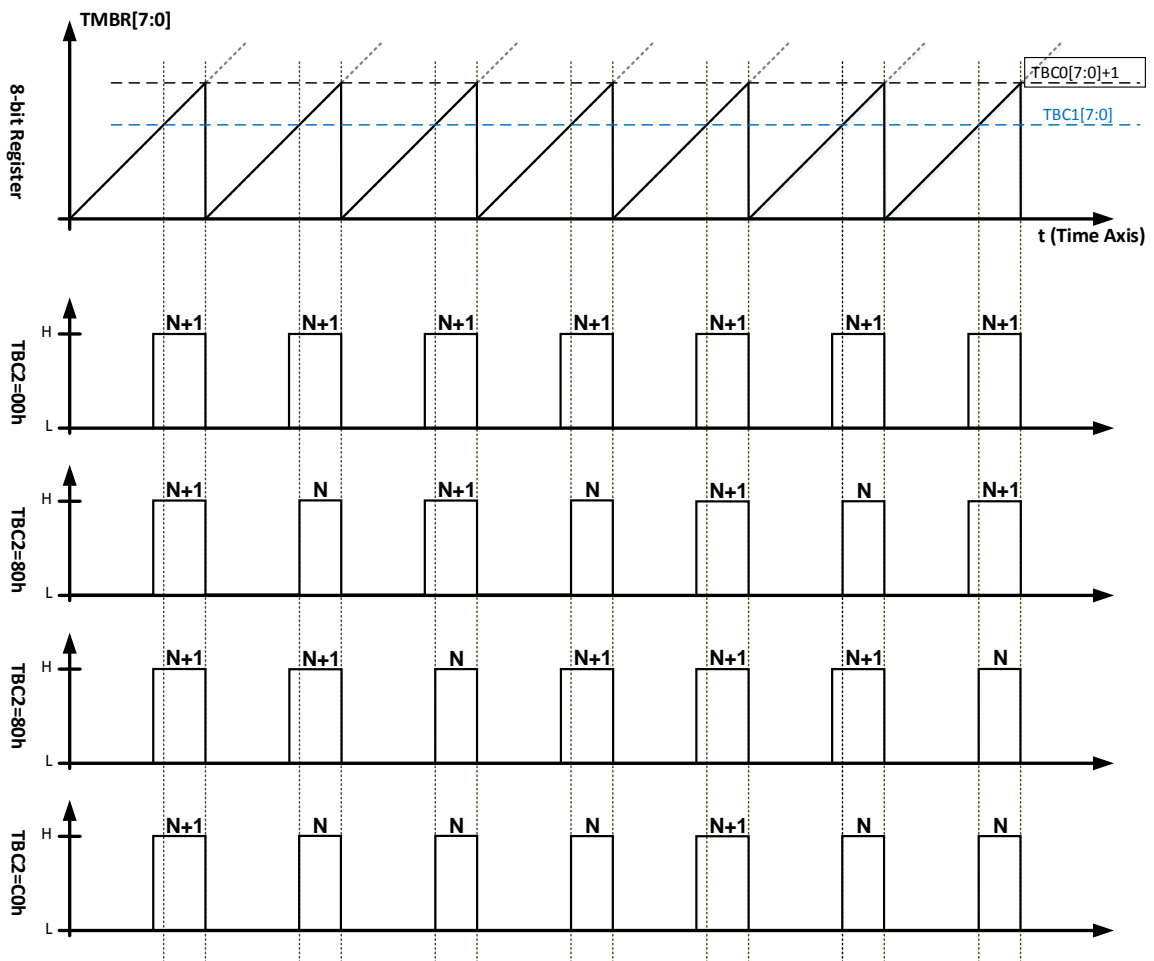


圖 10-10 PWME 輸出波形示意圖

PWME 輸出操作說明

(A) 初始化 PWME 頻率與工作週期設置：

- (01) 設置暫存器的控制位 TMCKS 0x40308[7]可選擇 TMB 的工作頻率源，設置控制位 TBCD 0x40308[5:4]以決定 TMB 工作頻率。
- (02) 設置暫存器的控制位 TBM 0x40C04[3:2]設置為<11>，將 TMB 規劃為 8+8-bit 計數器。
- (03) 設置暫存器的控制位 O0MD 0x40C04[18:16]或控制位 O1MD 0x40C04[22:20]設置為<100>使輸出波形為 PWME。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

(04)將 TBEBS 0x40C04[1:0]設置<00>以選擇觸發計數信號為總是啟用(Always Enable)·即循環計數。

(05)寫入數據至 TBC0[7:0]·以決定 PWM 之頻率。

(06)寫入數據至 TBC1[7:0]·以決定 PWM 之工作週期(Duty Cycle)。

(07)寫入數據至 TBC2[7:0]·以決定 PWM 之工作週期(Duty Cycle)微調方式。

(08)將 TBEN 0x40C04[5]設置<1>啟用計數器。

(B) 產生 PWME 波形:

(01)當 TMBR[7:0]計數數值至等於 TBC1[7:0]時·使得 PWME 狀態由 0→1。

(02)當 TMBR[7:0]再計數數值至等於 TBC0[7:0]時·使得 PWME 狀態由 1→0；

(2.1)並產生溢位事件使得 TMBIF 0x40004[1]置<1>並歸零重新遞增計數·此時 TMBIE 0x40004[17]設置<1>則會產生中斷事件服務。

(2.2)此時·TBC2[7:0]所設置的數據·將使調整 PWME 輸出為 N+1 與 N·其中 N = TBC1[7:0]。

(C) PWM 輸出控制：

(01)設置 O0PMR 0x40C04[19]或 O1PMR 0x40C04[23]以決定接腳輸出波形是否反相·將 PTPW0E

0x40840[0]或 PTPW1E 0x40840[1]設置為<1>·將 PWM 波形之接腳為輸出狀態·且 PTPW 0x40840 [4:2]

選擇適當的 PWM 波形輸出腳位將 TBEN 0x40C04[5]設置<0>則關閉計數器與 PWM 輸出。

PWME 頻率與工作週期計算公式：

$$\text{PWME Frequency} = \frac{TBC0}{TBC0[7:0] + 1}$$

$$\text{PWME Duty Cycle} = \frac{(TBC0[7:0] + 1) - TBC1[7:0] - TBC2[7:0]/256}{TBC0[7:0] + 1}$$

(02)微調即是當工作週期出現 N+1 情況時有效·公式如下：<X>代表 TBC2 的每個位元

微調=< 0 >X128+< 1 >X64+< 2 >X32+< 3 >X16+< 4 >X8+< 5 >X4+< 6 >X2+< 7 >

10.1.2.6. PWMF 模式

PWMF 是一個 16 位元 PWM，TMBR 計數值與 TBC1 及 TBC2 做比較，且 TBC2 的值必須大於 TBC1 的值，TMBR 不斷遞增至溢出。

PWM 輸出狀態控制條件：

PWM = 1 · 當 $TBC1[15:0] \leq TMBR[15:0] \leq TBC2[15:0]$ ；

PWM = 0 · 當 $TMBR[15:0] > TBC2[15:0]$ 或 $TMBR[15:0] \leq TBC1[15:0]$ ；

PWM=1 的時間為 $t = t_{clock} \times (TBC2 - TBC1)$ ；

PWM 的週期值：

PWM Period = $TMBR[15:0] \times TBCD / HS_CK$ (或 LS_CK) ；

PWMF 頻率與工作週期計算公式：

由於 PWMF 是工作於特殊波形，頻率與工作週期計算公式在此不描述；

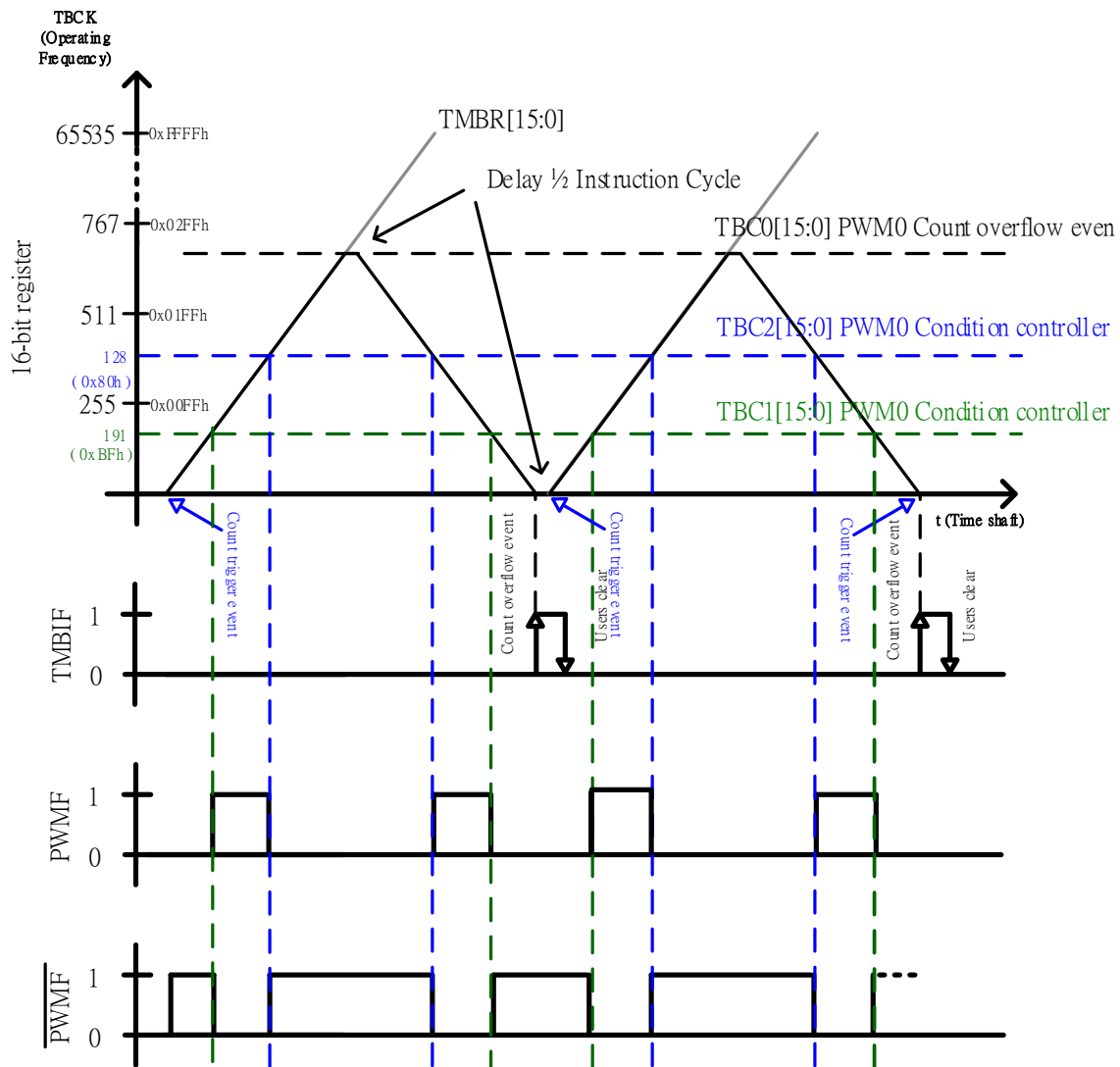


圖 10-11 PWM 模式 F 波形圖及計數波形示意圖

10.1.2.7. PWMG 模式

PWMG 是 16 位元的 PWM 模式，且輸出波形占空比為 50%，即是輸出 PFD 波形。TMBR 計數值不與 TBC1/TBC2 做比較，且輸出波形的週期值至於 TBC0 相關。

PWM 的週期值：

$$\text{PWM Period} = \text{TBC0}[15:0] * \text{TBCD} / \text{HS_CK}(\text{或 LS_CK}) ;$$

PWMG 頻率與工作週期計算公式：

$$\text{PWMG Frequency} = \frac{\text{TBCK}}{\text{TBC0}[15:0] + 1} \div 2$$

$$\text{PWMG Duty Cycle} = 50\%$$

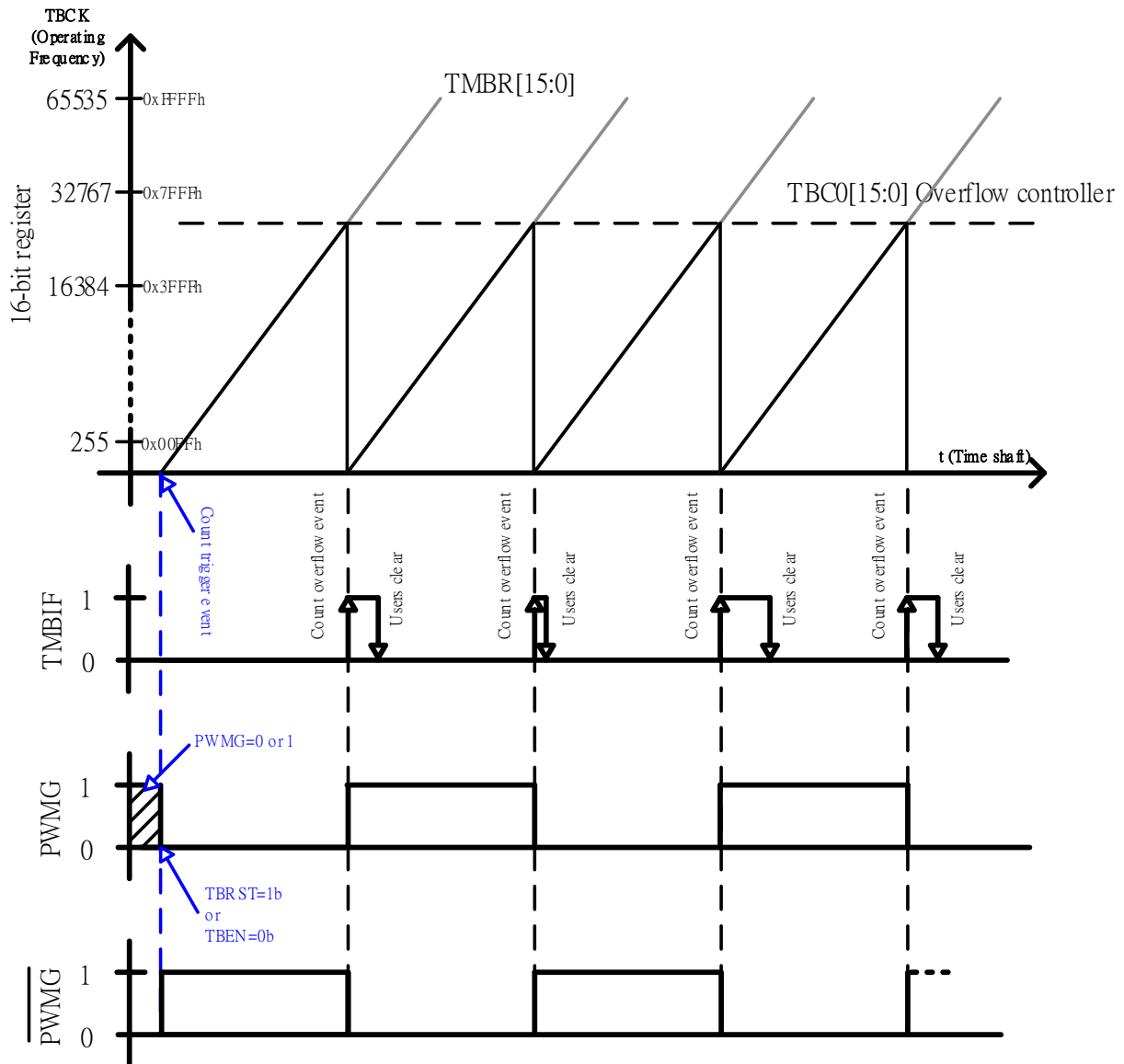


圖 10-12 PWM 模式 G 波形圖及計數波形示意圖

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

10.2. 暫存器位址

TMB Register Address	31	24	23	16	15	8	7	0
TMA Base Address + 0x04(0x40C04)	MASK1		REG1		MASK0		REG0	
TMA Base Address + 0x08(0x40C08)	-		REG2		TBCR		TBCR	
TMA Base Address + 0x0C(0x40C0C)	-		-		TBC0		TBC0	
TMA Base Address + 0x10(0x40C10)	TBC2		TBC2		TBC1		TBC1	

- 保留

10.3. 暫存器功能

10.3.1. Timer B 暫存器 0

TMB Base Address + 0x04 (0x40C04)						
Symbol	TMBCR0(TMB Control Register 0)					
Bit	[31:24]	[23]	[22:20]	[19]	[18:16]	
名稱	MASK	O1PMR	O1MD	O0PMR	O0MD	
RW	R0W-0	RW-0				
Bit	[15:08]	[7:6]	[05]	[04]	[03:02]	[01:00]
名稱	MASK	-	TBEN	TBRST	TBM	TBES
RW	R0W-0	-	RW-0			

位元	名稱	描述
Bit[23]	O1PMR	PWM1 波形輸出相位控制
		0 反相輸出
		1 正常輸出
Bit[22:20]	O1MD	PWM1 工作模式選擇
		000 PWMA
		001 PWMB
		010 PWMC
		011 PWMD
		100 PWME
		101 PWMF
		110 PWMG
		111 PWMG
Bit[19]	O0PMR	PWM0 波形輸出相位控制
		0 反相輸出
		1 正常輸出
Bit[18:16]	O0MD	PWM0 工作模式選擇
		000 PWMA
		001 PWMB
		010 PWMC
		011 PWMD
		100 PWME
		101 PWMF
		110 PWMG
		111 PWMG
Bit[05]	TBEN	Timer B 開啟控制
		0 關閉

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	開啟
Bit[04]	TBRST	Timer B 復位	
		0	正常
		1	清零 Timer B 計數暫存器 TMBR，完成後自動置為 0
Bit[03:02]	TBM	Timer B 計數模式選擇	
		00	16-bit 遞增計數器，鋸齒波類型的計數方式，以步長為 1 遞增至最大值 TBC0
		01	16-bit 遞增遞減計數器，三角波類型的計數方式，以步長為 1 先遞增至最大值 TBC0 後再由最大值遞減至 0
		10	2 個獨立 8Bit 遞增計數器 TMBR[15:8]及 TMBR[7:0]，鋸齒波類型的計數方式，兩個計數器以步長為 1，同時遞增計數至最大值 TBC0[15:8]及 TBC0[7:0]
		11	2 個 8Bit 遞增計數器 TMBR[15:8]及 TMBR[7:0]，步長為 1 的鋸齒波類型計數方式，當計數器 TMBR[7:0]遞增計數溢出後，計數器 TMBR[15:8]才自動加 1，且 TMBR[7:0]又從 0 開始遞增計數
Bit[01:00]	TBES	Timer B 計數觸發模式選擇	
		00	1 總是啟用，連續計數方式
		01	Rsv
		10	Rsv.
		11	CPI1 選擇. (由 CPI1S[1:0]所定義)

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

10.3.2. Timer B 暫存器 1

TMB Base Address + 0x08 (0x40C08)							
Symbol	TMBCR1(TMB Control Register 1)						
Bit	[31:22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	-	PWMF	PWME	PWMD	PWMC	PWMB	PWMA
RW	-	R-X					
Bit	[15:00]						
名稱	TMBR						
RW	R-X						

位元	名稱	描述
Bit[21:16]	PWM Flag	PWM A/B/C/D/E/F 工作模式狀態旗標
		0 正常
		1 啟用
Bit[15:00]	TMBR	Timer B 16-bit 計數值

10.3.3. Timer B 暫存器 2

TMB Base Address + 0x0C (0x40C0C)	
Symbol	TMBCOD(TMB Counter Overflow Condition Register)
Bit	[31:16]
名稱	-
RW	-
Bit	[15:00]
名稱	TBC0:Timer B Overflow Condition
RW	RW-0xFFFF

位元	名稱	描述
Bit[15:00]	TBC0	Timer B 計數溢出門限值

10.3.4. Timer B 暫存器 3

TMB Base Address + 0x10 (0x40C10)	
Symbol	PWMDOD(PWM Counter Overflow Condition Control Register)
Bit	[31:16]
名稱	TBC2: PWM1 占空比 計數溢出值
RW	RW-0xFFFF
Bit	[15:00]
名稱	TBC1: PWM0 占空比 計數溢出值
RW	RW-0xFFFF

位元	名稱	描述
Bit[31:16]	TBC2	PWM1 占空比 計數溢出值
Bit[15:00]	TBC1	PWM0 占空比 計數溢出值

11. MCU 定時器 Timer B2

11.1. 整體總說明

Timer B2 為 HY16F3913 的第二組 Timer B，操作方法與 Timer B 完全相同，詳細使用方法可參考 TimerB 章節。

晶片為每一路 PWM 提供 4 個輸出 IO 接腳對應接腳分佈在各個 PTPORT，由暫存器控制位 PTPW2、PTPW2E、PTPW3E 控制 PWM2、PWM3 的輸出接腳的選擇與開啟。控制 PWM 輸出接腳的開啟與關閉，可以控制到 PWM 的輸出與關閉，若想完全關閉 PWM 功能，只能關閉 TMB2。PWM 輸出接腳如表 11-1 所示。

序號 PTPW2[2:0]	PWM2 輸出接腳	PWM3 輸出接腳
000	PT1.2	PT1.3
001	PT1.6	PT1.7
010	PT2.2	PT2.3
011	PT2.6	PT2.7
100	PT6.2	PT6.3
101	PT7.6	PT7.7
110	PT9.2	PT9.3
111	PT8.2	PT8.3

表 11-1 PWM2、PWM3 輸出接腳分佈

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

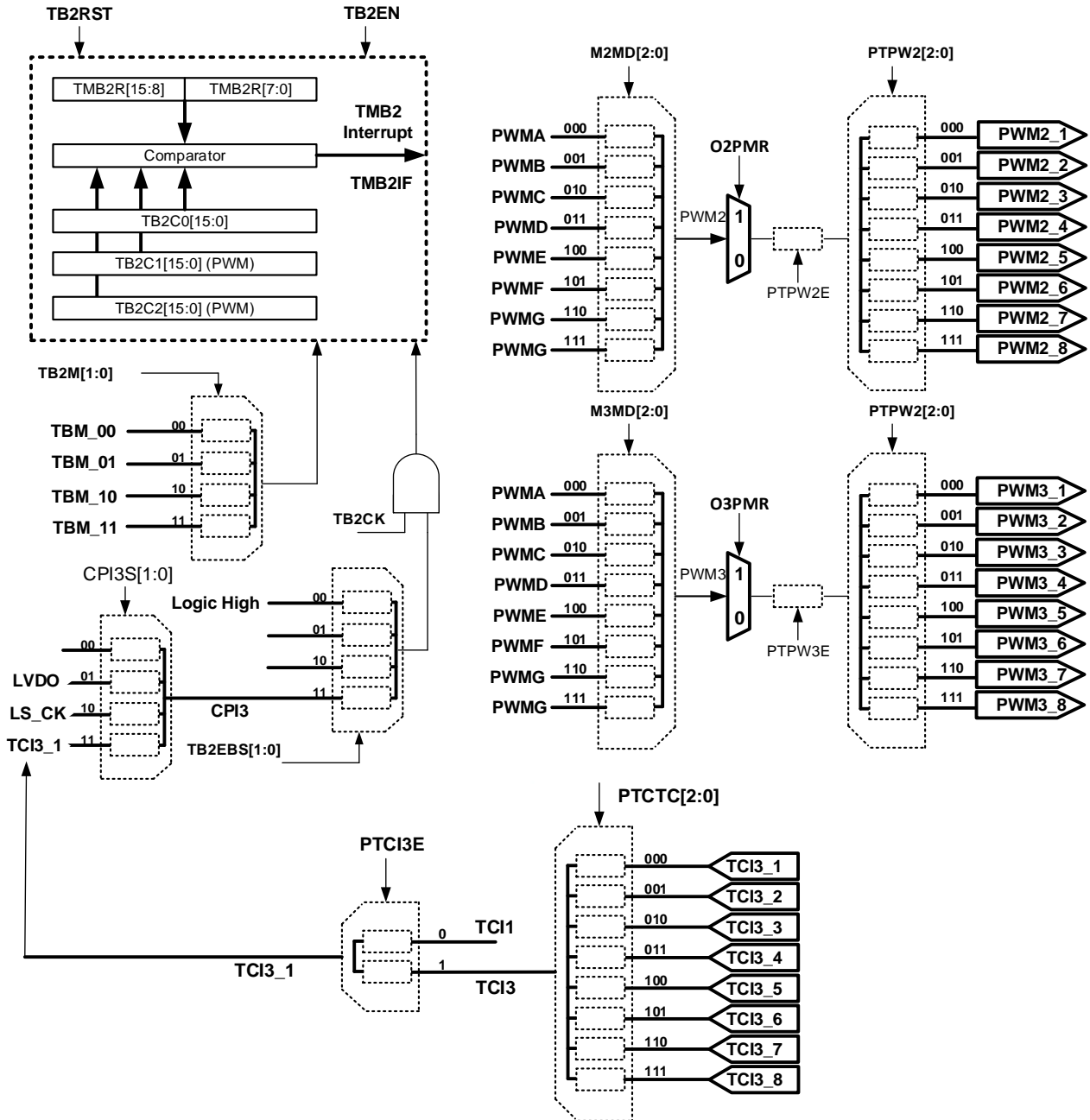


圖 11-1 定時計數器 B2 方框圖

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

11.2. 暫存器位址

TMB2 Register Address	31	24	23	16	15	8	7	0
TMA Base Address + 0x24(0x40C24)	MASK1		REG1		MASK0		REG0	
TMA Base Address + 0x28(0x40C28)	-		REG2		TB2CR		TB2CR	
TMA Base Address + 0x2C(0x40C2C)	-		-		TB2C0		TB2C0	
TMA Base Address + 0x30(0x40C30)	TB2C2		TB2C2		TB2C1		TB2C1	
TMA Base Address + 0x34(0x40C34)			TB2CR2					

11.3. 暫存器功能

11.3.1. Timer B2 暫存器 0

TMB2 Base Address + 0x24 (0x40C24)							
Symbol	TMB2CR0(TMB2 Control Register 0)						
Bit	[31:24]	[23]	[22:20]	[19]	[18:16]		
名稱	MASK	O3PMR	O3MD	O2PMR	O2MD		
RW	R0W-0	RW-0					
Bit	[15:8]	[7]	[6]	[5]	[4]	[3:2]	[1:0]
名稱	MASK	-	-	TB2EN	TB2RST	TB2M	TB2EBS
RW	R0W-0	-	RW-0				

位元	名稱	描述	
Bit[23]	O3PMR	PWM3 波形輸出相位控制	
		0	反相輸出
		1	正常輸出
Bit[22:20]	O3MD	PWM3 工作模式選擇	
		000	PWMA
		001	PWMB
		010	PWMC
		011	PWMD
		100	PWME
		101	PWMF
		110	PWMG
111	PWMG		
Bit[19]	O2PMR	PWM2 波形輸出相位控制	
		0	反相輸出
		1	正常輸出
Bit[18:16]	O2MD	PWM2 工作模式選擇	
		000	PWMA
		001	PWMB
		010	PWMC
		011	PWMD
		100	PWME
		101	PWMF
		110	PWMG
111	PWMG		
Bit[05]	TB2EN	Timer B2 開啟控制	
		0	關閉
		1	開啟

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
Bit[04]	TB2RST	Timer B2 復位	
		0	正常
		1	清零 Timer B2 計數暫存器 TB2R，完成後自動置為 0
Bit[03:02]	TB2M	Timer B2 計數模式選擇	
		00	16-bit 遞增計數器，鋸齒波類型的計數方式，以步長為 1 遞增至最大值 TB2C0
		01	16-bit 遞增遞減計數器，三角波類型的計數方式，以步長為 1 先遞增至最大值 TB2C0 後再由最大值遞減至 0
		10	2 個獨立 8Bit 遞增計數器 TB2R[15:8]及 TB2R[7:0]，鋸齒波類型的計數方式，兩個計數器以步長為 1，同時遞增計數至最大值 TB2C0[15:8]及 TB2C0[7:0]
		11	2 個 8Bit 遞增計數器 TB2R[15:8]及 TB2R[7:0]，步長為 1 的鋸齒波類型計數方式，當計數器 TB2R[7:0]遞增計數溢出後，計數器 TB2R[15:8]才自動加 1，且 TB2R[7:0]又從 0 開始遞增計數
Bit[01:00]	TB2EBS	Timer B2 計數觸發模式選擇	
		00	1 總是啟用，連續計數方式
		01	Rsv
		10	Rsv
		11	CPI3 選擇。(由 CPI3S[1:0]所定義)

11.3.2. Timer B2 暫存器 1

TMB2 Base Address + 0x28 (0x40C28)							
Symbol	TMB2CR1(TMB2 Control Register 1)						
Bit	[31:22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	-	PWMF	PWME	PWMD	PWMC	PWMB	PWMA
RW	-	R-X					
Bit	[15:00]						
名稱	TMB2R						
RW	R-X						

位元	名稱	描述	
Bit[21:16]	PWM Flag	PWM A/B/C/D/E/F 工作模式狀態旗標	
		0	正常
		1	啟用
Bit[15:00]	TMB2R	Timer B2 16-bit 計數值	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

11.3.3. Timer B2 暫存器 2

TMB2 Base Address + 0x2C (0x40C2C)	
Symbol	TMB2COD(TMB2 Counter Overflow Condition Register)
Bit	[31:16]
名稱	-
RW	-
Bit	[15:00]
名稱	TB2C0:Timer B Overflow Condition
RW	RW-0xFFFF

位元	名稱	描述
Bit[15-0]	TB2C0	Timer B2 計數溢出門限值

11.3.4. Timer B2 暫存器 3

TMB2 Base Address + 0x30 (0x40C30)	
Symbol	PWM2DOD(PWM Counter Overflow Condition Control Register)
Bit	[31:16]
名稱	TB2C2: PWM3 占空比 計數溢出值
RW	RW-0xFFFF
Bit	[15:00]
名稱	TB2C1: PWM2 占空比 計數溢出值
RW	RW-0xFFFF

位元	名稱	描述
Bit[31:16]	TB2C2	PWM3 占空比 計數溢出值
Bit[15:00]	TB2C1	PWM2 占空比 計數溢出值

11.3.5. Timer B2 暫存器 4

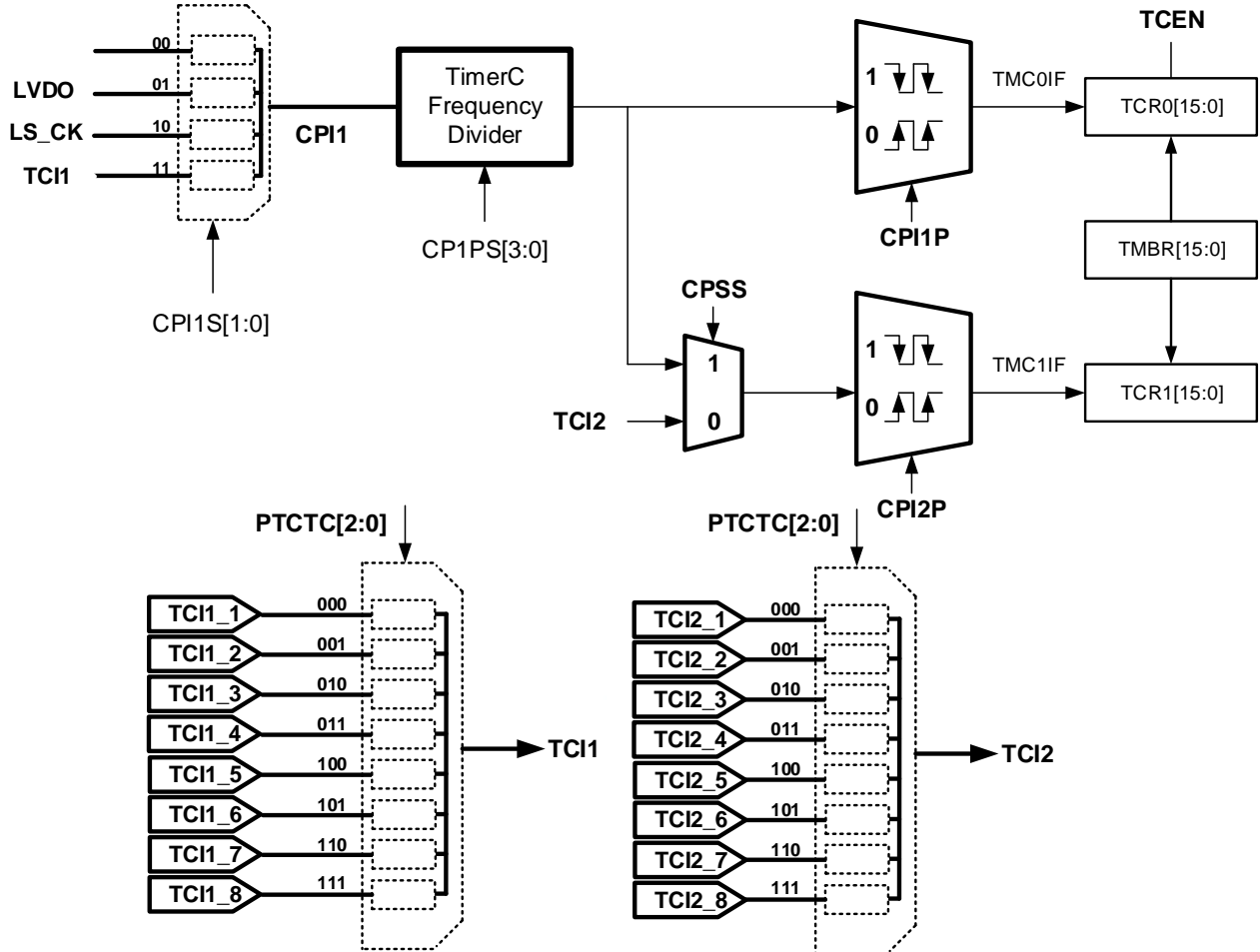
TMB2 Base Address + 0x34 (0x40C34)					
Symbol	TMB2CR1(TMB2 Control Register 2)				
Bit	[31:24]	[23]	[22]	[21:20]	[19:16]
名稱	-	CPI3R	RSV	CPI3S	RSV
RW	-	RW-0	-	RW-0	-
Bit	[15:00]				
名稱	RSV				
RW	R-0				

位元	名稱	描述
Bit[23]	CPI3R	Timer B2 TCI3 Input Mode Control
		0 Level Trigger
		1 上升源觸發
Bit[21:20]	CPI3S	Timer C Channel3 觸發源控制
		00 -
		01 LVDO
		10 LS_CK 低速震盪
		11 TCI3_1 · 由 PTCI3E 決定。

12. MCU 定時器 Timer C

12.1. 整體總說明

定時器 C 是設計用來做捕捉的功能，可用於執行頻率測量、事件計數、間隔時間測量等功能，可以在計數溢出時產生中斷信號。在使用時需要配合 TMB 計數暫存器一起使用。



CP1PS[3:0]	CPI1 Divider	CP1PS[3:0]	CPI1 Divider
0000	CPI1/1	1000	CPI1/256
0001	CPI1/2	1001	CPI1/512
0010	CPI1/4	1010	CPI1/1024
0011	CPI1/8	1011	CPI1/2048
0100	CPI1/16	1100	CPI1/4096
0101	CPI1/32	1101	CPI1/8192
0110	CPI1/64	1110	CPI1/16384
0111	CPI1/128	1111	CPI1/32768

圖 12-1 TMC 功能方框圖

TMC 時脈源選擇

TMC 的時脈源與 TMB 一致，都是由 HS_CK 或 LS_CK 經過除頻器產生時脈源 TBCK。使能控制位元 TCEN[0] 的設置，可開啟或關閉 TMC 捕捉功能。

TMC 捕捉計數值

TMC 的捕捉計數值是由 TMB 來計數器暫存器的控制位 TMBR 0x40C08[15:0] 完成，當 Timer B 啟動後

TMBR 即開始計數，而 CPI1P 發生觸發後將 TMBR 的值放置 TCR0 並發生中斷(TMC0IF)，CPI2P 發生觸發後將 TMBR 的值放置 TCR1 並發生中斷(TMC1IF)。

捕捉比較器 1

捕捉比較器 1 有 4 個捕捉信號輸入源，透過選擇器 CPI1S 0x40C14[21:20]設置輸入信號源；且輸入信號還需經過除頻器 CP1PS 0x40C14[19:16]，除頻器的設置對輸入信號源進行除頻，可以將輸入信號減慢，這樣可以測量頻率較快的輸入信號。同時可以透過控制器 CPI1P 0x40C14[1]的設置，設置捕捉信號的觸發沿為上升沿或下降沿捕捉。當捕捉事件完成後，可產生中斷信號，中斷旗標 TMC0IF 0x40004[2]被置<1>。

捕捉比較器 1 的捕捉信號輸入源：

輸入信號源符號	功能描述
LVDO	低電壓比較器的輸出狀態
LS_CK	晶片低速頻率源
TCI1	從 IO 接腳輸入

捕捉比較器 1 輸入 IO (當控制位 CPI1S 0x40C14[21:20]=11b 時候)：

序號	TCI1	TCI2	序號	TCI1	TCI2
000	PT1.0	PT1.1	100	PT2.0	PT2.1
001	PT1.2	PT1.3	101	PT2.2	PT2.3
010	PT1.4	PT1.5	110	PT2.4	PT2.5
011	PT1.6	PT1.7	111	PT2.6	PT2.7

捕捉比較器 1 的初始化操作：

- (1) 選擇 TMC 工作時脈源 TBCK。
- (2) 設置捕捉信號輸入源及輸入信號源除頻值，即設置 CPI1S、CP1PS 的值。
- (3) 設置捕捉信號觸發沿，即是設置 CPI1P 的值。
- (4) 若是選擇 TCI1 作為捕捉信號輸入源，需要設置輸入 IO 接腳配置對應 IO 作為輸入模式。
- (5) 若使用中斷功能，需使能 TMC0IE 0x40004[18]=<1>;並使能全局中斷 GIE=<1>。
- (6) 啟動 TMC 功能，使能 TCEN 0x40C14[0]=<1>。

捕捉比較器 2

捕捉比較器 2 具有 2 個捕捉信號輸入源，透過選擇器 CPSS 0x40C14[22]設置不同輸入信號源，但其輸入信號無須經過除頻器。透過控制器 CPI2P 0x40C14[2]可設置信號捕捉觸發沿為上升沿或下降沿捕捉。當捕捉事件完成後，可產生中斷信號，中斷旗標 TMC1IF 0x40004[3]被置<1>。

捕捉比較器 2 的捕捉信號輸入為：從 IO 接腳輸入；與捕捉比較器 1 的輸入源一致；

捕捉比較器 2 的初始化操作：

- 選擇 TMC 工作時脈源 TBCK。
- 設置捕捉信號輸入源，即設置 CPSS 0x40C14[22]的值。
- 設置捕捉信號觸發沿，即是設置 CPI2P 0x40C14[2]的值。
- 若是選擇 TCI2 作為捕捉信號輸入源，需要設置輸入 IO 接腳配置對應 IO 作為輸入模式。
- 若使用中斷功能，需使能 TMC1IE 0x40004[19]=<1>;且使能全局中斷 GIE=<1>。
- 啟動 TMC 功能，使能 TCEN 0x40C14[0]=<1>。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

12.2. 暫存器位址

TMC Register Address	31	24	23	16	15	8	7	0
TMC Base Address + 0x14(0x40C14)	MASK1		REG1		MASK0		REG0	
TMC Base Address + 0x18 (0x40C18)	TCR1		TCR1		TCR0		TCR0	

12.3. 暫存器功能

12.3.1. Timer C 暫存器 0

TMC Base Address + 0x14 (0x40C14)							
Symbol	TMCCR0(TMC Control Register 0)						
Bit	[31:24]	[23]	[22]	[21:20]	[19:16]		
名稱	MASK	CPI1R	CPSS	CPI1S	CP1PS		
RW	R0W-0	RW-0					
Bit	[15:08]	[7:3]			[2]	[1]	[0]
名稱	MASK	-			CPI2P	CPI1P	TCEN
RW	R0W-0	-			RW-0		

位元	名稱	描述
Bit[23]	CPI1R	Timer B TCI1 輸入模式控制
		0 Level Trigger
		1 上升源觸發
Bit[22]	CPSS	Capture 2 (Timer C Channel 2)捕捉觸發源選擇
		0 TCI2 來自 GPIO 接腳的輸入
		1 與 Capture 1 (Channel 1)一樣的捕捉觸發源
Bit[21:20]	CPI1S	Capture 1 (Timer C Channel 1)捕捉觸發源選擇
		00 Rsv
		01 LVDO 輸出
		10 低頻時脈源 LS_CK
		11 TCI1 來自 GPIO 的輸入
Bit[19:16]	CP1PS	Capture1 觸發源的除頻器設置
		0000 CPI1 Frequency/1
		0001 CPI1 Frequency/2
		0010 CPI1 Frequency/4
		0011 CPI1 Frequency/8
		0100 CPI1 Frequency/16
		0101 CPI1 Frequency/32
		0110 CPI1 Frequency/64
		0111 CPI1 Frequency/128
		1000 CPI1 Frequency/256
		1001 CPI1 Frequency/512
		1010 CPI1 Frequency/1024
		1011 CPI1 Frequency/2048
		1100 CPI1 Frequency/4096
		1101 CPI1 Frequency/8192
1110 CPI1 Frequency/16384		
1111 CPI1 Frequency/32768		
Bit[02]	CPI2P	Capture2 觸發源設置
		0 上升源觸發

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	下降源觸發
Bit[01]	CPI1P	Capture1 觸發源設置	
		0	上升源觸發
		1	下降源觸發
Bit[00]	TCEN	Timer C 開啟控制	
		0	關閉(但不清零 TCR1 及 TCR2)
		1	開啟

12.3.2. Timer C 暫存器 1

TMA Base Address + 0x18 (0x40C18)	
Symbol	TMCCR1(TMC Control Register 1)
Bit	[31:16]
名稱	TCR1
RW	R-X
Bit	[15:00]
名稱	TCR0
RW	R-X

位元	名稱	描述
Bit[31:16]	TCR1	Capture2 頻率捕捉計數器
Bit[15:00]	TCR0	Capture1 頻率捕捉計數器

13. MCU 通用 GPIO PT1 管理

13.1. 整體總說明

PT1 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳，亦可複用為 SPI、I²C、UART、PWM、外部中斷輸入等功能模塊的輸入或輸出 IO 接腳。針對不同的複用，需要做不同的設置。

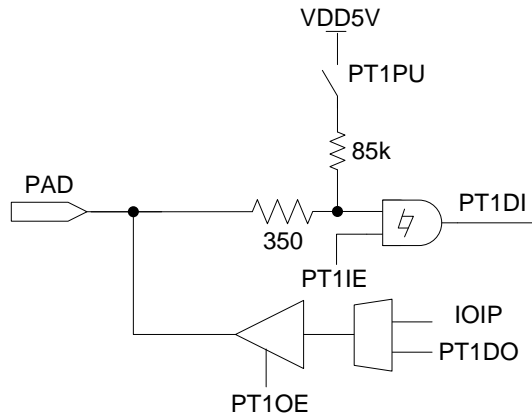


圖 13-1 PT1 功能方框圖

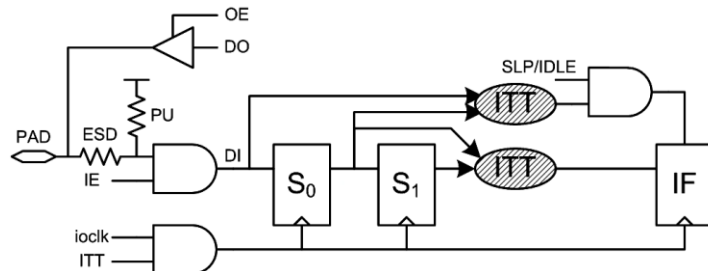


圖 13-2 PT1 中斷功能方框圖

PT1 具有輸入、輸出、內部上拉電阻及作為外部中斷輸入接腳的功能，且分別有不同的控制器來設置。

內部上拉電阻

控制器 PT1PU 可設置每個 IO 接腳的內部上拉電阻的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 接腳對應位元被置<1>，則開啟內部上拉電阻，若被置<0>，則關閉內部上拉電阻。IO 接腳作為輸入模式時，若外部沒有上拉電阻，必須開啟內部上拉電阻，尤其在低功耗模式時，可以防止漏電，而增加功耗。

輸出模式

控制器 PT1OE 可設置每個 IO 接腳輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 接腳對應位元被置<1>，則開啟對應 IO 接腳輸出模式；若被置<0>，則關閉輸出模式。透過控制位元 PT1DO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能開啟 IO 內部上拉電阻，且不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 接腳的輸入模式。

輸入模式

控制器 PT1IE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置<1>，則開啟對應 IO 接腳的輸入模式；若被置<0>，則關閉輸入模式。透過控制器 PT1DI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，若晶片沒有接入外部上拉電阻，則必須開啟晶片內部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。作為類比信號輸入接腳時，不用設置對應 IO 接腳為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

外部中斷輸入

PT1 具有的 8 個 IO 接腳都可複用為外部中斷輸入接腳。此模式需要將 IO 接腳設置為輸入模式且使能內部上拉電阻。需要透過控制器 PT1#ITT 設置外部中斷觸發沿，並使能控制位元 PT1IDF，以使能中斷觸發沿有效。透過控制器 INTPT1 使能對應 IO 接腳的中斷響應功能，當外部中斷信號產生時，對應 IO 接腳的中斷旗標被置 1。在使能全局中斷 GIE 及開啟 IO 外部中斷功能的條件下，晶片就馬上暫停當前程式轉去執行 IO 外部中斷程式。

13.2. 暫存器位址

GPIO Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x00(0x40800)	MASK1		PT1PU		MASK0		PT1OE	
GPIO Base Address + 0x04 (0x40804)	MASK3		PT1IE		MASK2		PT1DO	
GPIO Base Address + 0x08(0x40808)	-		-		-		PT1DI	
GPIO Base Address + 0x0C (0x4080C)	PT1IDF		PT1#ITT		PT1#ITT		PT1#ITT	

-保留

說明：上列表中#代表 0~7

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

13.3. 暫存器功能

13.3.1. PT1 暫存器 0

GPIO Base Address + 0x00 (0x40800)									
Symbol	PT1CR0 (PT1 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT1PU7	PT1PU6	PT1PU5	PT1PU4	PT1PU3	PT1PU2	PT1PU1	PT1PU0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT1OE7	PT1OE6	PT1OE5	PT1OE4	PT1OE3	PT1OE2	PT1OE1	PT1OE0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT1PU#	PT1.# 內部上拉控制(PT1 Pull High Enable), #代表的是 7~0
		0 關閉內部上拉
		1 開啟內部上拉
Bit[07:00]	PT1OE#	PT1.# PAD 輸出模式開啟控制(PT1 Output Enable), #代表的是 7~0
		0 關閉輸出模式
		1 開啟輸出模式

13.3.2. PT1 暫存器 1

GPIO Base Address + 0x04 (0x40804)									
Symbol	PT1CR1 (PT1 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT1IE7	PT1IE6	PT1IE5	PT1IE4	PT1IE3	PT1IE2	PT1IE1	PT1IE0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT1DO7	PT1DO6	PT1DO5	PT1DO4	PT1DO3	PT1DO2	PT1DO1	PT1DO0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT1IE#	PT1.# PAD 輸入模式開啟控制(PT1 Input Enable), #代表的是 7~0
		0 關閉輸入模式
		1 開啟輸入模式
Bit[7:00]	PT1DO#	PT1.# PAD 輸出狀態值(PT1 Output Data), #代表的是 7~0
		0 輸出低電位
		1 輸出高電位

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



13.3.3. PT1 暫存器 2

GPIO Base Address + 0x08 (0x40808)									
Symbol	PT1CR2 (PT1 Control Register 2)								
Bit	[31:16]								
名稱	-								
RW	-								
Bit	[15:8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	-	PT1DI[7]	PT1DI[6]	PT1DI[5]	PT1DI[4]	PT1DI[3]	PT1DI[2]	PT1DI[1]	PT1DI[0]
RW	-	R-0							

位元	名稱	描述
Bit[7:0]	PT1DI#	PT1.# PAD 輸入狀態值(PT1DI: PT1 Data Input), #代表的是 7~0
		0 輸入低電位
		1 輸入高電位

13.3.4. PT1 暫存器 3

GPIO Base Address + 0x1C (0x4080C)						
Symbol	PT1CR3 (PT1 Control Register 3)					
Bit	[31:24]	[23:21]	[21:18]	[17:16]		
名稱	PT17IDF~ PT10IDF	PT17ITT	PT16ITT	PT15ITT		
RW	R-0	RW-0				
Bit	[15]	[14:12]	[11:9]	[8:6]	[5:3]	[2:0]
名稱	PT15ITT	PT14ITT	PT13ITT	PT12ITT	PT11ITT	PT10ITT
RW	RW-0					

位元	名稱	描述
Bit[31]	PT17IDF	PT1.7 中斷條件旗標 (舉例 :可在進入 Sleep Mode 之前判斷該 bit 為 0b 或 1b. 如果為 1b 代表中斷條件可成立, 則進入 Sleep Mode 之後, 可以透過 PT1.7 喚醒, 如果為 0b, 則無法透過 PT1.7 喚醒)
		When PT17ITT=0 Always 0. 說明 : 當 PT17ITT 設定為 000, 則 Bit[31]=0b
		When PT17ITT=1 Inverse DI. : 說明 :進入 Sleep Mode 之前, 當 PT1.7=Low 狀態時候, 則此時 Bit[31]=1b
		When PT17ITT=2 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT1.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT17ITT=3 Same as S1. 說明: PT1.7 有電位變化, 即觸發產生中斷
		When PT17ITT=4 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT1.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT17ITT=5 Inverse DI. 說明: 進入 Sleep Mode 之前, 當 PT1.7=Low 狀態時候, 則此時 Bit[31]=1b
		When PT17ITT=6 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT1.7=High 狀態時候, 則此時 Bit[31]=1b

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		When PT17ITT=7	Inverse DI. 說明: 進入 Sleep Mode 之前 當 PT1.7=Low 狀態時候, 則此時 Bit[31]=1b
Bit[30]	PT16IDF	PT1.6 中斷條件旗標	
		When PT16ITT=0	Always 0
		When PT16ITT=1	Inverse DI
		When PT16ITT=2	Same as DI
		When PT16ITT=3	Same as S1
		When PT16ITT=4	Same as DI
		When PT16ITT=5	Inverse DI
		When PT16ITT=6	Same as DI
		When PT16ITT=7	Inverse DI
Bit[29]	PT15IDF	PT1.5 中斷條件旗標	
		When PT15ITT=0	Always 0.
		When PT15ITT=1	Inverse DI.
		When PT15ITT=2	Same as DI.
		When PT15ITT=3	Same as S1.
		When PT15ITT=4	Same as DI.
		When PT15ITT=5	Inverse DI.
		When PT15ITT=6	Same as DI.
		When PT15ITT=7	Inverse DI. 說明:
Bit[28]	PT14IDF	PT1.4 中斷條件旗標	
		When PT14ITT=0	Always 0
		When PT14ITT=1	Inverse DI
		When PT14ITT=2	Same as DI
		When PT14ITT=3	Same as S1
		When PT14ITT=4	Same as DI
		When PT14ITT=5	Inverse DI
		When PT14ITT=6	Same as DI
		When PT14ITT=7	Inverse DI
Bit[27]	PT13IDF	PT1.3 中斷條件旗標	
		When PT13ITT=0	Always 0
		When PT13ITT=1	Inverse DI
		When PT13ITT=2	Same as DI
		When PT13ITT=3	Same as S1
		When PT13ITT=4	Same as DI
		When PT13ITT=5	Inverse DI
		When PT13ITT=6	Same as DI
		When PT13ITT=7	Inverse DI
Bit[26]	PT12IDF	PT1.2 中斷條件旗標	
		When PT12ITT=0	Always 0
		When PT12ITT=1	Inverse DI
		When PT12ITT=2	Same as DI
		When PT12ITT=3	Same as S1
		When PT12ITT=4	Same as DI
		When PT12ITT=5	Inverse DI
		When PT12ITT=6	Same as DI
		When PT12ITT=7	Inverse DI
Bit[25]	PT11IDF	PT1.1 中斷條件旗標	
		When PT11ITT=0	Always 0
		When PT11ITT=1	Inverse DI
		When PT11ITT=2	Same as DI

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		When PT11ITT=3	Same as S1
		When PT11ITT=4	Same as DI
		When PT11ITT=5	Inverse DI
		When PT11ITT=6	Same as DI
		When PT11ITT=7	Inverse DI
Bit[24]	PT110DF	PT1.0 中斷條件旗標	
		When PT10ITT=0	Always 0
		When PT10ITT=1	Inverse DI
		When PT10ITT=2	Same as DI
		When PT10ITT=3	Same as S1
		When PT10ITT=4	Same as DI
		When PT10ITT=5	Inverse DI
		When PT10ITT=6	Same as DI
		When PT10ITT=7	Inverse DI
Bit[23:00]	PT1#ITT	PT10# 選擇中斷觸發方式. #代表的是 0~7	
		000	關閉 GPIO 中斷觸發. 不能響應中斷
		001	上升沿觸發
		010	下降沿觸發
		011	電位變化觸發
		100	低電位觸發
		101	高電位觸發
		110	低電位觸發
		111	高電位觸發

14. MCU 通用 GPIO PT2 管理

14.1. 整體總說明

PT2 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳，亦可複用為 SPI、I²C、UART、PWM、外部震盪器輸入及外部中斷輸入等功能模塊的輸入或輸出 IO 接腳。針對不同的複用，需要做不同的設置。

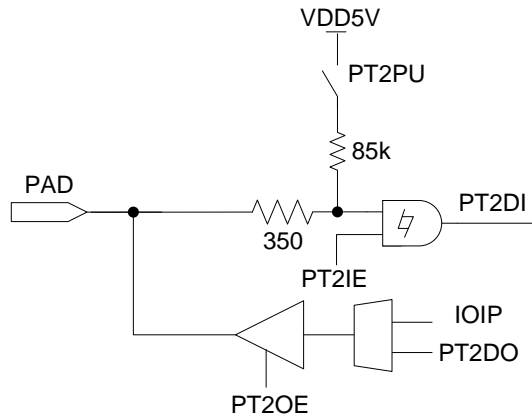


圖 14-1 PT2 功能方框圖

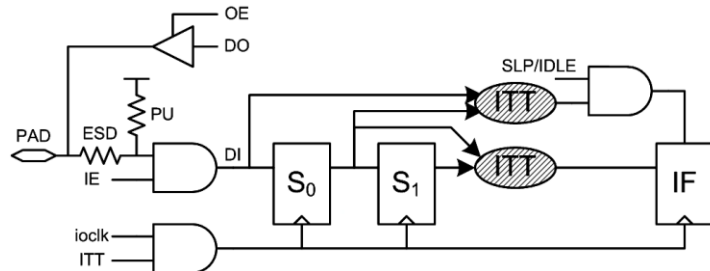


圖 14-2 PT2 中斷功能方框圖

PT2 具有輸入、輸出、內部上拉電阻及作為外部中斷輸入接腳的功能，且分別有不同的控制器來設置。

內部上拉電阻

控制器 PT2PU 可設置每個 IO 接腳的內部上拉電阻的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 接腳對應位元被置<1>，則開啟內部上拉電阻，若被置<0>，則關閉內部上拉電阻。IO 接腳作為輸入模式時，若外部沒有上拉電阻，必須開啟內部上拉電阻，尤其在低功耗模式時，可以防止漏電，而增加功耗。作為類比信號輸入接腳及外部震盪器輸入接腳時，不用開啟內部上拉電阻。注意：PT2.4~PT2.7 作為外部震盪器輸入接腳時，不可開啟內部上拉電阻，否則震盪器不能正常啟動震盪。

輸出模式

控制器 PT2OE 可設置每個 IO 接腳輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置<1>，則開啟對應 IO 接腳輸出模式；若被置<0>，則關閉輸出模式。透過控制位元 PT2DO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能開啟 IO 內部上拉電阻，且不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 接腳的輸入模式。注意：PT2.4~PT2.7 作為外部震盪器輸入接腳時，必須關閉輸出模式。

輸入模式

控制器 PT2IE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

被置<1>，則開啟對應 IO 接腳的輸入模式；若被置<0>，則關閉輸入模式。透過控制器 PT2DI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，若晶片沒有接入外部上拉電阻，則必須開啟晶片內部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。作為類比信號輸入接腳時，不用設置對應 IO 接腳為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

外部中斷輸入

PT2 具有的 8 個 IO 接腳都可複用為外部中斷輸入接腳。此模式需要將 IO 接腳設置為輸入模式且使能內部上拉電阻。需要透過控制器 PT2#ITT 設置外部中斷觸發沿，並使能控制位元 PT2IDF，以使能中斷觸發沿有效。透過控制器 INTPT2 使能對應 IO 接腳的中斷響應功能，當外部中斷信號產生時，對應 IO 接腳的中斷旗標被置 1。在使能全局中斷 GIE 及開啟 IO 外部中斷功能的條件下，晶片就馬上暫停當前程式轉去執行 IO 外部中斷程式。

14.2. 暫存器位址

GPIO Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x10(0x40810)	MASK1		PT2PU		MASK0		PT2OE	
GPIO Base Address + 0x14 (0x40814)	MASK3		PT2IE		MASK2		PT2DO	
GPIO Base Address + 0x18(0x40818)	-		-		-		PT2DI	
GPIO Base Address + 0x1C (0x4081C)	PT2IDF		PT2#ITT		PT2#ITT		PT2#ITT	

-保留

說明：上列表中#代表 0~7

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

14.3. 暫存器功能

14.3.1. PT2 暫存器 0

GPIO Base Address + 0x10 (0x40810)									
Symbol	PT2CR0 (PT2 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT2PU7	PT2PU6	PT2PU5	PT2PU4	PT2PU3	PT2PU2	PT2PU1	PT2PU0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT2OE7	PT2OE6	PT2OE5	PT2OE4	PT2OE3	PT2OE2	PT2OE1	PT2OE0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT2PU#	PT2 內部上拉控制(PT2PU: PT2 Pull High Enable), #代表的是 7~0
		0 關閉內部上拉
		1 開啟內部上拉
Bit[07:00]	PT2OE#	PT2 PAD 輸出模式開啟控制(PT2OE: PT2 Output Enable), #代表的是 7~0
		0 關閉輸出模式
		1 開啟輸出模式

14.3.2. PT2 暫存器 1

GPIO Base Address + 0x14 (0x40814)									
Symbol	PT2CR1 (PT2 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT2IE7	PT2IE6	PT2IE5	PT2IE4	PT2IE3	PT2IE2	PT2IE1	PT2IE0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT2DO7	PT2DO6	PT2DO5	PT2DO4	PT2DO3	PT2DO2	PT2DO1	PT2DO0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT2IE#	PT2.# PAD 輸入模式開啟控制(PT2IE: PT2 Input Enable), #代表的是 7~0
		0 關閉輸入模式
		1 開啟輸入模式
Bit[7:00]	PT2DO#	PT2.# PAD 輸出狀態值(PT2DO: PT2 Output Data), #代表的是 7~0
		0 輸出低電位
		1 輸出高電位

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

14.3.3. PT2 暫存器 2

GPIO Base Address + 0x18 (0x40818)									
Symbol	PT2CR2 (PT2 Control Register 2)								
Bit	[31:16]								
名稱	-								
RW	-								
Bit	[15:8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	-	PT2DI7	PT2DI6	PT2DI5	PT2DI4	PT2DI3	PT2DI2	PT2DI1	PT2DI0
RW	-	R-0							

位元	名稱	描述
Bit[7:0]	PT2DI#	PT2.# PAD 輸入狀態值(PT2DI: PT2 Data Input), #代表的是 7~0
		0 輸入低電位
		1 輸入高電位

14.3.4. PT2 暫存器 3

GPIO Base Address + 0x1C (0x4081C)						
Symbol	PT2CR3 (PT2 Control Register 3)					
Bit	[31:24]	[23:21]	[21:18]	[17:16]		
名稱	PT27IDF~ PT20IDF	PT27ITT	PT26ITT	PT25ITT		
RW	R-0	RW-0				
Bit	[15]	[14:12]	[11:9]	[8:6]	[5:3]	[2:0]
名稱	PT25ITT	PT24ITT	PT23ITT	PT22ITT	PT21ITT	PT20ITT
RW	RW-0					

位元	名稱	描述	
Bit[31]	PT27IDF	PT2.7 中斷條件旗標 (舉例 :可在進入 Sleep Mode 之前判斷該 bit 為 0b 或 1b. 如果為 1b 代表中斷條件可成立, 則進入 Sleep Mode 之後, 可以透過 PT2.7 喚醒, 如果為 0b, 則無法透過 PT2.7 喚醒)	
		When PT27ITT=0	Always 0. 說明 : 當 PT27ITT 設定為 000, 則 Bit[31]=0b
		When PT27ITT=1	Inverse DI. : 說明 : 進入 Sleep Mode 之前, 當 PT2.7=Low 狀態時候, 則此時 Bit[31]=1b
		When PT27ITT=2	Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT2.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT27ITT=3	Same as S1. 說明: PT2.7 有電位變化, 即觸發產生中斷
		When PT27ITT=4	Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT2.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT27ITT=5	Inverse DI. 說明: 進入 Sleep Mode 之前, 當 PT2.7=Low 狀態時候, 則此時 Bit[31]=1b

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		When PT27ITT=6	Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT2.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT27ITT=7	Inverse DI. 說明: 進入 Sleep Mode 之前 當 PT2.7=Low 狀態時候, 則此時 Bit[31]=1b
Bit[30]	PT26IDF	PT2.6 中斷條件旗標	
		When PT26ITT=0	Always 0
		When PT26ITT=1	Inverse DI
		When PT26ITT=2	Same as DI
		When PT26ITT=3	Same as S1
		When PT26ITT=4	Same as DI
		When PT26ITT=5	Inverse DI
		When PT26ITT=6	Same as DI
Bit[29]	PT25IDF	PT2.5 中斷條件旗標	
		When PT25ITT=0	Always 0.
		When PT25ITT=1	Inverse DI.
		When PT25ITT=2	Same as DI.
		When PT25ITT=3	Same as S1.
		When PT25ITT=4	Same as DI.
		When PT25ITT=5	Inverse DI.
		When PT25ITT=6	Same as DI.
		When PT25ITT=7	Inverse DI. 說明:
Bit[28]	PT24IDF	PT2.4 中斷條件旗標	
		When PT24ITT=0	Always 0
		When PT24ITT=1	Inverse DI
		When PT24ITT=2	Same as DI
		When PT24ITT=3	Same as S1
		When PT24ITT=4	Same as DI
		When PT24ITT=5	Inverse DI
		When PT24ITT=6	Same as DI
		When PT24ITT=7	Inverse DI
Bit[27]	PT23IDF	PT2.3 中斷條件旗標	
		When PT23ITT=0	Always 0
		When PT23ITT=1	Inverse DI
		When PT23ITT=2	Same as DI
		When PT23ITT=3	Same as S1
		When PT23ITT=4	Same as DI
		When PT23ITT=5	Inverse DI
		When PT23ITT=6	Same as DI
		When PT23ITT=7	Inverse DI
Bit[26]	PT22IDF	PT2.2 中斷條件旗標	
		When PT22ITT=0	Always 0
		When PT22ITT=1	Inverse DI
		When PT22ITT=2	Same as DI
		When PT22ITT=3	Same as S1
		When PT22ITT=4	Same as DI
		When PT22ITT=5	Inverse DI
		When PT22ITT=6	Same as DI
		When PT22ITT=7	Inverse DI
Bit[25]	PT21IDF	PT2.1 中斷條件旗標	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		When PT21ITT=0	Always 0
		When PT21ITT=1	Inverse DI
		When PT21ITT=2	Same as DI
		When PT21ITT=3	Same as S1
		When PT21ITT=4	Same as DI
		When PT21ITT=5	Inverse DI
		When PT21ITT=6	Same as DI
		When PT21ITT=7	Inverse DI
Bit[24]	PT20DF	PT2.0 中斷條件旗標	
		When PT20ITT=0	Always 0
		When PT20ITT=1	Inverse DI
		When PT20ITT=2	Same as DI
		When PT20ITT=3	Same as S1
		When PT20ITT=4	Same as DI
		When PT20ITT=5	Inverse DI
		When PT20ITT=6	Same as DI
When PT20ITT=7	Inverse DI		
Bit[23:00]	PT2#ITT	PT2.# 選擇中斷觸發方式. #代表的是 0~7	
		000	關閉 GPIO 中斷觸發，不能響應中斷
		001	上升沿觸發
		010	下降沿觸發
		011	電位變化觸發
		100	低電位觸發
		101	高電位觸發
		110	低電位觸發
111	高電位觸發		

15. MCU 通用 GPIO PT3 管理

15.1. 整體總說明

PT3 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳，亦可複用為低電壓比較器輸入接腳、ICE 介面通訊接腳(ECK、EDIO)，以及 ADC 轉換器模塊的輸入或輸出 IO 接腳。針對不同的複用，需要做不同的設置。

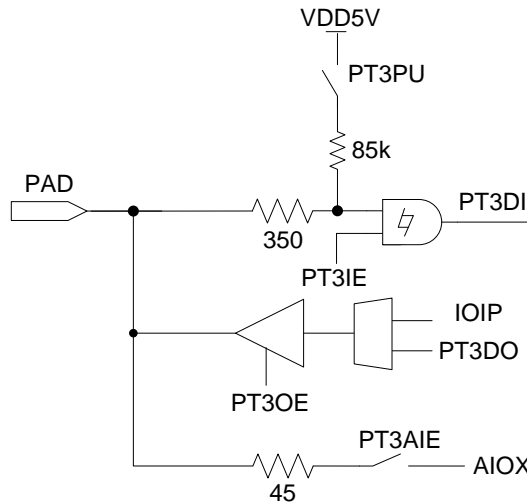


圖 15-1 PT3 功能方框圖

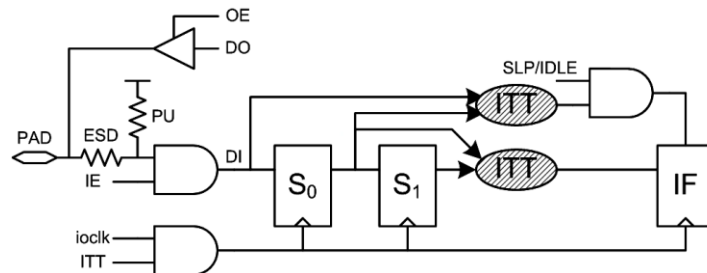


圖 15-2 PT3 中斷功能方框圖

PT3 具有輸入、輸出、內部上拉電阻的功能，且分別有不同的控制器來設置。PT3.0、PT3.1 帶有 ICE 通訊介面功能(ECK、EDIO)，請勿將該腳位設計為大電流輸出控制腳位，避免影響 ICE 介面功能。當晶片上電時，在 BOR1/BOR2 觸發時間之內，ICE 介面功能才會生效；在完成上電時間之內，若未透過特殊命令觸發 ICE 通訊時，當上電時間完成後，擇 ICE 介面將會關閉。

內部上拉電阻

控制器 PT3PU 可設置每個 IO 接腳的內部上拉電阻的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置<1>，則開啟內部上拉電阻，若被置<0>，則關閉內部上拉電阻。IO 接腳作為輸入模式時，若外部沒有上拉電阻，必須開啟內部上拉電阻，尤其在低功耗模式時，可以防止漏電，而增加功耗。作為類比信號輸入接腳時，不用開啟內部上拉電阻。

數位輸出模式

控制器 PT3OE 可設置每個 IO 接腳輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 接腳對應位元被置<1>，則開啟對應 IO 接腳輸出模式；若被置<0>，則關閉輸出模式。透過控制位元 PT3DO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。

數位輸入模式

控制器 PT3IE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置<1>，則開啟對應 IO 接腳的數位輸入模式；若被置<0>，則關閉數位輸入模式。透過控制器 PT3DI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為數位輸入模式，若晶片沒有接入外部上拉電阻，則必須開啟晶片內部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為數位輸入模式。在開啟數位輸入模式前，需要關閉對應 IO 接腳的輸出模式。

類比輸入輸出模式

控制器 PT3AIE 可設置每個 IO 接腳類比輸入輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置<1>，則開啟對應 IO 接腳的類比模式；若被置<0>，則關閉類比模式。當 IO 被設置為類比模式時，禁止啟動內部上拉電阻開關，也不允許啟動數位輸入或是數位輸出功能，以免造成晶片產生漏電現象影響類比功能測試；

外部中斷輸入

PT3 具有的 8 個 IO 接腳都可複用為外部中斷輸入接腳。此模式需要將 IO 接腳設置為輸入模式且使能內部上拉電阻。需要透過控制器 PT3#ITT 設置外部中斷觸發沿，並使能控制位元 PT3IDF，以使能中斷觸發沿有效。透過控制器 INTPT3 使能對應 IO 接腳的中斷響應功能，當外部中斷信號產生時，對應 IO 接腳的中斷旗標被置 1。在使能全局中斷 GIE 及開啟 IO 外部中斷功能的條件下，晶片就馬上暫停當前程式轉去執行 IO 外部中斷程式。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

15.2. 暫存器位址

GPIO Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x20(0x40820)	MASK1		PT3PU		MASK0		PT3OE	
GPIO Base Address + 0x24(0x40824)	MASK3		PT3IE		MASK2		PT3DO	
GPIO Base Address + 0x28(0x40828)	MASK5		PT3AIE		MASK4		PT3DI	
GPIO Base Address + 0x2C (0x4082C)	PT3IDF		PT3#ITT		PT3#ITT		PT3#ITT	

-Reserved

15.3. 暫存器功能

15.3.1. PT3 暫存器 0

GPIO Base Address + 0x20 (0x40820)									
Symbol	PT3CR0 (PT3 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT3PU7	PT3PU6	PT3PU5	PT3PU4	PT3PU3	PT3PU2	PT3PU1	PT3PU0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT3OE7	PT3OE6	PT3OE5	PT3OE4	PT3OE3	PT3OE2	PT3OE1	PT3OE0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT3PU#	PT3.# 內部上拉開啟控制(PT3PU: PT3 Pull High Enable), #代表的是 7~0
		0 關閉內部上拉
		1 開啟內部上拉
Bit[07:00]	PT3OE#	PT3.# PAD 輸出模式開啟控制(PT3OE: PT3 Output Enable), #代表的是 7~0
		0 關閉輸出模式 · 啟動類比輸入功能。
		1 開啟輸出模式

15.3.2. PT3 暫存器 1

GPIO Base Address + 0x24 (0x40824)									
Symbol	PT3CR1 (PT3 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	PT3IE7	PT3IE6	PT3IE5	PT3IE4	PT3IE3	PT3IE2	PT3IE1	PT3IE0
RW	R0W-0	RW-0							
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	PT3DO7	PT3DO6	PT3DO5	PT3DO4	PT3DO3	PT3DO2	PT3DO1	PT3DO0
RW	R0W-0	RW-0							

位元	名稱	描述
Bit[23:16]	PT3IE#	PT3.# PAD 輸入模式開啟控制(PT3IE: PT3 Input Enable), #代表的是 7~0
		0 關閉數位輸入模式
		1 開啟數位輸入模式
Bit[07:00]	PT3DO#	PT3.# PAD 輸出狀態值(PT3DO: PT3 Output Data), #代表的是 7~0
		0 輸出低電位

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
		1 輸出高電位

15.3.3. PT3 暫存器 2

GPIO Base Address + 0x28 (0x40828)										
Symbol	PT3CR2 (PT3 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	PT3AIE7	PT3AIE6	PT3AIE5	PT3AIE4	PT3AIE3	PT3AIE2	PT3AIE1	PT3AIE0	
RW	R0W-0	R-0								
Bit	[15:09]	[8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	-	PT310OEOK	PT3DI[7]	PT3DI[6]	PT3DI[5]	PT3DI[4]	PT3DI[3]	PT3DI[2]	PT3DI[1]	PT3DI[0]
RW	-	R-0	R-0							

位元	名稱	描述
Bit[23:16]	PT3AIE	Port 3 PAD 類比輸入輸出模式開啟控制
		0 關閉類比模式
		1 開啟類比模式
Bit[8]	PT310OEOK	PT3.0/PT3.1 可控制狀態旗標
		0 CPU 還無法控制 PT3.0/3.1
		PT3.0/PT3.1 可以設計為數位輸入輸出使用. Note: 1.上電後 250ms 之後, SMBus, EDM 介面關閉;此時狀態旗標轉為 1.之後 PT3.0~3.1 才可以讓 CPU 控制! 2.在 Debug mode 下, PT3.0/PT3.1 讓 ICP 介面占用,因此該狀態旗標為會恆為 0.
Bit[7:0]	PT3DI#	PT3.# PAD 輸入狀態值(PT3DI: PT3 Data Input), #代表的是 7~0
		0 輸入低電位
		1 輸入高電位

15.3.4. PT3 暫存器 3

GPIO Base Address + 0x1C (0x4082C)						
Symbol	PT3CR3 (PT3 Control Register 3)					
Bit	[31:24]	[23:21]	[20:18]	[17:16]		
名稱	PT37IDF~ PT30IDF	PT37ITT	PT36ITT	PT35ITT		
RW	RW-0					
Bit	[15]	[14:12]	[11:9]	[8:6]	[5:3]	[2:0]
名稱	PT35ITT	PT34ITT	PT33ITT	PT32ITT	PT31ITT	PT30ITT
RW	RW-0					

位元	名稱	描述
Bit[31]	PT37IDF	PT3.7 中斷條件旗標 (舉例 :可在進入 Sleep Mode 之前判斷該 bit 為 0b 或 1b. 如果為 1b 代表中斷條件可成立, 則進入 Sleep Mode 之後,

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
		可以透過 PT3.7 喚醒, 如果為 0b, 則無法透過 PT3.7 喚醒)
		When PT37ITT=0 Always 0. 說明 : 當 PT37ITT 設定為 000, 則 Bit[31]=0b
		When PT37ITT=1 Inverse DI. : 說明 : 進入 Sleep Mode 之前, 當 PT3.7=Low 狀態時候, 則此時 Bit[31]=1b
		When PT37ITT=2 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT3.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT37ITT=3 Same as S1. 說明: PT3.7 有電位變化, 即觸發產生中斷
		When PT37ITT=4 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT3.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT37ITT=5 Inverse DI. 說明: 進入 Sleep Mode 之前, 當 PT3.7=Low 狀態時候, 則此時 Bit[31]=1b
		When PT37ITT=6 Same as DI. 說明: 進入 Sleep Mode 之前, 當 PT3.7=High 狀態時候, 則此時 Bit[31]=1b
		When PT37ITT=7 Inverse DI. 說明: 進入 Sleep Mode 之前 當 PT3.7=Low 狀態時候, 則此時 Bit[31]=1b
Bit[30]	PT36IDF	PT3.6 中斷條件旗標
		When PT36ITT=0 Always 0
		When PT36ITT=1 Inverse DI
		When PT36ITT=2 Same as DI
		When PT36ITT=3 Same as S1
		When PT36ITT=4 Same as DI
		When PT36ITT=5 Inverse DI
		When PT36ITT=6 Same as DI
When PT36ITT=7 Inverse DI		
Bit[29]	PT35IDF	PT3.5 中斷條件旗標
		When PT35ITT=0 Always 0
		When PT35ITT=1 Inverse DI
		When PT35ITT=2 Same as DI
		When PT35ITT=3 Same as S1
		When PT35ITT=4 Same as DI
		When PT35ITT=5 Inverse DI
		When PT35ITT=6 Same as DI
When PT35ITT=7 Inverse DI		
Bit[28]	PT34IDF	PT3.4 中斷條件旗標
		When PT34ITT=0 Always 0
		When PT34ITT=1 Inverse DI
		When PT34ITT=2 Same as DI
		When PT34ITT=3 Same as S1
		When PT34ITT=4 Same as DI
		When PT34ITT=5 Inverse DI
		When PT34ITT=6 Same as DI
When PT34ITT=7 Inverse DI		
Bit[27]	PT33IDF	PT3.3 中斷條件旗標
		When PT33ITT=0 Always 0
		When PT33ITT=1 Inverse DI
		When PT33ITT=2 Same as DI
		When PT33ITT=3 Same as S1

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



位元	名稱	描述			
		When PT33ITT=4	Same as DI		
		When PT33ITT=5	Inverse DI		
		When PT33ITT=6	Same as DI		
		When PT33ITT=7	Inverse DI		
Bit[26]	PT32IDF	PT3.2 中斷條件旗標			
		When PT32ITT=0	Always 0		
		When PT32ITT=1	Inverse DI		
		When PT32ITT=2	Same as DI		
		When PT32ITT=3	Same as S1		
		When PT32ITT=4	Same as DI		
		When PT32ITT=5	Inverse DI		
		When PT32ITT=6	Same as DI		
Bit[25]	PT31IDF	PT3.1 中斷條件旗標			
		When PT31ITT=0	Always 0		
		When PT31ITT=1	Inverse DI		
		When PT31ITT=2	Same as DI		
		When PT31ITT=3	Same as S1		
		When PT31ITT=4	Same as DI		
		When PT31ITT=5	Inverse DI		
		When PT31ITT=6	Same as DI		
Bit[24]	PT30IDF	PT3.0 中斷條件旗標			
		When PT30ITT=0	Always 0		
		When PT30ITT=1	Inverse DI		
		When PT30ITT=2	Same as DI		
		When PT30ITT=3	Same as S1		
		When PT30ITT=4	Same as DI		
		When PT30ITT=5	Inverse DI		
		When PT30ITT=6	Same as DI		
Bit[23:21]	PT37ITT	PT3.7 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[20:18]	PT36ITT	PT3.6 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[17:15]	PT35ITT	PT3.5 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述			
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[14:12]	PT34ITT	PT3.4 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[11:09]	PT33ITT	PT3.3 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[08:06]	PT32ITT	PT3.2 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	001	上升沿觸發
		010	下降沿觸發	010	下降沿觸發
		011	電位變化觸發	011	電位變化觸發
		100	低電位觸發	100	低電位觸發
Bit[05:03]	PT31ITT	PT3.1 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		
Bit[02:00]	PT30ITT	PT3.0 選擇中斷觸發方式			
		000	關閉 GPIO 中斷觸發，不能響應中斷		
		001	上升沿觸發	101	高電位觸發
		010	下降沿觸發	110	低電位觸發
		011	電位變化觸發	111	高電位觸發
		100	低電位觸發		

15.4. 類比數位複用功能切換注意事項

PT3.2~PT3.7 除了可以當一般數位功能使用，也可以設置做為類比複用功能，而在做類比數位複用功能切換時候，應該注意到相關的暫存器設定，以避免影響到該接腳的正常功能使用。整體而言 PT3OE 決定是數位輸出選擇，PT3AIE 決定類比輸入輸出接腳選擇，PT3PU 決定是否啟動內部上升電阻，PT3IE 決定是否啟動數位輸入接腳功能。以下針對 PT3 設定進行說明：

PT3.6/REFO 複用接腳:

- 設計為類比腳 REFO 電壓輸出：
控制暫存器 ENRFO 0x40400[1]=1b, PT3PU6=PT3OE6=PT3IE6=0b, PT3AIE6=1b
- 設計為類比腳 REFO 電壓由外部輸入：
控制暫存器 ENRFO 0x40400[1]=0b, PT3PU6=PT3OE6=PT3IE6=0b, PT3AIE6=1b
- 設計為 PT3.6 數位腳輸入與輸出功能：
控制暫存器 ENRFO 0x40400[1]=0b, PT3OE6=1b, PT3IE6=1b, PT3AIE6=0b
- 設計為 PT3.6 數位腳輸入功能：
控制暫存器 ENRFO 0x40400[1]=0b, PT3OE6=0b, PT3IE6=1b, PT3AIE6=0b
- 設計為 PT3.6 數位腳輸出功能：
控制暫存器 ENRFO 0x40400[1]=0b, PT3OE6=1b, PT3IE6=0b, PT3AIE6=0b

其他 GPIO 的使用方式: (PT3.2~PT3.5, PT3.7 皆同下說明)

舉例 PT3.5/AIO7 複用接腳:

- 設計為 AIO7 類比輸入功能：PT3PU5=PT3OE5=PT3IE5=0b, PT3AIE5=1b
- 設計為 PT3.5 數位輸入與輸出功能：PT3IE5=1b, PT3PU5=0b, PT3OE5=1b, PT3AIE5=0b
- 設計為 PT3.5 數位輸出功能：PT3IE5=0b, PT3PU5=0b, PT3OE5=1b, PT3AIE5=0b
- 設計為 PT3.5 數位輸入功能：PT3IE5=1b, PT3PU5=1b, PT3OE5=0b, PT3AIE5=0b. (PT3PU5=1b 的設定是讓輸入端不浮接)

16. MCU 通用 GPIO PT6 管理

16.1. 整體總說明

PT6 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳，PWM 與通訊接腳外，亦可複用為 LCD 功能輸出接腳。針對不同的複用，需要做不同的設置。IO 接腳不支援內建上拉電阻功能，也不支援中斷輸入功能。

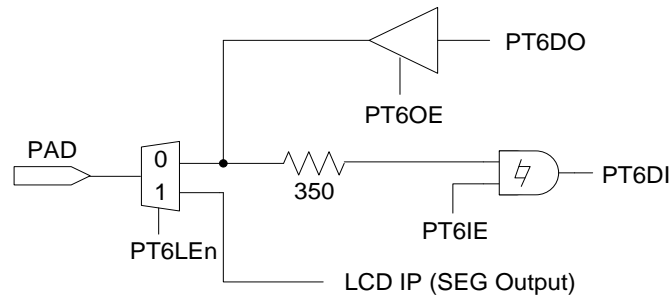


圖 16-1 PT6 功能方框圖

PT6 具有輸入、輸出的功能，且分別有不同的控制器來設置。

輸出模式

控制器 PT6xOE 可設置每個 IO 接腳輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置<1>，則開啟對應 IO 輸出模式；若被置<0>，則關閉輸出模式。

透過控制位元 PT6xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT6.0~PT6.7。

輸入模式

控制器 PT6xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置<1>，則開啟對應 IO 接腳的輸入模式；若被置<0>，則關閉輸入模式。透過控制器 PT6xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，需要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT6.0~PT6.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 SEGx[7:0]則決定 1/8 Duty 資料內容；

若 LCD 為 1/7 Duty 模式，則 SEGx[6:0]則決定 1/7 Duty 資料內容；

若 LCD 為 1/6 Duty 模式，則 SEGx[5:0]則決定 1/6 Duty 資料內容；

若 LCD 為 1/5 Duty 模式，則 SEGx[4:0]則決定 1/5 Duty 資料內容；

若 LCD 為 1/4 Duty 模式，則 SEGx[3:0]則決定 1/4 Duty 資料內容；

若 LCD 為 1/3 Duty 模式，則 SEGx[2:0]則決定 1/3 Duty 資料內容；

說明：上述 x 代表的是 2~9，對應到 SEG2~SEG9。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

16.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x50(0x40850)	MASK1		PT61CFG		MASK0		PT60CFG	
GPIO Base Address + 0x54(0x40854)	MASK3		PT63CFG		MASK2		PT62CFG	
GPIO Base Address + 0x58(0x40858)	MASK5		PT65CFG		MASK4		PT64CFG	
GPIO Base Address + 0x5C(0x4085C)	MASK7		PT67CFG		MASK6		PT66CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x50(0x40850)	MASK1		SEG3		MASK0		SEG2	
GPIO Base Address + 0x54(0x40854)	MASK3		SEG5		MASK2		SEG4	
GPIO Base Address + 0x58(0x40858)	MASK5		SEG7		MASK4		SEG6	
GPIO Base Address + 0x5C(0x4085C)	MASK7		SEG9		MASK6		SEG8	

LCD Register Address 0x41B04 可以決定設定為 GPIO Mode 或是 LCD Mode.

16.3. 暫存器功能

16.3.1. PT6 暫存器 0

When GPIO Mode.

GPIO Base Address + 0x50 (0x40850)									
Symbol	PT60CFG/ PT61CFG (PT6 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT61OE	PT61IE	PT61DO	PT61DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT60OE	PT60IE	PT60DO	PT60DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述
Bit[19]	PT61OE	PT6.1 Output Enable
		0 關閉
		1 開啟
Bit[18]	PT61IE	PT6.1 Input Enable
		0 關閉
		1 開啟
Bit[17]	PT61DO	PT6.1 Output Data
		0 Output Low
		1 Output High
Bit[16]	PT61DI	PT6.1 Input Data
		0 Input Low
		1 Input High
Bit[03]	PT60OE	PT6.0 Output Enable
		0 關閉
		1 開啟
Bit[02]	PT60IE	PT6.0 Input Enable
		0 關閉
		1 開啟
Bit[01]	PT60DO	PT6.0 Output Data
		0 Output Low

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	Output High
Bit[00]	PT60DI	PT6.0 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x50 (0x40850)									
Symbol	SEG2/SEG3 (PT6 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG3 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG2 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 3 Data	LCD Segment 3 Data Segment Data
Bit[07:00]	SEG 2 Data	LCD Segment 2 Data Segment Data

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

16.3.2. PT6 暫存器 1

When GPIO Mode.

GPIO Base Address + 0x54 (0x40854)									
Symbol	PT62CFG/ PT63CFG (PT6 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT63OE	PT63IE	PT63DO	PT63DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT62OE	PT62IE	PT62DO	PT62DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT63OE	PT6.3 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT63IE	PT6.3 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT63DO	PT6.3 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT63DI	PT6.3 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT62OE	PT6.2 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT62IE	PT6.2 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT62DO	PT6.2 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT62DI	PT6.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode.

GPIO Base Address + 0x54 (0x40854)									
Symbol	SEG4/SEG5 (PT6 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG5 Data							
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG4 Data							
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述
Bit[23~16]	SEG 5 Data	LCD Segment 5 Data

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

		Segment Data
Bit[07~00]	SEG 4 Data	LCD Segment 4 Data
		Segment Data

16.3.3. PT6 暫存器 2

When GPIO Mode

GPIO Base Address + 0x58 (0x40858)									
Symbol	PT64CFG/ PT65CFG (PT6 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT65OE	PT65IE	PT65DO	PT65DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT64OE	PT64IE	PT64DO	PT64DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT65OE	PT6.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT65IE	PT6.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT65DO	PT6.5 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT65DI	PT6.5 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT64OE	PT6.4 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT64IE	PT6.4 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT64DO	PT6.4 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT64DI	PT6.4 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x58 (0x40858)										
Symbol	SEG6/SEG7 (PT6 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG7 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG6 Data								

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

RW	R0W-0	RW-0	RW-1
----	-------	------	------

位元	名稱	描述
Bit[23:16]	SEG 7 Data	LCD Segment 7 Data Segment Data
Bit[07:00]	SEG 6 Data	LCD Segment 6 Data Segment Data

16.3.4. PT6 暫存器 3

When GPIO Mode

GPIO Base Address + 0x5C (0x4085C)									
Symbol	PT66CFG/ PT67CFG (PT6 Control Register 3)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT67OE	PT67IE	PT67DO	PT67DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT66OE	PT66IE	PT66DO	PT66DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述
Bit[19]	PT67OE	PT6.7 Output Enable
		0 關閉
		1 開啟
Bit[18]	PT67IE	PT6.7 Input Enable
		0 關閉
		1 開啟
Bit[17]	PT67DO	PT6.7 Output Data
		0 Output Low
		1 Output High
Bit[16]	PT67DI	PT6.7 Input Data
		0 Input Low
		1 Input High
Bit[03]	PT66OE	PT6.6 Output Enable
		0 關閉
		1 開啟
Bit[02]	PT66IE	PT6.6 Input Enable
		0 關閉
		1 開啟
Bit[01]	PT66DO	PT6.6 Output Data
		0 Output Low
		1 Output High
Bit[00]	PT66DI	PT6.6 Input Data
		0 Input Low
		1 Input High

When LCD Mode

GPIO Base Address + 0x5C (0x4085C)									
Symbol	SEG8/SEG9 (PT6 Control Register 3)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

名稱	MASK	SEG9 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG8 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 9 Data	LCD Segment 9 Data Segment Data
Bit[07:00]	SEG 8 Data	LCD Segment 8 Data Segment Data

17. MCU 通用 GPIO PT7 管理

17.1. 整體總說明

PT7 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳 PWM 與通訊腳位外，亦可複用為 LCD 功能輸出接腳。針對不同的複用，需要做不同的設置。IO 接腳不支援內建上拉電阻功能，也不支援中斷輸入功能。

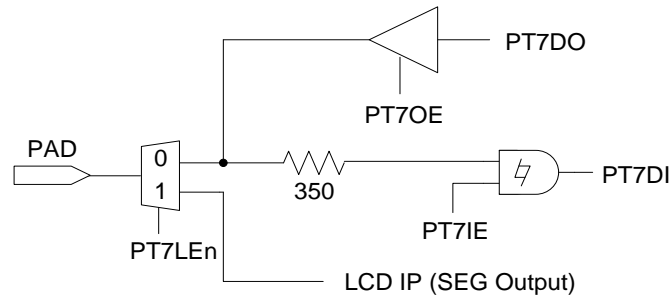


圖 17-1 PT7 功能方框圖

PT7 具有輸入、輸出的功能，且分別有不同的控制器來設置。

輸出模式

控制器 PT7xOE 可設置每個 IO 輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置 <1>，則開啟對應 IO 輸出模式；若被置 <0>，則關閉輸出模式。透過控制位元 PT7xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT7.0~PT7.7。

輸入模式

控制器 PT7xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置 <1>，則開啟對應 IO 接腳的輸入模式；若被置 <0>，則關閉輸入模式。透過控制器 PT7xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，需要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT7.0~PT7.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 SEGx[7:0]則決定 1/8 Duty 資料內容；

若 LCD 為 1/7 Duty 模式，則 SEGx[6:0]則決定 1/7 Duty 資料內容；

若 LCD 為 1/6 Duty 模式，則 SEGx[5:0]則決定 1/6 Duty 資料內容；

若 LCD 為 1/5 Duty 模式，則 SEGx[4:0]則決定 1/5 Duty 資料內容；

若 LCD 為 1/4 Duty 模式，則 SEGx[3:0]則決定 1/4 Duty 資料內容；

若 LCD 為 1/3 Duty 模式，則 SEGx[2:0]則決定 1/3 Duty 資料內容；

說明：上述 x 代表的是 10~17，對應到 SEG10~SEG17。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

17.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x60(0x40860)	MASK1		PT71CFG		MASK0		PT70CFG	
GPIO Base Address + 0x64(0x40864)	MASK3		PT73CFG		MASK2		PT72CFG	
GPIO Base Address + 0x68(0x40868)	MASK5		PT75CFG		MASK4		PT74CFG	
GPIO Base Address + 0x6C(0x4086C)	MASK7		PT77CFG		MASK6		PT76CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x60(0x40860)	MASK1		SEG11		MASK0		SEG10	
GPIO Base Address + 0x64(0x40864)	MASK3		SEG13		MASK2		SEG12	
GPIO Base Address + 0x68(0x40868)	MASK5		SEG15		MASK4		SEG14	
GPIO Base Address + 0x6C(0x4086C)	MASK7		SEG17		MASK6		SEG16	

LCD Register Address 0x41B04 可以決定設定為 GPIO Mode 或是 LCD Mode.

17.3. 暫存器功能

17.3.1. PT7 暫存器 0

When GPIO Mode

GPIO Base Address + 0x60 (0x40860)									
Symbol	PT70CFG/ PT71CFG (PT7 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT71OE	PT71IE	PT71DO	PT71DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT70OE	PT70IE	PT70DO	PT70DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT71OE	PT7.1 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT71IE	PT7.1 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT71DO	PT7.1 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT71DI	PT7.1 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT70OE	PT7.0 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT70IE	PT7.0 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT70DO	PT7.0 Output Data	
		0	Output Low
		1	Output High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

Bit[00]	PT70DI	PT7.0 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x60 (0x40860)										
Symbol	SEG10/SEG11 (PT7 Control Register 0)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG11 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG10 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述
Bit[23:16]	SEG 11 Data	LCD Segment 11 Data Segment Data
Bit[7:0]	SEG 10 Data	LCD Segment 10 Data Segment Data

17.3.2. PT7 暫存器 1

When GPIO Mode

GPIO Base Address + 0x64 (0x40864)										
Symbol	PT72CFG/ PT73CFG (PT7 Control Register 1)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT73OE	PT73IE	PT73DO	PT73DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT72OE	PT72IE	PT72DO	PT72DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT73OE	PT7.3 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT73IE	PT7.3 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT73DO	PT7.3 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT73DI	PT7.3 Input Data	
		0	Input Low
		1	Input High
Bit0[3]	PT72OE	PT7.2 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT72IE	PT7.2 Input Enable	
		0	關閉

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	開啟
Bit[01]	PT72DO	PT7.2 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT72DI	PT7.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x64 (0x40864)										
Symbol	SEG12/SEG13 (PT7 Control Register 1)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG13 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG12 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[23:16]	SEG 13 Data	LCD Segment 13 Data Segment Data	
Bit[7:0]	SEG 12 Data	LCD Segment 12 Data Segment Data	

17.3.3. PT7 暫存器 2

When GPIO Mode

GPIO Base Address + 0x68 (0x40868)										
Symbol	PT74CFG/ PT75CFG (PT7 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT75OE	PT75IE	PT75DO	PT75DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT74OE	PT74IE	PT74DO	PT74DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT75OE	PT7.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT75IE	PT7.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT75DO	PT7.5 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT75DI	PT7.5 Input Data	
		0	Input Low
		1	Input High
Bit[3]	PT74OE	PT7.4 Output Enable	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟
Bit[2]	PT74IE	PT7.4 Input Enable	
		0	關閉
		1	開啟
Bit[1]	PT74DO	PT7.4 Output Data	
		0	Output Low
		1	Output High
Bit[0]	PT74DI	PT7.4 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x68 (0x40868)										
Symbol	SEG14/SEG15 (PT7 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG15 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG14 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述
Bit[23:16]	SEG 15 Data	LCD Segment 15 Data Segment Data
Bit[7:0]	SEG 14 Data	LCD Segment 14 Data Segment Data

17.3.4. PT7 暫存器 3

When GPIO Mode

GPIO Base Address + 0x6C (0x4086C)										
Symbol	PT76CFG/ PT77CFG (PT7 Control Register 3)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT77OE	PT77IE	PT77DO	PT77DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT76OE	PT76IE	PT76DO	PT76DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT77OE	PT7.7 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT77IE	PT7.7 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT77DO	PT7.7 Output Data	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



		0	Output Low
		1	Output High
Bit[16]	PT77DI	PT7.7 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT76OE	PT7.6 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT76IE	PT7.6 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT76DO	PT7.6 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT76DI	PT7.6 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x6C (0x4086C)									
Symbol	SEG16/SEG17 (PT7 Control Register 3)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG17 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG16 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 17 Data	LCD Segment 17 Data Segment Data
Bit[7:0]	SEG 16 Data	LCD Segment 16 Data

18. MCU 通用 GPIO PT8 管理

18.1. 整體總說明

PT8 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳亦可複用為 LCD 功能輸出接腳。針對不同的複用，需要做不同的設置。IO 接腳不支援內建上拉電阻功能，也不支援中斷輸入功能。

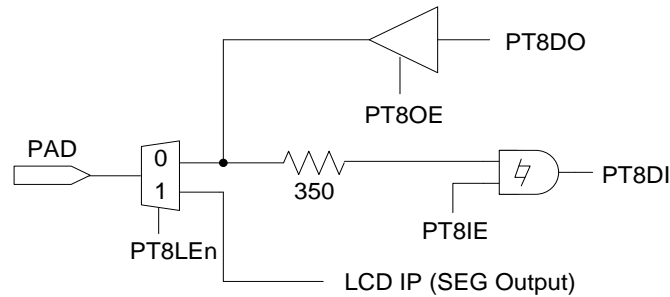


圖 18-1 PT8 功能方框圖

PT8 具有輸入、輸出的功能，且分別有不同的控制器來設置。

輸出模式

控制器 PT8xOE 可設置每個 IO 輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置 <1>，則開啟對應 IO 輸出模式；若被置 <0>，則關閉輸出模式。

透過控制位元 PT8xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT8.0~PT8.7。

輸入模式

控制器 PT8xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置 <1>，則開啟對應 IO 接腳的輸入模式；若被置 <0>，則關閉輸入模式。透過控制器 PT8xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。

當 IO 被設置為輸入模式，需要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT8.0~PT8.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 SEGx[7:0]則決定 1/8 Duty 資料內容；

若 LCD 為 1/7 Duty 模式，則 SEGx[6:0]則決定 1/7 Duty 資料內容；

若 LCD 為 1/6 Duty 模式，則 SEGx[5:0]則決定 1/6 Duty 資料內容；

若 LCD 為 1/5 Duty 模式，則 SEGx[4:0]則決定 1/5 Duty 資料內容；

若 LCD 為 1/4 Duty 模式，則 SEGx[3:0]則決定 1/4 Duty 資料內容；

若 LCD 為 1/3 Duty 模式，則 SEGx[2:0]則決定 1/3 Duty 資料內容；

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

說明：上述 x 代表的是 18~25，對應到 SEG18~SEG25。

18.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x70(0x40870)	MASK1		PT81CFG		MASK0		PT80CFG	
GPIO Base Address + 0x74(0x40874)	MASK3		PT83CFG		MASK2		PT82CFG	
GPIO Base Address + 0x78(0x40878)	MASK5		PT85CFG		MASK4		PT84CFG	
GPIO Base Address + 0x7C(0x4087C)	MASK7		PT87CFG		MASK6		PT86CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x70(0x40870)	MASK1		SEG19		MASK0		SEG18	
GPIO Base Address + 0x74(0x40874)	MASK3		SEG21		MASK2		SEG20	
GPIO Base Address + 0x78(0x40878)	MASK5		SEG23		MASK4		SEG22	
GPIO Base Address + 0x7C(0x4087C)	MASK7		SEG25		MASK6		SEG24	

LCD Register Address 0x41B04 決定設定為 GPIO Mode 或是 LCD Mode.

18.3. 暫存器功能

18.3.1. PT8 暫存器 0

When GPIO Mode

GPIO Base Address + 0x70 (0x40870)										
Symbol	PT80CFG/ PT81CFG (PT8 Control Register 0)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT81OE	PT81IE	PT81DO	PT81DI	
RW	R0W-0	RW-0								RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT80OE	PT80IE	PT80DO	PT80DI	
RW	R0W-0	RW-0								RW-1

位元	名稱	描述	
Bit[19]	PT81OE	PT8.1 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT81IE	PT8.1 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT81DO	PT8.1 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT81DI	PT8.1 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT80OE	PT8.0 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT80IE	PT8.0 Input Enable	
		0	關閉
		1	開啟

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



位元	名稱	描述
Bit[01]	PT80DO	PT8.0 Output Data
		0 Output Low
		1 Output High
Bit[00]	PT80DI	PT8.0 Input Data
		0 Input Low
		1 Input High

When LCD Mode

GPIO Base Address + 0x70 (0x40870)									
Symbol	SEG18/SEG19 (PT8 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG19 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG18 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 19 Data	LCD Segment 19 Data
		Segment Data
Bit[07:00]	SEG 18 Data	LCD Segment 18 Data
		Segment Data

18.3.2. PT8 暫存器 1

When GPIO Mode

GPIO Base Address + 0x74 (0x40874)									
Symbol	PT82CFG/ PT83CFG (PT8 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT83OE	PT83IE	PT83DO	PT83DI
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT82OE	PT82IE	PT82DO	PT82DI
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[19]	PT83OE	PT8.3 Output Enable
		0 關閉
		1 開啟
Bit[18]	PT83IE	PT8.3 Input Enable
		0 關閉
		1 開啟
Bit[17]	PT83DO	PT8.3 Output Data
		0 Output Low
		1 Output High
Bit[16]	PT83DI	PT8.3 Input Data
		0 Input Low
		1 Input High
Bit[03]	PT82OE	PT8.2 Output Enable
		0 關閉

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	開啟
Bit[02]	PT82IE	PT8.2 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT82DO	PT8.2 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT82DI	PT8.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x74 (0x40874)									
Symbol	SEG20/SEG21 (PT8 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG21 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG20 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述	
Bit[23:16]	SEG 21 Data	LCD Segment 21 Data Segment Data	
Bit[7:0]	SEG 20 Data	LCD Segment 20 Data Segment Data	

18.3.3. PT8 暫存器 2

When GPIO Mode

GPIO Base Address + 0x78 (0x40878)									
Symbol	PT84CFG/ PT85CFG (PT8 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT85OE	PT85IE	PT85DO	PT85DI
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT84OE	PT84IE	PT84DO	PT84DI
RW	R0W-0	RW-0							RW-1

位元	名稱	描述	
Bit[19]	PT85OE	PT8.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT85IE	PT8.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT85DO	PT8.5 Output Data	
		0	Output Low
		1	Output High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
Bit[16]	PT85DI	PT8.5 Input Data
		0 Input Low
		1 Input High
Bit[03]	PT84OE	PT8.4 Output Enable
		0 關閉
		1 開啟
Bit[02]	PT84IE	PT8.4 Input Enable
		0 關閉
		1 開啟
Bit[01]	PT84DO	PT8.4 Output Data
		0 Output Low
		1 Output High
Bit[00]	PT84DI	PT8.4 Input Data
		0 Input Low
		1 Input High

When LCD Mode

GPIO Base Address + 0x78 (0x40878)									
Symbol	SEG22/SEG23 (PT8 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG23 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG22 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 23 Data	LCD Segment 23 Data Segment Data
Bit[7:0]	SEG 22 Data	LCD Segment 22 Data Segment Data

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

18.3.4. PT8 暫存器 3

When GPIO Mode

GPIO Base Address + 0x7C (0x4087C)										
PT86CFG/ PT87CFG (PT8 Control Register 3)										
Symbol	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT87OE	PT87IE	PT87DO	PT87DI	
RW	R0W-0	RW-0								RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT86OE	PT86IE	PT86DO	PT86DI	
RW	R0W-0	RW-0								RW-1

位元	名稱	描述	
Bit[19]	PT87OE	PT8.7 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT87IE	PT8.7 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT87DO	PT8.7 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT87DI	PT8.7 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT86OE	PT8.6 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT86IE	PT8.6 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT86DO	PT8.6 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT86DI	PT8.6 Input Data	
		0	Input Low
		1	Input High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

When LCD Mode

GPIO Base Address + 0x7C (0x4087C)									
Symbol	SEG24/SEG25 (PT8 Control Register 3)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG25 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG24 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 25 Data	LCD Segment 25 Data Segment Data
Bit[7:0]	SEG 24 Data	LCD Segment 24 Data

19. MCU 通用 GPIO PT9 管理

19.1. 整體總說明

PT9 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳 PWM 或是通訊接腳功能，亦可複用為 LCD 功能輸出接腳，針對不同的複用，需要做不同的設置。IO 接腳不支援內建上拉電阻功能，也不支援中斷輸入功能。

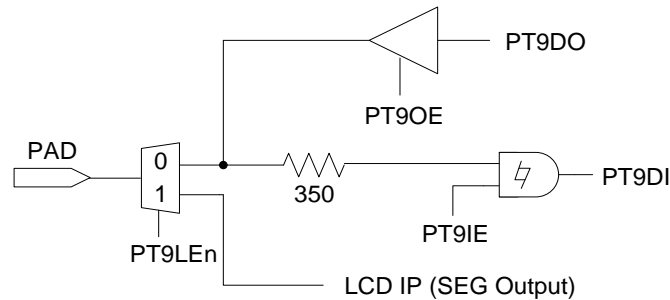


圖 19-1 PT9 功能方框圖

PT9 具有輸入、輸出的功能，且分別有不同的控制器來設置。

輸出模式

控制器 PT9xOE 可設置每個 IO 輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置 <1>，則開啟對應 IO 輸出模式；若被置 <0>，則關閉輸出模式。透過控制位元 PT9xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT9.0~PT9.7。

輸入模式

控制器 PT9xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置 <1>，則開啟對應 IO 接腳的輸入模式；若被置 <0>，則關閉輸入模式。透過控制器 PT9xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，需要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT9.0~PT9.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 SEGx[7:0]則決定 1/8 Duty 資料內容；

若 LCD 為 1/7 Duty 模式，則 SEGx[6:0]則決定 1/7 Duty 資料內容；

若 LCD 為 1/6 Duty 模式，則 SEGx[5:0]則決定 1/6 Duty 資料內容；

若 LCD 為 1/5 Duty 模式，則 SEGx[4:0]則決定 1/5 Duty 資料內容；

若 LCD 為 1/4 Duty 模式，則 SEGx[3:0]則決定 1/4 Duty 資料內容；

若 LCD 為 1/3 Duty 模式，則 SEGx[2:0]則決定 1/3 Duty 資料內容；

說明：上述 x 代表的是 26~33，對應到 SEG26~SEG33。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



19.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x80(0x40880)	MASK1		PT91CFG		MASK0		PT90CFG	
GPIO Base Address + 0x84(0x40884)	MASK3		PT93CFG		MASK2		PT92CFG	
GPIO Base Address + 0x88(0x40888)	MASK5		PT95CFG		MASK4		PT94CFG	
GPIO Base Address + 0x8C(0x4088C)	MASK7		PT97CFG		MASK6		PT96CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x80(0x40880)	MASK1		SEG27		MASK0		SEG26	
GPIO Base Address + 0x84(0x40884)	MASK3		SEG29		MASK2		SEG28	
GPIO Base Address + 0x88(0x40888)	MASK5		SEG31		MASK4		SEG30	
GPIO Base Address + 0x8C(0x4088C)	MASK7		SEG33		MASK6		SEG32	

LCD Register Address 0x41B04 決定設定為 GPIO Mode 或是 LCD Mode.

19.3. 暫存器功能

19.3.1. PT9 暫存器 0

When GPIO Mode

GPIO Base Address + 0x80 (0x40880)									
Symbol	PT90CFG/ PT91CFG (PT9 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT91OE	PT91IE	PT91DO	PT91DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT90OE	PT90IE	PT90DO	PT90DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述
Bit[19]	PT91OE	PT9.1 Output Enable
		0 關閉
		1 開啟
Bit[18]	PT91IE	PT9.1 Input Enable
		0 關閉
		1 開啟
Bit[17]	PT91DO	PT9.1 Output Data
		0 Output Low
		1 Output High
Bit[16]	PT91DI	PT9.1 Input Data
		0 Input Low
		1 Input High
Bit[03]	PT90OE	PT9.0 Output Enable
		0 關閉
		1 開啟
Bit[02]	PT90IE	PT9.0 Input Enable
		0 關閉
		1 開啟
Bit[01]	PT90DO	PT9.0 Output Data
		0 Output Low
		1 Output High

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
Bit[00]	PT90DI	PT9.0 Input Data
		0 Input Low
		1 Input High

When LCD Mode

GPIO Base Address + 0x80 (0x40880)									
Symbol	SEG26/SEG27 (PT9 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG27 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG26 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23~16]	SEG 27 Data	LCD Segment 27 Data
		Segment Data
Bit[7~0]	SEG 26 Data	LCD Segment 26 Data
		Segment Data

19.3.2. PT9 暫存器 1

When GPIO Mode.

GPIO Base Address + 0x84 (0x40884)									
Symbol	PT92CFG/ PT93CFG (PT9 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT93OE	PT93IE	PT93DO	PT93DI
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT92OE	PT92IE	PT92DO	PT92DI
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[19]	PT93OE	PT9.3 Output Enable
		0 關閉
		1 開啟
Bit[18]	PT93IE	PT9.3 Input Enable
		0 關閉
		1 開啟
Bit[17]	PT93DO	PT9.3 Output Data
		0 Output Low
		1 Output High
Bit[16]	PT93DI	PT9.3 Input Data
		0 Input Low
		1 Input High
Bit[3]	PT92OE	PT9.2 Output Enable
		0 關閉
		1 開啟
Bit[2]	PT92IE	PT9.2 Input Enable

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟
Bit[1]	PT92DO	PT9.2 Output Data	
		0	Output Low
		1	Output High
Bit[0]	PT92DI	PT9.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x84 (0x40884)										
Symbol	SEG28/SEG29 (PT9 Control Register 1)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG29 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG28 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[23:16]	SEG 29 Data	LCD Segment 29 Data Segment Data	
Bit[7:0]	SEG 28 Data	LCD Segment 28 Data Segment Data	

19.3.3. PT9 暫存器 2

When GPIO Mode

GPIO Base Address + 0x88 (0x40888)										
Symbol	PT94CFG/ PT95CFG (PT9 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT95OE	PT95IE	PT95DO	PT95DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT94OE	PT94IE	PT94DO	PT94DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT95OE	PT9.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT95IE	PT9.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT95DO	PT9.5 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT95DI	PT9.5 Input Data	
		0	Input Low

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	Input High
Bit[03]	PT94OE	PT9.4 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT94IE	PT9.4 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT94DO	PT9.4 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT94DI	PT9.4 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x88 (0x40888)									
Symbol	SEG30/SEG31 (PT9 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG31 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG30 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 31 Data	LCD Segment 31 Data Segment Data
Bit[7:0]	SEG 30 Data	LCD Segment 30 Data Segment Data

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



19.3.4. PT9 暫存器 3

When GPIO Mode

GPIO Base Address + 0x8C (0x4088C)									
Symbol	PT96CFG/ PT97CFG (PT9 Control Register 3)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT97OE	PT97IE	PT97DO	PT97DI
RW	R0W-0					RW-0			RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT96OE	PT96IE	PT96DO	PT96DI
RW	R0W-0					RW-0			RW-1

位元	名稱	描述	
Bit[19]	PT97OE	PT9.7 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT97IE	PT9.7 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT97DO	PT9.7 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT97DI	PT9.7 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT96OE	PT9.6 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT96IE	PT9.6 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT96DO	PT9.6 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT96DI	PT9.6 Input Data	
		0	Input Low
		1	Input High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

When LCD Mode

GPIO Base Address + 0x8c (0x4088c)										
Symbol	SEG32/SEG33 (PT9 Control Register 3)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG33 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG32 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述
Bit[23:16]	SEG 33 Data	LCD Segment 33 Data Segment Data
Bit[7:0]	SEG 32 Data	LCD Segment 32 Data Segment Data

20. MCU 通用 GPIO PT10 管理

20.1. 整體總說明

PT10 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳 PWM 或是通訊接腳功能，亦可複用為 LCD 功能輸出接腳，針對不同的複用，需要做不同的設置。IO 接腳不支援內建上拉電阻功能，也不支援中斷輸入功能。

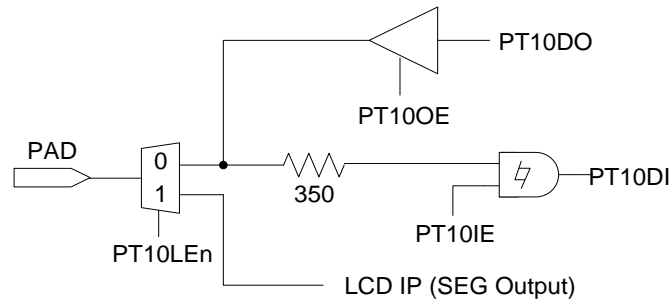


圖 20-1 PT10 功能方框圖

PT10 具有輸入、輸出的功能，且分別有不同的控制器來設置。

輸出模式

控制器 PT10xOE 可設置每個 IO 輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置 <1>，則開啟對應 IO 輸出模式；若被置 <0>，則關閉輸出模式。透過控制位元 PT10xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT10.0~PT10.7。

輸入模式

控制器 PT10xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置 <1>，則開啟對應 IO 接腳的輸入模式；若被置 <0>，則關閉輸入模式。透過控制器 PT10xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，需要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT10.0~PT10.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 SEGx[7:0]則決定 1/8 Duty 資料內容；

若 LCD 為 1/7 Duty 模式，則 SEGx[6:0]則決定 1/7 Duty 資料內容；

若 LCD 為 1/6 Duty 模式，則 SEGx[5:0]則決定 1/6 Duty 資料內容；

若 LCD 為 1/5 Duty 模式，則 SEGx[4:0]則決定 1/5 Duty 資料內容；

若 LCD 為 1/4 Duty 模式，則 SEGx[3:0]則決定 1/4 Duty 資料內容；

若 LCD 為 1/3 Duty 模式，則 SEGx[2:0]則決定 1/3 Duty 資料內容；

說明：上述 x 代表的是 34~41，對應到 SEG34~SEG41。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

20.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x90(0x40890)	MASK1		PT101CFG		MASK0		PT100CFG	
GPIO Base Address + 0x94(0x40894)	MASK3		PT103CFG		MASK2		PT102CFG	
GPIO Base Address + 0x98(0x40898)	MASK5		PT105CFG		MASK4		PT104CFG	
GPIO Base Address + 0x9C(0x4089C)	MASK7		PT107CFG		MASK6		PT106CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x90(0x40890)	MASK1		SEG35		MASK0		SEG34	
GPIO Base Address + 0x94(0x40894)	MASK3		SEG37		MASK2		SEG36	
GPIO Base Address + 0x98(0x40898)	MASK5		SEG39		MASK4		SEG38	
GPIO Base Address + 0x9C(0x4089C)	MASK7		SEG41		MASK6		SEG40	

LCD Register Address 0x41B04 決定設定為 GPIO Mode 或是 LCD Mode.

20.3. 暫存器功能

20.3.1. PT10 暫存器 0

When GPIO Mode

GPIO Base Address + 0x90 (0x40890)									
Symbol	PT100CFG/ PT101CFG (PT10 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT101OE	PT101IE	PT101DO	PT101DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT100OE	PT100IE	PT100DO	PT100DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT101OE	PT10.1 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT101IE	PT10.1 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT101DO	PT10.1 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT101DI	PT10.1 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT100OE	PT10.0 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT100IE	PT10.0 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT100DO	PT10.0 Output Data	
		0	Output Low
		1	Output High

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
Bit[00]	PT100DI	PT10.0 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x90 (0x40890)										
Symbol	SEG34/SEG35 (PT10 Control Register 0)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG35 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG34 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[23:16]	SEG 35 Data	LCD Segment 35 Data	
		Segment Data	
Bit[7:0]	SEG 34 Data	LCD Segment 34 Data	
		Segment Data	

20.3.2. PT10 暫存器 1

When GPIO Mode.

GPIO Base Address + 0x94 (0x40894)										
Symbol	PT102CFG/ PT103CFG (PT10 Control Register 1)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT103OE	PT103IE	PT103DO	PT103DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT102OE	PT102IE	PT102DO	PT102DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT103OE	PT10.3 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT103IE	PT10.3 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT103DO	PT10.3 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT103DI	PT10.3 Input Data	
		0	Input Low
		1	Input High
Bit[3]	PT102OE	PT10.2 Output Enable	
		0	關閉
		1	開啟
Bit[2]	PT102IE	PT10.2 Input Enable	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟
Bit[1]	PT102DO	PT10.2 Output Data	
		0	Output Low
		1	Output High
Bit[0]	PT102DI	PT10.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x94 (0x40894)										
Symbol	SEG36/SEG37 (PT10 Control Register 1)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	SEG37 Data								
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	SEG36 Data								
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[23:16]	SEG 37 Data	LCD Segment 37 Data Segment Data	
Bit[7:0]	SEG 36 Data	LCD Segment 36 Data Segment Data	

20.3.3. PT10 暫存器 2

When GPIO Mode

GPIO Base Address + 0x98 (0x40898)										
Symbol	PT104CFG/ PT105CFG (PT10 Control Register 2)									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK	-	-	-	-	PT105OE	PT105IE	PT105DO	PT105DI	
RW	R0W-0	RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	
名稱	MASK	-	-	-	-	PT104OE	PT104IE	PT104DO	PT104DI	
RW	R0W-0	RW-0							RW-1	

位元	名稱	描述	
Bit[19]	PT105OE	PT10.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT105IE	PT10.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT105DO	PT10.5 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT105DI	PT10.5 Input Data	
		0	Input Low

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	Input High
Bit[03]	PT104OE	PT10.4 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT104IE	PT10.4 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT104DO	PT10.4 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT104DI	PT10.4 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0x98 (0x40898)									
Symbol	SEG38/SEG39 (PT10 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG39 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG38 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 39 Data	LCD Segment 39 Data Segment Data
Bit[7:0]	SEG 38 Data	LCD Segment 38 Data Segment Data

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



20.3.4. PT10 暫存器 3

When GPIO Mode

GPIO Base Address + 0x9C (0x4089C)									
PT106CFG/ PT107CFG (PT10 Control Register 3)									
Symbol	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT107OE	PT107IE	PT107DO	PT107DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT106OE	PT106IE	PT106DO	PT106DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT107OE	PT10.7 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT107IE	PT10.7 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT107DO	PT10.7 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT107DI	PT10.7 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT106OE	PT10.6 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT106IE	PT10.6 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT106DO	PT10.6 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT106DI	PT10.6 Input Data	
		0	Input Low
		1	Input High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

When LCD Mode

GPIO Base Address + 0x9C (0x4089C)									
SEG40/SEG41 (PT10 Control Register 3)									
Symbol									
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	SEG41 Data							
RW	R0W-0	RW-0							RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	SEG40 Data							
RW	R0W-0	RW-0							RW-1

位元	名稱	描述
Bit[23:16]	SEG 41 Data	LCD Segment 41 Data Segment Data
Bit[7:0]	SEG 40 Data	LCD Segment 40 Data Segment Data

21. MCU 通用 GPIO PT13 管理

21.1. 整體總說明

PT13 具有 8 個 IO 接腳，可以作為通用的普通 IO 接腳亦可複用為 LCD 功能輸出接腳。針對不同的複用，需要做不同的設置。

PT13 具有輸入、輸出的功能，且分別有不同的控制器來設置。

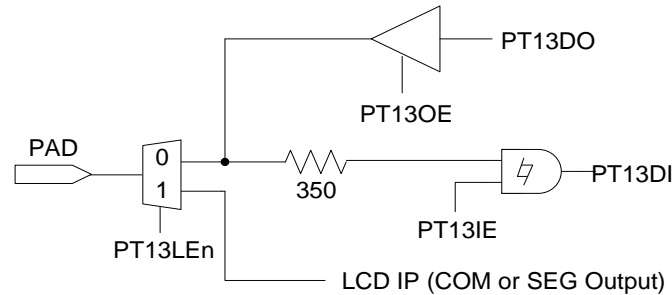


圖 21-1 PT13 功能方框圖

輸出模式

控控制器 PT13xOE 可設置每個 IO 輸出模式的開啟與關閉，每一位元對應一個 IO 接腳。當 IO 對應位元被置<1>，則開啟對應 IO 輸出模式；若被置<0>，則關閉輸出模式。透過控制位元 PT13xDO 來控制對應 IO 接腳的輸出狀態為 1 或 0。在低功耗模式下，若 IO 必須開啟輸出模式，可根據外圍電路來設置輸出狀態，來減低晶片功耗。此模式下不能同時開啟輸入、輸出模式，因而在開啟輸出模式時，需要關閉 IO 的輸入模式。

說明：上述 x 代表的是 0~7，對應到 PT13.0~PT13.7

輸入模式

控制器 PT13xIE 可設置每個 IO 接腳輸入模式的開啟與關閉，每一位元對應一個 IO 接腳。當控制器對應位元被置<1>，則開啟對應 IO 接腳的輸入模式；若被置<0>，則關閉輸入模式。透過控制器 PT13xDI 可讀取當前對應 IO 接腳的輸入狀態為 1 或 0。當 IO 被設置為輸入模式，要接入外部上拉電阻，不能允許 IO 接腳出現浮接狀態，以免造成晶片產生漏電現象；特別是在低功耗模式下，建議將 IO 接腳設置為輸入模式。在開啟輸入模式前，需要關閉對應 IO 接腳的輸出模式。

說明：上述 x 代表的是 0~7，對應到 PT13.0~PT13.7。

LCD 模式

控制器 SEGx[7:0]決定 LCD SEGMENT 輸出資料，

若 LCD 為 1/8 Duty 模式，則 PT13 全部設計為 COM PORT 使用；

SEG0 只支援 1/3 duty 以及 1/4duty，

SEG1 只支援 1/3 duty、1/4 duty 以及 1/5duty，

SEG42 只支援 1/3 duty、1/4 duty、1/5duty 以及 1/6duty，

SEG43 只支援 1/3 duty、1/4 duty、1/5duty、1/6duty、以及 1/7 duty。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

21.2. 暫存器位址

GPIO Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0xC0(0x408C0)	MASK1		PT131CFG		MASK0		PT130CFG	
GPIO Base Address + 0xC4(0x408C4)	MASK3		PT133CFG		MASK2		PT132CFG	
GPIO Base Address + 0xC8(0x408C8)	MASK5		PT135CFG		MASK4		PT134CFG	
GPIO Base Address + 0xCC(0x408CC)	MASK5		PT137CFG		MASK4		PT136CFG	

LCD Mode Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0xC8(0x408C8)	MASK5		SEG1		MASK4		SEG0	
GPIO Base Address + 0xCC(0x408CC)	MASK5		SEG43		MASK4		SEG42	

LCD Register Address 0x41B08 決定設定為 GPIO Mode 或是 LCD Mode.

21.3. 暫存器功能

21.3.1. PT13 暫存器 0

When GPIO Mode

GPIO Base Address + 0xC0 (0x408C0)									
Symbol	PT130CFG/ PT131CFG (PT13 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT131OE	PT131IE	PT131DO	PT131DI
RW	R0W-0				RW-0				RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT130OE	PT130IE	PT130DO	PT130DI
RW	R0W-0				RW-0				RW-1

位元	名稱	描述	
Bit[19]	PT131OE	PT13.1 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT131IE	PT13.1 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT131DO	PT13.1 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT131DI	PT13.1 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT130OE	PT13.0 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT130IE	PT13.0 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT130DO	PT13.0 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT130DI	PT13.0 Input Data	
		0	Input Low
		1	Input High

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

When LCD Mode

PT13.0=COM0、PT13.1=COM1。

21.3.2. PT13 暫存器 1

When GPIO Mode

GPIO Base Address + 0xC4 (0x408C4)									
Symbol	PT132CFG/ PT133CFG (PT13 Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT133OE	PT133IE	PT133DO	PT133DI
RW	R0W-0				RW-0				RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT132OE	PT132IE	PT132DO	PT132DI
RW	R0W-0				RW-0				RW-1

位元	名稱	描述	
Bit[19]	PT133OE	PT13.3 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT133IE	PT13.3 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT133DO	PT13.3 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT133DI	PT13.3 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT132OE	PT13.2 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT132IE	PT13.2 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT132DO	PT13.2 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT132DI	PT13.2 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

PT13.2=COM2、PT13.3=COM3。

21.3.3. PT13 暫存器 2

When GPIO Mode

GPIO Base Address + 0xC8 (0x408C8)									
Symbol	PT134CFG/ PT135CFG (PT13 Control Register 2)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

名稱	MASK	-	-	-	-	PT135OE	PT135IE	PT135DO	PT135DI
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT134OE	PT134IE	PT134DO	PT134DI
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述	
Bit[19]	PT135OE	PT13.5 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT135IE	PT13.5 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT135DO	PT13.5 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT135DI	PT13.5 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT134OE	PT13.4 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT134IE	PT13.4 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT134DO	PT13.4 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT134DI	PT13.4 Input Data	
		0	Input Low
		1	Input High

When LCD Mode

GPIO Base Address + 0xC8 (0x408C8)									
SEG0/SEG1 (PT13 Control Register 2)									
Symbol	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-							SEG1 Data
RW	R0W-0	RW-0						RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-						SEG0 Data
RW	R0W-0	RW-0						RW-1	

位元	名稱	描述
Bit[20:16]	SEG 1 Data	LCD Segment 1 Data (support 1/3 or 1/4 or 1/5 duty mode) Segment Data
Bit[03:00]	SEG 0 Data	LCD Segment 0 Data (support 1/3 or 1/4 duty mode) Segment Data

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



21.3.4. PT13 暫存器 3

When GPIO Mode

GPIO Base Address + 0xCC (0x408CC)									
PT136CFG/ PT137CFG (PT13 Control Register 3)									
Symbol	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	PT137OE	PT137IE	PT137DO	PT137DI
RW	R0W-0					RW-0			RW-1
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
名稱	MASK	-	-	-	-	PT136OE	PT136IE	PT136DO	PT136DI
RW	R0W-0					RW-0			RW-1

位元	名稱	描述	
Bit[19]	PT137OE	PT13.7 Output Enable	
		0	關閉
		1	開啟
Bit[18]	PT137IE	PT13.7 Input Enable	
		0	關閉
		1	開啟
Bit[17]	PT137DO	PT13.7 Output Data	
		0	Output Low
		1	Output High
Bit[16]	PT137DI	PT13.7 Input Data	
		0	Input Low
		1	Input High
Bit[03]	PT136OE	PT13.6 Output Enable	
		0	關閉
		1	開啟
Bit[02]	PT136IE	PT13.6 Input Enable	
		0	關閉
		1	開啟
Bit[01]	PT136DO	PT13.6 Output Data	
		0	Output Low
		1	Output High
Bit[00]	PT136DI	PT13.6 Input Data	
		0	Input Low
		1	Input High

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

When LCD Mode

GPIO Base Address + 0xCC (0x408CC)											
Symbol	SEG42/SEG43 (PT13 Control Register 3)										
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]		
名稱	MASK	-	SEG43 Data								
RW	R0W-0		RW-0							RW-1	
Bit	[15:08]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]		
名稱	MASK	-	-	SEG42 Data							
RW	R0W-0		RW-0							RW-1	

位元	名稱	描述
Bit[22:16]	SEG 43 Data	LCD Segment 43 Data (support 1/3 or 1/4 or 1/5 or 1/6 or 1/7 duty mode) Segment Data
Bit[05:00]	SEG 42 Data	LCD Segment 42 Data (support 1/3 or 1/4 or 1/5 or 1/6 duty mode) Segment Data

22. MCU 通用 GPIO 複用功能管理

22.1. 整體總說明

晶片具有多組通用 IO 接腳大多具有複用功能，需要暫存器控制複用功能的開啟與關閉。本章節介紹 IO 複用功能的控制。IO 都具有多個複用功能，但是一般同一時間只能設置某個功能有效，所以在不需用到複用功能時，請記得關閉複用功能，以便作為其他功能使用。也有一些是多個複用功能組合使用，如 PT2，在被設置為外部中斷輸入時，同樣也可配置為 I²C、SPI、UART 等串列接腳，切記要同樣是輸入才行，這樣可以通過通訊信號配合外部中斷功能，實現由通訊產生的外部中斷功能。複用功能通常都以各群組為單位才能使用其功能，而且每次只能選擇其中一組使用。如欲使用 SPI 功能時，CS_3、CK_3、MISO_3、MOSI_3 為第一組模塊，CS_4、CK_4、MISO_4、MOSI_4 為第二組模塊，其他模組依此類推。而 SPI 的功能使用上，可以依照使用者設定需求，選擇第一組或是第二組使用，但是同一時間上只能設定一組使用。當使用者需要同時使用通訊 SPI、I²C、UART 等功能時，則可以設定成 SPI 使用第一組模塊(CS_3、CK_3、MISO_3、MOSI_3)，I²C 使用第三組模塊(SCL_7、SDA_7)，UART 使用第四組模塊(Tx2_4、Rx2_4)，如此便可以透過不同接腳設定達到同時支援效果。下表列出所有 IO 接腳的複用功能，及複用功能的優先權級別，0 代表最高級別，6 代表最低級別。

Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT1.0	INT1.0	DIO	TCI1_1		CS_1	SCL_1	Tx_1		PWM0_1
PT1.1	INT1.1	DIO	TCI2_1		CK_1	SDA_1	Rx_1		PWM1_1
PT1.2	INT1.2	DIO	TCI1_2		MISO_1	SCL_2	Tx2_1		PWM2_1
PT1.3	INT1.3	DIO	TCI2_2		MOSI_1	SDA_2	Rx2_1		PWM3_1
PT1.4	INT1.4	DIO	TCI1_3		CS_2	SCL_3	Tx_2		PWM0_2
PT1.5	INT1.5	DIO	TCI2_3		CK_2	SDA_3	Rx_2		PWM1_2
PT1.6	INT1.6	DIO	TCI1_4		MISO_2	SCL_4	Tx2_2		PWM2_2
PT1.7	INT1.7	DIO	TCI2_4		MOSI_2	SDA_4	Rx2_2		PWM3_2
PT2.0	INT2.0	DIO	TCI1_5		CS_3	SCL_5	Tx_3		PWM0_3
PT2.1	INT2.1	DIO	TCI2_5		CK_3	SDA_5	Rx_3		PWM1_3
PT2.2	INT2.2	DIO	TCI1_6		MISO_3	SCL_6	Tx2_3		PWM2_3
PT2.3	INT2.3	DIO	TCI2_6	LVDOO	MOSI_3	SDA_6	Rx2_3		PWM3_3
PT2.4	INT2.4	DIO	TCI1_7	LS_XOUT	CS_4	SCL_7	Tx_4		PWM0_4
PT2.5	INT2.5	DIO	TCI2_7	LS_XIN	CK_4	SDA_7	Rx_4		PWM1_4
PT2.6	INT2.6	DIO	TCI1_8	HS_XIN	MISO_4	SCL_8	Tx2_4		PWM2_4
PT2.7	INT2.7	DIO	TCI2_8	HS_XOUT	MOSI_4	SDA_8	Rx2_4		PWM3_4
PT3.0	INT3.0	DIO		ECK					
PT3.1	INT3.1	DIO		EDIO					
PT3.2	INT3.2	DIOAI						AIO4	
PT3.3	INT3.3	DIOAI						AIO5	
PT3.4	INT3.4	DIOAI						AIO6	
PT3.5	INT3.5	DIOAI						AIO7	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT3.6	INT3.6	DIOAIO						REFO	
PT3.7	INT3.7	DIOAI						AIO8/LVDIN	
AIO0		AI						AIO0	
AIO1		AI						AIO1	
AIO2		AI						AIO2	
AIO3		AI						AIO3	
PT13.0		DIOAO		COM 0					
PT13.1		DIOAO		COM 1					
PT13.2		DIOAO		COM 2					
PT13.3		DIOAO		COM 3					
PT13.4		DIOAO		COM 4/SEG 0					
PT13.5		DIOAO		COM 5/SEG 1					
PT13.6		DIOAO		COM 6/SEG 42					
PT13.7		DIOAO		COM 7/SEG 43					
PT6.0		DIOAO	TCI3_1	SEG 2	CS_5		Tx_5		PWM0_5
PT6.1		DIOAO		SEG 3	CK_5		Rx_5		PWM1_5
PT6.2		DIOAO	TCI3_2	SEG 4	MISO_5		Tx2_5		PWM2_5
PT6.3		DIOAO		SEG 5	MOSI_5		Rx2_5		PWM3_5
PT6.4		DIOAO		SEG 6					
PT6.5		DIOAO		SEG 7					
PT6.6		DIOAO		SEG 8					
PT6.7		DIOAO		SEG 9					
PT7.0		DIOAO		SEG 10					
PT7.1		DIOAO		SEG 11					
PT7.2		DIOAO		SEG 12					
PT7.3		DIOAO		SEG 13					
PT7.4		DIOAO	TCI3_3	SEG 14	CS_6		Tx_6		PWM0_6
PT7.5		DIOAO		SEG 15	CK_6		Rx_6		PWM1_6
PT7.6		DIOAO	TCI3_4	SEG 16	MISO_6		Tx2_6		PWM2_6
PT7.7		DIOAO		SEG 17	MOSI_6		Rx2_6		PWM3_6
PT8.0		DIOAO		SEG 18	CS_8		Tx_8		PWM0_8
PT8.1		DIOAO		SEG 19	CK_8		Rx_8		PWM1_8
PT8.2		DIOAO		SEG 20	MISO_8		Tx2_8		PWM2_8
PT8.3		DIOAO		SEG 21	MOSI_8		Rx2_8		PWM3_8
PT8.4		DIOAO		SEG 22					

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



Function	INT	GPIO	Timer C Capture	Special Function	SPI	I ² C	UART	Analog	Timer B/B2 PWM
Output Priority	I/P	I/P	I/P	0	1	2	3	4	5
PT8.5		DIOAO		SEG 23					
PT8.6		DIOAO		SEG 24					
PT8.7		DIOAO		SEG 25					
PT9.0		DIOAO	TCI3_5	SEG 26	CS_7		Tx_7		PWM0_7
PT9.1		DIOAO		SEG 27	CK_7		Rx_7		PWM1_7
PT9.2		DIOAO	TCI3_6	SEG 28	MISO_7		Tx2_7		PWM2_7
PT9.3		DIOAO		SEG 29	MOSI_7		Rx2_7		PWM3_7
PT9.4		DIOAO		SEG 30					
PT9.5		DIOAO		SEG 31					
PT9.6		DIOAO		SEG 32					
PT9.7		DIOAO		SEG 33					
PT10.0		DIOAO		SEG 34					
PT10.1		DIOAO		SEG 35					
PT10.2		DIOAO		SEG 36					
PT10.3		DIOAO		SEG 37					
PT10.4		DIOAO	TCI3_7	SEG 38					
PT10.5		DIOAO		SEG 39					
PT10.6		DIOAO	TCI3_8	SEG 40					
PT10.7		DIOAO		SEG 41					

表 22-1 IO 接腳複用功能分佈及優先級別

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

22.2. 暫存器位址

GPIO Register Address	31	24	23	16	15	8	7	0
GPIO Base Address + 0x40(0x40840)	MASK1		GPIOMCR1		MASK0		GPIOMCR0	
GPIO Base Address + 0x44(0x40844)	MASK3		GPIOMCR3		MASK2		GPIOMCR2	
GPIO Base Address + 0x48(0x40848)	MASK5		GPIOMCR5		MASK4		GPIOMCR4	
GPIO Base Address + 0x4C(0x4084C)	MASK7		GPIOMCR7		MASK6		GPIOMCR6	

22.3. 暫存器功能

22.3.1. GPIO 複用功能控制暫存器 0

GPIO Base Address + 0x40 (0x40840)							
Symbol	GPIOMCR0/ GPIOMCR1 (GPIO multiplex Control Register 0)						
Bit	[31:24]	[23:21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	-	-	-	-	Rsv
RW	R0W-0	-	-	-	-	-	RW-0
Bit	[15:08]	[07:05]	[04:02]			[01]	[00]
名稱	MASK	PTCTC	PTPW			PTPW1E	PTPW0E
RW	R0W-0	RW-0					

位元	名稱	描述																																				
Bit[7:5]	PTCTC	捕捉比較器信號輸入端 IO 選擇																																				
		<table border="1"> <thead> <tr> <th>PTCTC[2:0]</th> <th>TCI1</th> <th>TCI2</th> <th>TCI3</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>PT1.0</td> <td>PT1.1</td> <td>PT6.0</td> </tr> <tr> <td>001</td> <td>PT1.2</td> <td>PT1.3</td> <td>PT6.2</td> </tr> <tr> <td>010</td> <td>PT1.4</td> <td>PT1.5</td> <td>PT7.4</td> </tr> <tr> <td>011</td> <td>PT1.6</td> <td>PT1.7</td> <td>PT7.6</td> </tr> <tr> <td>100</td> <td>PT2.0</td> <td>PT2.1</td> <td>PT9.0</td> </tr> <tr> <td>101</td> <td>PT2.2</td> <td>PT2.3</td> <td>PT9.2</td> </tr> <tr> <td>110</td> <td>PT2.4</td> <td>PT2.5</td> <td>PT10.4</td> </tr> <tr> <td>111</td> <td>PT2.6</td> <td>PT2.7</td> <td>PT10.6</td> </tr> </tbody> </table>	PTCTC[2:0]	TCI1	TCI2	TCI3	000	PT1.0	PT1.1	PT6.0	001	PT1.2	PT1.3	PT6.2	010	PT1.4	PT1.5	PT7.4	011	PT1.6	PT1.7	PT7.6	100	PT2.0	PT2.1	PT9.0	101	PT2.2	PT2.3	PT9.2	110	PT2.4	PT2.5	PT10.4	111	PT2.6	PT2.7	PT10.6
		PTCTC[2:0]	TCI1	TCI2	TCI3																																	
		000	PT1.0	PT1.1	PT6.0																																	
		001	PT1.2	PT1.3	PT6.2																																	
		010	PT1.4	PT1.5	PT7.4																																	
		011	PT1.6	PT1.7	PT7.6																																	
		100	PT2.0	PT2.1	PT9.0																																	
		101	PT2.2	PT2.3	PT9.2																																	
110	PT2.4	PT2.5	PT10.4																																			
111	PT2.6	PT2.7	PT10.6																																			
Bit[4:2]	PTPW	PWM 輸出端 IO 選擇																																				
		<table border="1"> <thead> <tr> <th>PTPW[2:0]</th> <th>PWM0</th> <th>PWM1</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>PT1.0</td> <td>PT1.1</td> </tr> <tr> <td>001</td> <td>PT1.4</td> <td>PT1.5</td> </tr> <tr> <td>010</td> <td>PT2.0</td> <td>PT2.1</td> </tr> <tr> <td>011</td> <td>PT2.4</td> <td>PT2.5</td> </tr> <tr> <td>100</td> <td>PT6.0</td> <td>PT6.1</td> </tr> <tr> <td>101</td> <td>PT7.4</td> <td>PT7.5</td> </tr> <tr> <td>110</td> <td>PT9.0</td> <td>PT9.1</td> </tr> <tr> <td>111</td> <td>PT8.0</td> <td>PT8.1</td> </tr> </tbody> </table>	PTPW[2:0]	PWM0	PWM1	000	PT1.0	PT1.1	001	PT1.4	PT1.5	010	PT2.0	PT2.1	011	PT2.4	PT2.5	100	PT6.0	PT6.1	101	PT7.4	PT7.5	110	PT9.0	PT9.1	111	PT8.0	PT8.1									
		PTPW[2:0]	PWM0	PWM1																																		
		000	PT1.0	PT1.1																																		
		001	PT1.4	PT1.5																																		
		010	PT2.0	PT2.1																																		
		011	PT2.4	PT2.5																																		
		100	PT6.0	PT6.1																																		
		101	PT7.4	PT7.5																																		
110	PT9.0	PT9.1																																				
111	PT8.0	PT8.1																																				
Bit[01]	PTPW1E	PWM 1 IO 輸出開啟控制																																				
		<table border="1"> <tbody> <tr> <td>0</td> <td>關閉(IO 沒有輸出)</td> </tr> <tr> <td>1</td> <td>開啟(輸出由 PTPW 設置)</td> </tr> </tbody> </table>	0	關閉(IO 沒有輸出)	1	開啟(輸出由 PTPW 設置)																																
0	關閉(IO 沒有輸出)																																					
1	開啟(輸出由 PTPW 設置)																																					
Bit[00]	PTPW0E	PWM 0 IO 輸出開啟控制																																				
		<table border="1"> <tbody> <tr> <td>0</td> <td>關閉(IO 沒有輸出)</td> </tr> <tr> <td>1</td> <td>開啟(輸出有 PTPW 設置)</td> </tr> </tbody> </table>	0	關閉(IO 沒有輸出)	1	開啟(輸出有 PTPW 設置)																																
0	關閉(IO 沒有輸出)																																					
1	開啟(輸出有 PTPW 設置)																																					

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



22.3.2. GPIO 複用功能控制暫存器 1

GPIO Base Address + 0x44 (0x40844)				
Symbol	GPIOMCR2/ GPIOMCR3 (GPIO Multiplex Control Register 1)			
Bit	[31:24]	[23:20]	[19:17]	[16]
名稱	MASK	-	I2CPTS	I2CPTEn
RW	R0W-0	-	RW-0	
Bit	[15:08]	[07:05]	[04]	[03:01]
名稱	MASK	PTCSP	PTSPE	PTUR
RW	R0W-0	RW-0		

位元	名稱	描述																																													
Bit[19:17]	I2CPTS	I ² C 通訊 IO 選擇																																													
		<table border="1"> <thead> <tr> <th>I2CPTS[2:0]</th> <th>SCL</th> <th>SDA</th> </tr> </thead> <tbody> <tr><td>000</td><td>PT1.0</td><td>PT1.1</td></tr> <tr><td>001</td><td>PT1.2</td><td>PT1.3</td></tr> <tr><td>010</td><td>PT1.4</td><td>PT1.5</td></tr> <tr><td>011</td><td>PT1.6</td><td>PT1.7</td></tr> <tr><td>100</td><td>PT2.0</td><td>PT2.1</td></tr> <tr><td>101</td><td>PT2.2</td><td>PT2.3</td></tr> <tr><td>110</td><td>PT2.4</td><td>PT2.5</td></tr> <tr><td>111</td><td>PT2.6</td><td>PT2.7</td></tr> </tbody> </table>	I2CPTS[2:0]	SCL	SDA	000	PT1.0	PT1.1	001	PT1.2	PT1.3	010	PT1.4	PT1.5	011	PT1.6	PT1.7	100	PT2.0	PT2.1	101	PT2.2	PT2.3	110	PT2.4	PT2.5	111	PT2.6	PT2.7																		
		I2CPTS[2:0]	SCL	SDA																																											
		000	PT1.0	PT1.1																																											
		001	PT1.2	PT1.3																																											
		010	PT1.4	PT1.5																																											
		011	PT1.6	PT1.7																																											
		100	PT2.0	PT2.1																																											
101	PT2.2	PT2.3																																													
110	PT2.4	PT2.5																																													
111	PT2.6	PT2.7																																													
Bit[16]	I2CPTEn	I ² C 通訊 IO 複用功能開啟控制																																													
		<table border="1"> <tbody> <tr> <td>0</td> <td>關閉 (無信號輸出)</td> </tr> <tr> <td>1</td> <td>開啟 (IO 複用為 I²C 通訊接腳 · IO 由 I2CPTS 設置)</td> </tr> </tbody> </table>	0	關閉 (無信號輸出)	1	開啟 (IO 複用為 I ² C 通訊接腳 · IO 由 I2CPTS 設置)																																									
0	關閉 (無信號輸出)																																														
1	開啟 (IO 複用為 I ² C 通訊接腳 · IO 由 I2CPTS 設置)																																														
Bit[7:5]	PTCSP	SPI 通訊 IO 選擇																																													
		<table border="1"> <thead> <tr> <th>PTCSP[2:0]</th> <th>CS</th> <th>CK</th> <th>MISO</th> <th>MOSI</th> </tr> </thead> <tbody> <tr><td>000</td><td>PT1.0</td><td>PT1.1</td><td>PT1.2</td><td>PT1.3</td></tr> <tr><td>001</td><td>PT1.4</td><td>PT1.5</td><td>PT1.6</td><td>PT1.7</td></tr> <tr><td>010</td><td>PT2.0</td><td>PT2.1</td><td>PT2.2</td><td>PT2.3</td></tr> <tr><td>011</td><td>PT2.4</td><td>PT2.5</td><td>PT2.6</td><td>PT2.7</td></tr> <tr><td>100</td><td>PT6.0</td><td>PT6.1</td><td>PT6.2</td><td>PT6.3</td></tr> <tr><td>101</td><td>PT7.4</td><td>PT7.5</td><td>PT7.6</td><td>PT7.7</td></tr> <tr><td>110</td><td>PT9.0</td><td>PT9.1</td><td>PT9.2</td><td>PT9.3</td></tr> <tr><td>111</td><td>PT8.0</td><td>PT8.1</td><td>PT8.2</td><td>PT8.3</td></tr> </tbody> </table>	PTCSP[2:0]	CS	CK	MISO	MOSI	000	PT1.0	PT1.1	PT1.2	PT1.3	001	PT1.4	PT1.5	PT1.6	PT1.7	010	PT2.0	PT2.1	PT2.2	PT2.3	011	PT2.4	PT2.5	PT2.6	PT2.7	100	PT6.0	PT6.1	PT6.2	PT6.3	101	PT7.4	PT7.5	PT7.6	PT7.7	110	PT9.0	PT9.1	PT9.2	PT9.3	111	PT8.0	PT8.1	PT8.2	PT8.3
		PTCSP[2:0]	CS	CK	MISO	MOSI																																									
		000	PT1.0	PT1.1	PT1.2	PT1.3																																									
		001	PT1.4	PT1.5	PT1.6	PT1.7																																									
		010	PT2.0	PT2.1	PT2.2	PT2.3																																									
		011	PT2.4	PT2.5	PT2.6	PT2.7																																									
		100	PT6.0	PT6.1	PT6.2	PT6.3																																									
101	PT7.4	PT7.5	PT7.6	PT7.7																																											
110	PT9.0	PT9.1	PT9.2	PT9.3																																											
111	PT8.0	PT8.1	PT8.2	PT8.3																																											
MISO: Master input mode, Slave output mode.																																															
MOSI: Master output mode, Slave input mode.																																															
Bit[04]	PTSPE	SPI 通訊 IO 複用功能開啟控制																																													
		<table border="1"> <tbody> <tr> <td>0</td> <td>關閉(只作為普通 IO)</td> </tr> <tr> <td>1</td> <td>開啟(IO 複用為 SPI 通訊接腳 · 通訊 IO 由 PTCSP 設置)</td> </tr> </tbody> </table>	0	關閉(只作為普通 IO)	1	開啟(IO 複用為 SPI 通訊接腳 · 通訊 IO 由 PTCSP 設置)																																									
0	關閉(只作為普通 IO)																																														
1	開啟(IO 複用為 SPI 通訊接腳 · 通訊 IO 由 PTCSP 設置)																																														
Bit[3:1]	PTUR	UART 通訊 IO 選擇																																													
		<table border="1"> <thead> <tr> <th>PTUR[2:0]</th> <th>TX</th> <th>RX</th> </tr> </thead> <tbody> <tr><td>000</td><td>PT1.0</td><td>PT1.1</td></tr> <tr><td>001</td><td>PT1.4</td><td>PT1.5</td></tr> <tr><td>010</td><td>PT2.0</td><td>PT2.1</td></tr> <tr><td>011</td><td>PT2.4</td><td>PT2.5</td></tr> <tr><td>100</td><td>PT6.0</td><td>PT6.1</td></tr> <tr><td>101</td><td>PT7.4</td><td>PT7.5</td></tr> <tr><td>110</td><td>PT9.0</td><td>PT9.1</td></tr> <tr><td>111</td><td>PT8.0</td><td>PT8.1</td></tr> </tbody> </table>	PTUR[2:0]	TX	RX	000	PT1.0	PT1.1	001	PT1.4	PT1.5	010	PT2.0	PT2.1	011	PT2.4	PT2.5	100	PT6.0	PT6.1	101	PT7.4	PT7.5	110	PT9.0	PT9.1	111	PT8.0	PT8.1																		
		PTUR[2:0]	TX	RX																																											
		000	PT1.0	PT1.1																																											
		001	PT1.4	PT1.5																																											
		010	PT2.0	PT2.1																																											
		011	PT2.4	PT2.5																																											
		100	PT6.0	PT6.1																																											
101	PT7.4	PT7.5																																													
110	PT9.0	PT9.1																																													
111	PT8.0	PT8.1																																													

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

Bit[00]	PTURE	EUART 通訊 IO 複用功能開啟控制	
		0	關閉(只作為普通 IO)
		1	開啟(IO 接腳複用為 UART 通訊接腳，通訊 IO 由 PTUR 設置)

22.3.3. GPIO 複用功能控制暫存器 2

GPIO Base Address + 0x48 (0x40848)						
Symbol	GPIOMCR4/GPIOMCR5 (GPIO Multiplex Control Register 2)					
Bit	[31:16]					
名稱	-					
RW	-					
Bit	[15:08]	[7:6]	[5]	[4:2]	[1]	[0]
名稱	MASK	-	PTCI3E	PTPW2	PTPW3E	PTPW2E
RW	R0W-0	-	RW-0			

位元	名稱	描述		
Bit[05]	PTCI3E	TCI3 模式控制		
		0	TCI3 與 TCI1 相同	
		1	TCI3 配置透過 PTCTC	
Bit[04:02]	PTPW2	PWM 輸出 IO 選擇		
		PTPW2[2:0]	PWM2	PWM3
		000	PT1.2	PT1.3
		001	PT1.6	PT1.7
		010	PT2.2	PT2.3
		011	PT2.6	PT2.7
		100	PT6.2	PT6.3
		101	PT7.6	PT7.7
		110	PT9.2	PT9.3
111	PT8.2	PT8.3		
Bit[01]	PTPW3E	GPIO PWM3 控制開關		
		0	關閉	
		1	開啟	
Bit[00]	PTPW2E	GPIO PWM2 控制開關		
		0	關閉	
		1	開啟	

22.3.4. GPIO 複用功能控制暫存器 3

GPIO Base Address + 0x4C (0x4084C)				
Symbol	GPIOMCR6/GPIOMCR7 (GPIO Multiplex Control Register 3)			
Bit	[31:16]			
名稱	-			
RW	-			
Bit	[15:08]	[7:4]	[3:1]	[0]
名稱	MASK	-	PTUR2	PTUR2E
RW	R0W-0	-	RW-0	

位元	名稱	描述																											
Bit[3:1]	PTUR2	UART2 通訊 IO 選擇																											
		<table border="1"> <thead> <tr> <th>PTUR2[2:0]</th> <th>TX2</th> <th>RX2</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>PT1.2</td> <td>PT1.3</td> </tr> <tr> <td>001</td> <td>PT1.6</td> <td>PT1.7</td> </tr> <tr> <td>010</td> <td>PT2.2</td> <td>PT2.3</td> </tr> <tr> <td>011</td> <td>PT2.6</td> <td>PT2.7</td> </tr> <tr> <td>100</td> <td>PT6.2</td> <td>PT6.3</td> </tr> <tr> <td>101</td> <td>PT7.6</td> <td>PT7.7</td> </tr> <tr> <td>110</td> <td>PT9.2</td> <td>PT9.3</td> </tr> <tr> <td>111</td> <td>PT8.2</td> <td>PT8.3</td> </tr> </tbody> </table>	PTUR2[2:0]	TX2	RX2	000	PT1.2	PT1.3	001	PT1.6	PT1.7	010	PT2.2	PT2.3	011	PT2.6	PT2.7	100	PT6.2	PT6.3	101	PT7.6	PT7.7	110	PT9.2	PT9.3	111	PT8.2	PT8.3
		PTUR2[2:0]	TX2	RX2																									
		000	PT1.2	PT1.3																									
		001	PT1.6	PT1.7																									
		010	PT2.2	PT2.3																									
		011	PT2.6	PT2.7																									
		100	PT6.2	PT6.3																									
		101	PT7.6	PT7.7																									
110	PT9.2	PT9.3																											
111	PT8.2	PT8.3																											
Bit[0]	PTUR2E	GPIO UART2 控制開關																											
		0	關閉																										
		1	開啟																										

注意事項：

- PTSPE 與 PTCSP 相關之 SPI I/O Port 具有最高優先權，當相關 I/O Port 被選擇為 SPI 用途後，其它 IP 與 GPIO 設定均為無效。
- I2CPTEn 與 I2CPTS 相關之 I²C I/O Port 具有次高優先權，當相關 I/O Port 被選擇為 I²C 用途後，除了 SPI 之其它 IP 與 GPIO 設定均為無效。
- 只限定 I/O Port 的輸出部分，UART 為第三優先權，ADC 為第四優先權，PWM 為第五優先權，GPIO 為最低優先權。

23. MCU $\Sigma\Delta$ 24 位元類比數位轉換器 ADC

23.1. 整體總說明

晶片帶有一個嵌入式的高效 24 位元類比數位轉換器(24-bit $\Sigma\Delta$ ADC)。ADC 前置一個低噪聲、可編程增益放大器(Low Noise PGA)，被用來放大輸入訊號。ADC 增益設定範圍為 1 ~ 128。ADC 的採樣頻率可通過暫存器編程設定，所設計的採樣頻率建議最高為 1MHz。它有一個三階調節器用於過濾調節器的量子化雜訊。ADC 的過採樣率可編程範圍是 64~32768。它是設計用來測量輸出信號非常小的感應器，例如應變計、壓力錶、和工業處理控制。注意，雖然 ADC 採樣率可以藉由設置 HS_CK 頻率源來做更高的採樣率選擇，ADC 時脈源為 HS_CK;如 HAO 在 4.147MHz 與除頻器 4 為規格書中 ENOB 規格之測試條件，較高的 ADC 時脈可能造成低於規格的結果，建議除頻後，採樣率為 250kHz~1MHz 左右。

特性：

可設置採樣頻率 250kHz~1MHz

解析度高達 21 位元的有效位元數(ENOB)；

最低輸入噪音為 65nV RMS；

可設置超採樣頻率為 64~32768；

最高輸出率為 15kHz；

內建低噪音可編程增益放大器，增益倍數為 1~128；

內建溫度感應器；

內建 4 位元 DAC 來調整偏移；

三階梳狀濾波器；

HY16F3913 User's Guide

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

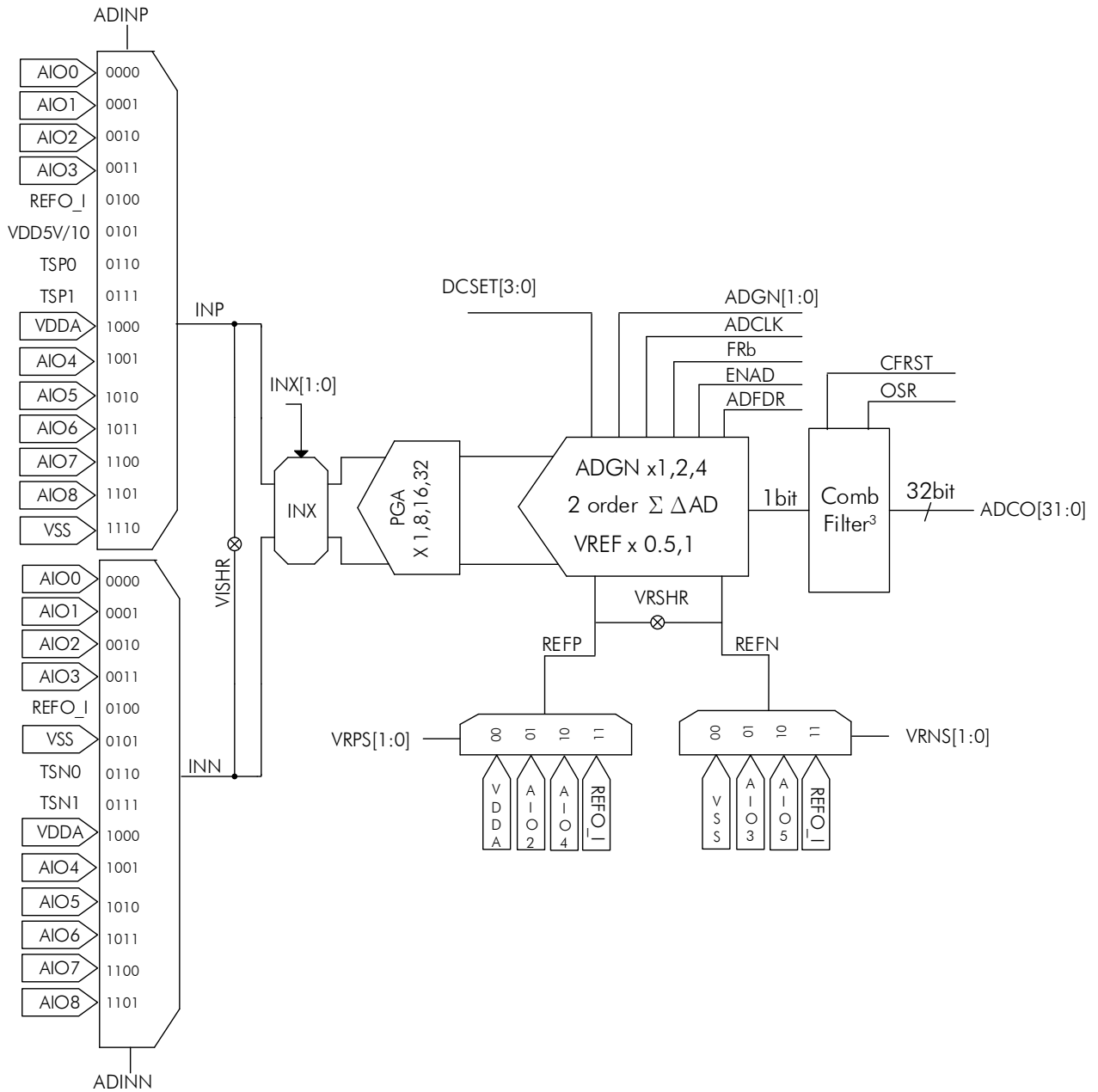


圖 23-1 ADC 功能方框圖

23.1.1. 全差動信號輸入端

ADC 的輸入信號為全差動輸入模式，即輸入端由正向輸入端和負向輸入端構成。正向與負向的信號輸入通道都包含多個內部信號輸入通道，在 ADC 取樣頻率 1MHz，ADC 放大倍率為一倍的情況下，ADC 信號輸入端的輸入阻抗約為 100K。透過控制器 ADINP[3:0]、ADINN[3:0]選擇正向、負向的信號輸入通道，但是正向輸入端在同一時間只能選擇一路信號輸入通道，負向輸入端在同一時間只能選擇一路信號輸入通道。正向與負向可選同樣的輸入通道，這樣差分信號值接近零，只殘留 Offset 偏移量。下圖列出正向端與負向端的信號輸入通道。

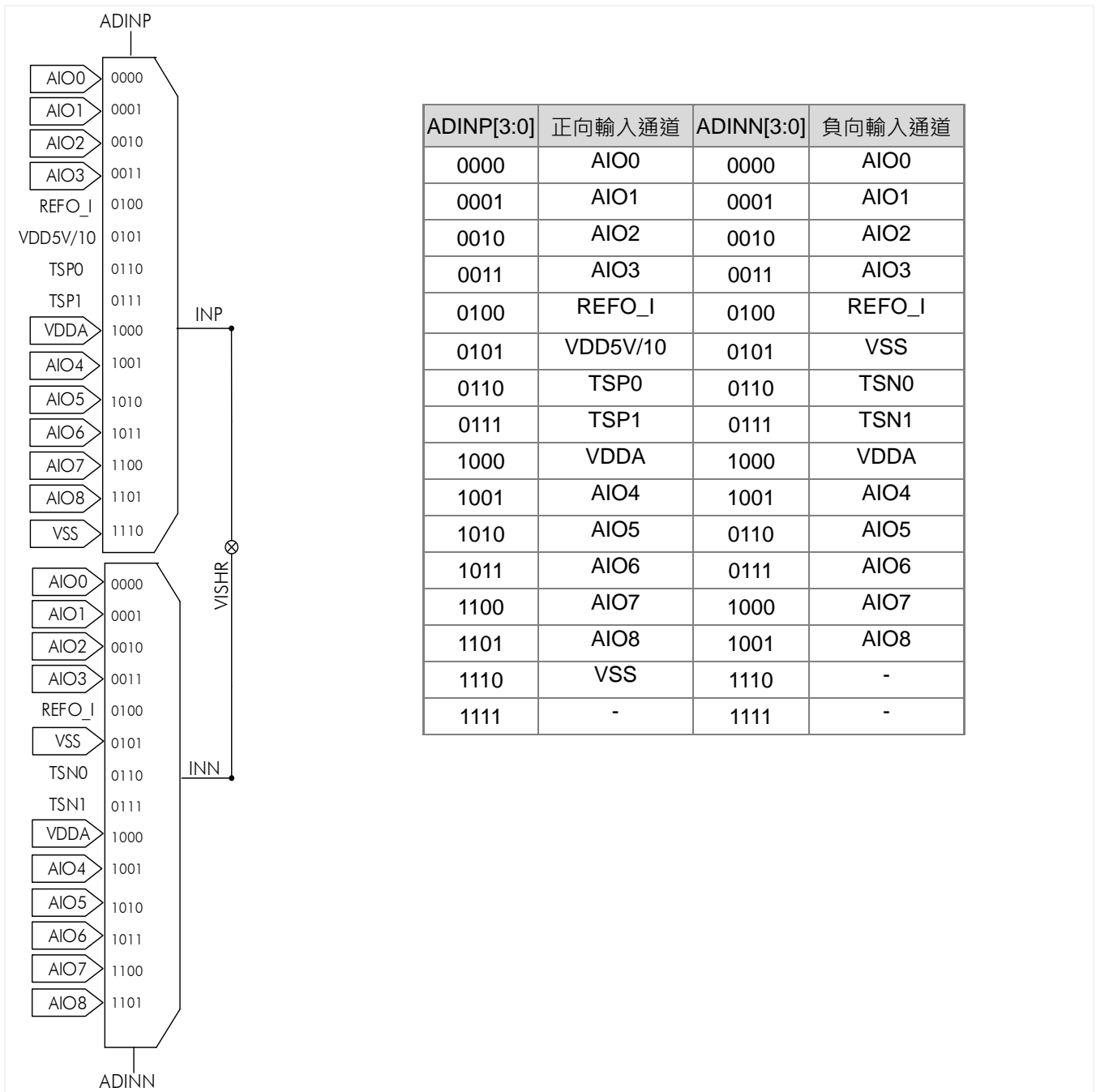


圖 23-2 ADC 信號輸入通道

輸入信號經由內部增大放大再進行轉換，所以對於輸入信號的電壓範圍亦有限制，為了 ADC 輸出能夠得到較高的解析度及線性度，建議輸入信號的差分電壓值 $\Delta SI = \pm 0.9 * \Delta VREF (\Delta SI = INP - INN)$ 。輸入信號電壓如下表所示。

外部輸入通道	電壓輸入範圍
ADINP	$VSS - 0.2V \leq INP \leq VDDA$
ADINN	$VSS - 0.2V \leq INN \leq VDDA$

表 23-1 輸入信號電壓範圍表

23.1.2. 內置增益放大器

ADC 內置兩個增益放大器：一個低雜訊、低溫度係數的可編程增益放大器 PGA，放大倍數為 8/16/32；一個是可編程增益放大器 ΣAD，放大倍數為 1、2、4。因此兩個增益放大器組合使用內部最大放大倍數為 128。但是放大倍數與 ADC 輸出值有效位數(ENOB)成反比列的，放大倍數越大，ENOB 的值越小。所以在設置放大倍數需要根據實際需要來配置。透過控制器 PGA[2:0]可選擇 PGA 增益器的放大倍率，PGA 的放大倍率選擇如下表；透過控制器 ADGN[1:0]可選擇 ADC Modulator 的增益倍率，ADC Modulator 放大倍率選擇如下表所示

C type PGA				
PGA[2:0]	000	001	011	111
放大倍率	X1	X 8	X16	X32

ADC Modulator				
ADGN[1:0]	00	01	10	11
放大倍率	X1	X2	-	X4

表 23-2 內部增益放大倍率

23.1.3. 參考電壓輸入通道

ADC 參考電壓輸入屬於全差動輸入模式，即參考電壓輸入端由正向輸入端與負向輸入端構成。正向與負向輸入端都包含 2 個外部輸入通道和 2 個內部輸入通道。透過控制器 VRPS[1:0]、VRNS[1:0]可分別設置參考電壓的正向輸入通道、負向輸入通道。正向輸入端在同一時間只能選擇一路輸入通道，負向輸入端在同一時間只能選擇一路輸入通道。

參考電壓由 VREFP 與 VREFN 輸入後產生的 $\Delta VREF$ 電壓差，在經過可編程參考電壓衰減器後作為 ADC 的參考電壓值。控制器 FRb[0]可設置參考電壓衰減倍率，參考電壓衰減倍率如下表所示。

HY16F3913 User's Guide

21-bit ENOB $\Sigma\Delta$ ADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

參考電壓計算如下：

$$\Delta VREF = VREFP - VREFN \quad (\text{式 23-1})$$

$$VREF = \text{Gain} \times \Delta VREF \quad (\text{式 23-2})$$

$\Delta VREF$: 參考電壓的電壓差值； $VREF$: ADC 內部參考電壓值

$VREFP/VREFN$: 輸入參考電壓值

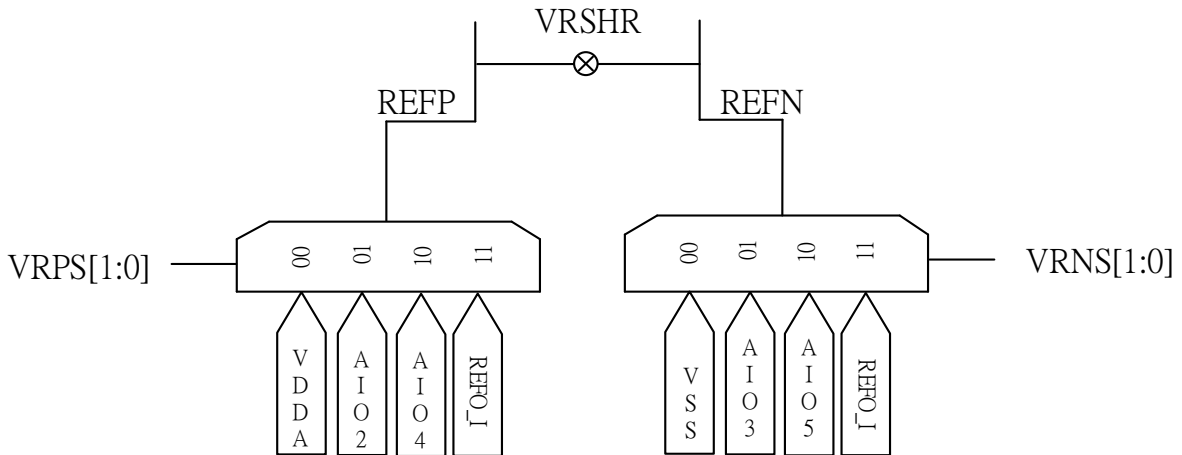


圖 23-3 參考電壓輸入通道

參考電壓衰減倍率		
FRb[0]	0	1
Gain	1	1/2

表 23-3 參考電壓衰減倍率

參考電壓正負輸入通道的輸入阻抗為 500k Ω ，且 $VREFP$ 或 $VREFN$ 的輸入電壓不可小於 VSS ，也不可超過 $VDDA$ ；透過控制器設置為外部輸入通道，可增加輸入阻抗，但也許注意外部輸入通道的電壓值範圍。為了是 ADC 輸出得到較高的解析度及線性度，估建議參考電壓 $\Delta VREF=0.8V\sim 1.8V$ 。

外部輸入通道	電壓輸入範圍
AIO2 / AIO4	$VREFN \leq VREFP \leq VDDA$
AIO3 / AIO5	$VSS \leq VREFN \leq VREFP$

表 23-4 參考電壓外部輸入通道電壓輸入範圍

23.1.4. 輸入信號輸入偏壓

ADC 具有零點偏壓平移控制器，零點偏壓平移控制器 DCSET[3:0]透過改變輸入信號零點的位置，以避免因為輸入信號電壓過大而導致超出最大測量範圍溢出。待測信號經過 ADC Modulator 增益放大及零點偏壓平移調整後，等效的待測信號 ΔSI_I 的計算公式如下：

$$\Delta SI_I = ADGN \times \Delta SI_{\pm} + (DCSET \times \Delta VREF) \quad (\text{式 23-3})$$

		DCSET[3:0]						
設置值	0000	0001	0010	0011	0100	0101	0110	0111
平移量	0*VREF	+1/8*VREF	+1/4*VREF	+3/8*VREF	+1/2*VREF	+5/8*VREF	+3/4*VREF	+7/8*VREF
設置值	1000	1001	1010	1011	1100	1101	1110	1111
平移量	0*VREF	-1/8*VREF	-1/4*VREF	-3/8*VREF	-1/2*VREF	-5/8*VREF	-3/4*VREF	-7/8*VREF

表 23-5 待測輸入信號零點偏壓設置對照表

23.1.5. 梳狀濾波器

ΣΔADC 採用三階的梳狀濾波器設置，透過控制器 OSR[3:0]的設置及與 ADC 的採樣頻率組合，可得到不同的過採樣頻率，實現不同的 ADC 轉換值輸出頻率。OSR[3:0]設置參數如表所示。

OSR[3:0]											
設置值	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010
除頻值	32768	16384	8192	4096	2048	1024	512	256	128	64	Rsv

表 23-6 過採樣頻率除頻表

類比數位轉換結果存放於暫存器 ADCO[23:0]，最高位為符號位，所以轉換結果與輸入信號的關係如表所示。

	等效待測信號	ADCO[23:0]	
		十六進制	二進制
兩極性輸出 二補數格式	ΔVR	7F FF FF	0111-1111 1111-1111 1111-1111
	$\Delta VR \times \frac{1}{2^{23}}$	00 00 01	0000-0000 0000-0000 0000-0001
		00 00 00	0000-0000 0000-0000 0000-0000
	$-\Delta VR \times \frac{1}{2^{23}}$	FF FF FF	1111-1111 1111-1111 1111-1111
	$-\Delta VR$	80 00 00	1000-0000 0000-0000 0000-0000

表 23-7 ADCO[23:0]與輸入信號關係表

梳狀濾波器提供復位控制功能，當控制位元 CFRST 被置<0>時，梳狀濾波器進行復位，接著設置 CFRST=<1>，啟動梳狀濾波器，這樣 ΣΔADC 就會自動丟棄前 2 筆資料，用戶等待中斷發生時，讀取到的第一筆 ADC 轉換值就為有效的 ADC 值。

23.1.6. 溫度傳感器 TPS

溫度傳感器由二極體(BJT)組成，其電壓信號對溫度的變化為已通過 0K 曲線，其具有以下特色：
 溫度傳感器在環境溫度為 0K 時其輸出的電壓值 $V_{TPS@0K} = 0V$ ；
 透過測量方式可使得類比數位轉換器 ADC 的偏移電壓(VADC-OFFSET)與 BJT 之不對稱性自動抵消；
 校正溫度僅需單點校正即可滿足 $\pm 2^{\circ}C$ 誤差；

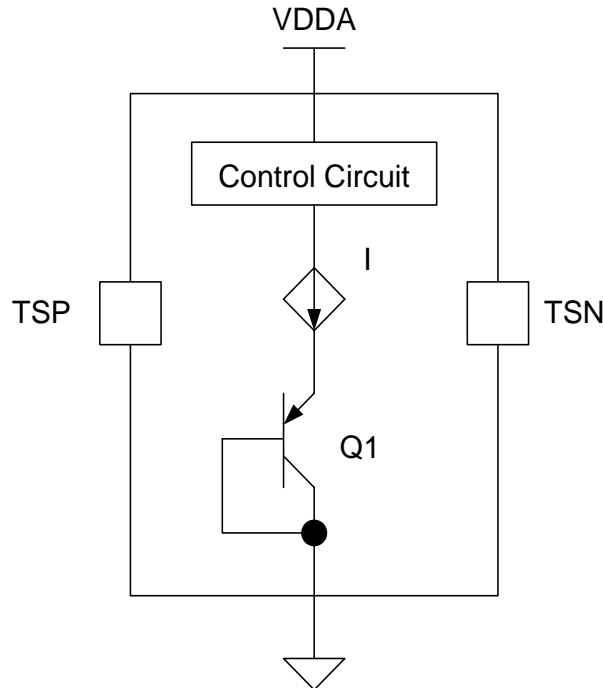


圖 23-8 溫度感測器應用方塊圖

TPS 初始化設置與計算方式如下操作：

啟用 ADC 則 TPS 的功能隨即被自動啟用。

固定 ADC 與系統工作頻率相關設置，TPS 校正時設置與 TPS 測量時的設置需相同。

在同一溫度 $T_a(^{\circ}C)$ 下，測量得 ADCTPS0 與 ADCTPS1 的數值後，將兩數先相減再除 2 即可求得在溫度 T_a 下測得 TPS 相對應的電壓值 $V_{TS@T_a}$ 。

測量 ADCTPS0 時，ADINP[3:0]設置<0110>且 ADINN[3:0]設置<0110>

測量 ADCTPS1 時，ADINP[3:0]設置<0111>且 ADINN[3:0]設置<0111>

將 ADCTPS0 的數值與 ADCTPS1 數值先相減再除 2 即可得到 $ADCTPS@T_A$

TPS 的輸出值 V_{TPS} 對溫度變化為一線性曲線，故可推導得出其增益值 G_{TS} (或稱斜率)。

$$G_{TPS} = \frac{ADC_{TPS@T_A}}{(273.15 + T_{offset} + T_A)K} \dots\dots\dots (式 23-4)$$

G_{TPS} ：溫度計算斜率 $\frac{ADC \text{ count}}{K}$

$ADC_{TPS@T_A}$ ：校正溫度下所測得的 ADC 值

K ： $^{\circ}C+273.15$

T_{offset} ：由於 TPS 在溫度單位轉換上的不理想，故會有一偏差值

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

TPS 在溫度轉換上的不理想，因此實際上並非於 $^{\circ}\text{C}=\text{K}-273.15$

而是 $^{\circ}\text{C}=\text{K}+\text{KT}=\text{K}+(-273.15-\text{Toffset})$

其中的 KT 值請參考 IC Data sheet ADC 章節內 TPS 規格。

HY16F3913 KT 值為-283, $^{\circ}\text{C}=\text{K}-283$, $\text{K}=\text{^{\circ}\text{C}}+283$

TPS 範例說明

假設將於 25 $^{\circ}\text{C}$ 進行 TPS 的校正。校正後將 IC 移動置一較高溫環境(65 $^{\circ}\text{C}$)，測試該環境下的溫度。

(1) ADINP[3:0]設置<0110>且 ADINN[3:0]設置<0110>，ADC 量測得到一個數位碼 ADCTPS0=5897634。

(2) ADINP[3:0]設置<0111>且 ADINN[3:0]設置<0111>，ADC 量測得到一個數位碼 ADCTPS1=-5827679。

(3) 計算 $\text{ADCTPS}@25=(\text{ADCTPS0}-\text{ADCTPS1})/2=5862656$ 。此動作可消除 Temperature Sensor 的 Offset。

(4) 計算 GTPS：

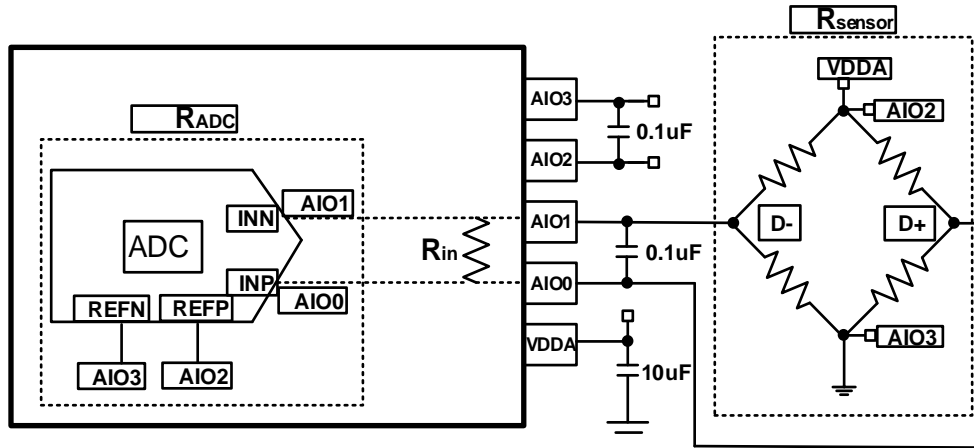
$$G_{\text{TPS}} = \frac{\text{ADC}_{\text{TPS}@T_A}}{(273.15 + T_{\text{offset}} + T_A)K} = \frac{5862656}{(283 + 25)K} = 19034.60$$

(5) 將 IC 移置高溫環境(65 $^{\circ}\text{C}$)後一段時間後，參考步驟(1)~(3) 再次測得 $\text{ADCTPS}@65 : 6630103$

$$T_x = \frac{\text{ADC}_{\text{TPS}@65}}{G_{\text{TPS}}} - [273.15 + T_{\text{offset}}] = \frac{6630103}{19034.60} - 283 = 65.32^{\circ}\text{C}$$

23.1.7. ADC 輸入阻抗(R_{ADC})說明

下圖為 ADC 輸入阻抗(R_{ADC})與 Sensor 輸出阻抗(R_{sensor})與實際進入到晶片的輸入阻抗(R_{in})的示意圖。使用者可以依照 Sensor 特性來評估是否可以直接把 Sensor 與 ADC 輸入通道連接，避免產生量測上的阻抗效應。



(R_{in})與(R_{ADC})與(R_{sensor})的關係式子為: $R_{in} = R_{sensor} // R_{ADC}$

(R_{in}): R_{in} 為 R_{sensor} 並聯 R_{ADC}

(R_{ADC}):代表 ADC 輸入阻抗

(R_{sensor}):代表 Sensor 輸出阻抗

注意: (R_{ADC})不同於實際 HY16F ADC 可連接的 Sensor 最大輸出阻抗。在 PGA 與 ADGN=1 倍時候，

$R_{ADC}=830k\Omega$ ，但該數值不同可連接 Sensor 的最大輸出阻抗數值(R_{sensor})。一般參考建議在 PGA 與 ADGN=1 倍時候，可接 Sensor 最大輸出阻抗為 $100k\Omega$ 。

ADC 輸入阻抗(R_{ADC})表

$R_{ADC}(\Omega) @ ADCK= 1MHz$			
PGA	ADGN=1	ADGN=2	ADGN=4
1	830k Ω	415k Ω	207k Ω
8	40k Ω	40k Ω	40k Ω
16	20k Ω	20k Ω	20k Ω
32	10k Ω	10k Ω	10k Ω

Sensor 輸出阻抗(R_{sensor})表

$R_{sensor}(\Omega) @ ADCK= 1MHz$			
PGA	ADGN=1	ADGN=2	ADGN=4
1	100k Ω	50k Ω	25k Ω
8	5k Ω	5k Ω	5k Ω
16	2.5k Ω	2.5k Ω	2.5k Ω
32	2k Ω	2k Ω	2k Ω

23.1.8. ADC 操作說明

ADC 是 24 位元解析度的 Δ - Σ 架構。要啟用 ADC 功能，就需要正確設定一些週邊電路。ADC 的電源是 VDDA 電壓。因此，VDDA 需要高於 2.4V。要獲得較好的 ADC 效能就需有一個穩定的 VDDA 電源供應。因為 VDDA 需要一些時間來就緒，ADC 須等待 VDDA 就緒後才開始量測的動作。將 ENBGR 設為 <1> 來開啟偏移和 BandGap 電壓。然後需要一個 1.2V 共模電壓以啟動 ADC。這個共模電壓電壓可經由外部或內部選擇。ADC 也需要有一個 ADCK 時脈輸入，這輸入的時脈應該被設定為 1MHz。

詳細的 ADC 初始化配置操作如下：

- (1) 選擇 ADC 待測信號輸入通道，包括正向輸入通道 ADINP 0x41104[7:4]、負向輸入通道 ADINN 0x41104[3:0]。
- (2) 配置 ADC 內部增益放大倍率 ADGN 0x41104[18:16]，根據實際情況設置，讓 Δ SI 在 $0.9 \cdot V_{REF}$ 範圍內。
- (3) 設置零點偏壓 DCSET 0x41104[27:24]，若不需要，請設置 $0 \cdot V_{REF}$ 。
- (4) 選擇 ADC 參考電壓輸入通道 VRPS 0x41100[19:18] 與 VRNS 0x41100[17:16]，並選擇參考電壓衰減率 FRb 0x41104[19]。
- (5) 設置 ADC 轉換值的輸出頻率 OSR 0x41100[5:2]，需要根據實際 ENOB 需要來設置。
- (6) 啟動梳狀濾波器，CFRST 0x41100[1]=<1>；設置該位硬體可以自動丟棄前 2 筆資料。
- (7) 配置並啟動 ADC 工作時脈源(暫存器 0x4030C[6:4])，建議將 ADC 採樣頻率設置在 1MHz 左右。
- (8) 開啟 VDDA 電壓 VDAS 0x40400[19:18]與設置 VDDA 穩壓電壓輸入源 ENVA 0x40400[16]及 BandGap 參考電壓 ENBGR 0x40400[4] =<1>，開啟共模參考電壓 ENRFO 0x40400[1] =<1>及類比地來源 ACMS 0x40400[3]=<1>，並等待電壓穩定時間。
- (9) 根據需要開啟 ADC 中斷功能 ADCIE 0x40008[16]=<1>，並使能全局中斷 GIE=<1>。
- (10) 開啟 ADC 功能 ENADC 0x41100[0]<1>，等待第一次 ADC 中斷訊號發生時，即可取樣 ADC 輸出資料，讀取暫存器 ADCO 0x41108[31:8]。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

23.2. 暫存器位址

ADC Register Address	31	24	23	16	15	8	7	0
ADC Base Address + 0x00 (0x41100)	MASK0		REG0		MASK1		REG1	
ADC Base Address + 0x04 (0x41104)	REG2		REG3		MASK4		REG4	
ADC Base Address + 0x08 (0x41108)			ADO0				0x00	
ADC Base Address + 0x0C (0x4110C)			ADO1				0x00	
ADC Base Address + 0x10 (0x41110)	MASK5		REG5		MASK6		REG6	

23.3. 暫存器功能

23.3.1. ADC 暫存器 0

ADC Base Address + 0x00 (0x41100)						
Symbol	ADCCR0 (ADC Control Register 0)					
Bit	[31:24]	[23:22]	[21-20]		[19:18]	[17:16]
名稱	MASK	-	-		VRPS	VRNS
RW	R0W-0	-	RW-0			
Bit	[15:08]	[7]	[6]	[5:2]	[1]	[0]
名稱	MASK	ACMS	-	OSR	CFRST	ENADC
RW	R0W-0			RW-0		

位元	名稱	描述																																							
Bit[21:20]	-	保留請勿設定																																							
Bit[19:18]	VRPS	參考電壓正向輸入源選擇																																							
		00 VDDA																																							
		01 AIO2																																							
		10 AIO4																																							
Bit[17:16]	VRNS	參考電壓負向輸入源選擇																																							
		00 VSS																																							
		01 AIO3																																							
		10 AIO5																																							
Bit[7]	ACMS	ADC 類比地輸入源選擇																																							
		0 ERFO_I																																							
		1 1.2V																																							
Bit[5:2]	OSR	ADC 過採樣輸出頻率設置																																							
		<table border="1"> <thead> <tr> <th>OSR[3:0]</th> <th>過採樣率</th> <th>數據輸出頻率(以 ADC 時脈源為 1MHz 說明)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>32768</td><td>31sps</td></tr> <tr><td>0001</td><td>16384</td><td>61sps</td></tr> <tr><td>0010</td><td>8192</td><td>122sps</td></tr> <tr><td>0011</td><td>4096</td><td>244sps</td></tr> <tr><td>0100</td><td>2048</td><td>488sps</td></tr> <tr><td>0101</td><td>1024</td><td>977sps</td></tr> <tr><td>0110</td><td>512</td><td>1953sps</td></tr> <tr><td>0111</td><td>276</td><td>3906sps</td></tr> <tr><td>1000</td><td>128</td><td>7813sps</td></tr> <tr><td>1001</td><td>64</td><td>15625sps</td></tr> <tr><td>1010</td><td>保留</td><td></td></tr> <tr><td>1011</td><td>保留</td><td></td></tr> </tbody> </table>	OSR[3:0]	過採樣率	數據輸出頻率(以 ADC 時脈源為 1MHz 說明)	0000	32768	31sps	0001	16384	61sps	0010	8192	122sps	0011	4096	244sps	0100	2048	488sps	0101	1024	977sps	0110	512	1953sps	0111	276	3906sps	1000	128	7813sps	1001	64	15625sps	1010	保留		1011	保留	
		OSR[3:0]	過採樣率	數據輸出頻率(以 ADC 時脈源為 1MHz 說明)																																					
		0000	32768	31sps																																					
		0001	16384	61sps																																					
		0010	8192	122sps																																					
		0011	4096	244sps																																					
		0100	2048	488sps																																					
		0101	1024	977sps																																					
		0110	512	1953sps																																					
		0111	276	3906sps																																					
		1000	128	7813sps																																					
		1001	64	15625sps																																					
1010	保留																																								
1011	保留																																								

HY16F3913 User's Guide

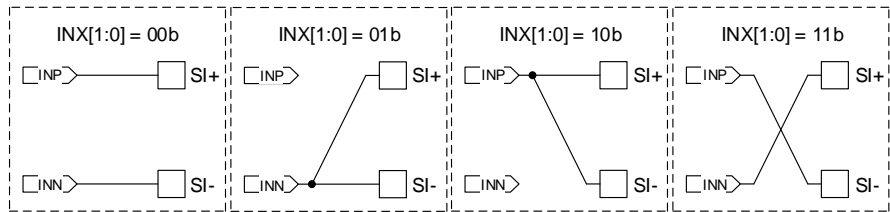
21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1100	保留
		1101	保留
		1110	保留
		1111	保留
Bit[01]	CFRST	梳狀濾波器開啟控制	
		0	復位 (準位復位)
		1	開啟
Bit[00]	ENADC	ADC 開啟控制	
		0	關閉
		1	開啟

23.3.2. ADC 暫存器 1

ADC Base Address + 0x04 (0x41104)						
Symbol	ADCCR1 (ADC Control Register 1)					
Bit	[31:28]	[27:24]	[23:22]	[21:20]	[19]	[18:16]
名稱	-	DCSET	INX	ADGN	FRb	PGA
RW	-	RW-0	RW-0	RW-0		
Bit	[15:08]	[07:04]		[03:00]		
名稱	MASK	ADINP		ADINN		
RW	R0W-0	RW-0		RW-0		

位元	名稱	描述																																				
Bit[27:24]	DCSET	DC 零點平移輸入電壓選擇 (VREF = REFP-REFN) <table border="1"> <thead> <tr> <th>DCSET[3:0]</th> <th>Offset</th> <th>DCSET[3:0]</th> <th>Offset</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>0 VREF</td> <td>1000</td> <td>0 VREF</td> </tr> <tr> <td>0001</td> <td>+1/8 VREF</td> <td>1001</td> <td>-1/8 VREF</td> </tr> <tr> <td>0010</td> <td>+1/4 VREF</td> <td>1010</td> <td>-1/4 VREF</td> </tr> <tr> <td>0011</td> <td>+3/8 VREF</td> <td>1011</td> <td>-3/8 VREF</td> </tr> <tr> <td>0100</td> <td>+1/2 VREF</td> <td>1100</td> <td>-1/2 VREF</td> </tr> <tr> <td>0101</td> <td>+5/8 VREF</td> <td>1101</td> <td>-5/8 VREF</td> </tr> <tr> <td>0110</td> <td>+3/4 VREF</td> <td>1110</td> <td>-3/4 VREF</td> </tr> <tr> <td>0111</td> <td>+7/8 VREF</td> <td>1111</td> <td>-7/8 VREF</td> </tr> </tbody> </table>	DCSET[3:0]	Offset	DCSET[3:0]	Offset	0000	0 VREF	1000	0 VREF	0001	+1/8 VREF	1001	-1/8 VREF	0010	+1/4 VREF	1010	-1/4 VREF	0011	+3/8 VREF	1011	-3/8 VREF	0100	+1/2 VREF	1100	-1/2 VREF	0101	+5/8 VREF	1101	-5/8 VREF	0110	+3/4 VREF	1110	-3/4 VREF	0111	+7/8 VREF	1111	-7/8 VREF
DCSET[3:0]	Offset	DCSET[3:0]	Offset																																			
0000	0 VREF	1000	0 VREF																																			
0001	+1/8 VREF	1001	-1/8 VREF																																			
0010	+1/4 VREF	1010	-1/4 VREF																																			
0011	+3/8 VREF	1011	-3/8 VREF																																			
0100	+1/2 VREF	1100	-1/2 VREF																																			
0101	+5/8 VREF	1101	-5/8 VREF																																			
0110	+3/4 VREF	1110	-3/4 VREF																																			
0111	+7/8 VREF	1111	-7/8 VREF																																			
Bit[23:22]	INX	SI±輸入信號轉置器 <table border="1"> <thead> <tr> <th>INX[1:0]</th> <th>SI±輸入信號</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>INP = ADH, INN = ADL</td> </tr> <tr> <td>01</td> <td>INP 浮接, INN = ADH & ADL</td> </tr> <tr> <td>10</td> <td>INP = ADH & ADL, INN 浮接</td> </tr> <tr> <td>11</td> <td>INP = ADL, INN = ADH</td> </tr> </tbody> </table> 	INX[1:0]	SI±輸入信號	00	INP = ADH, INN = ADL	01	INP 浮接, INN = ADH & ADL	10	INP = ADH & ADL, INN 浮接	11	INP = ADL, INN = ADH																										
INX[1:0]	SI±輸入信號																																					
00	INP = ADH, INN = ADL																																					
01	INP 浮接, INN = ADH & ADL																																					
10	INP = ADH & ADL, INN 浮接																																					
11	INP = ADL, INN = ADH																																					

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
Bit[21:20]	ADGN	ADC 輸入信號放大倍數 ADC Gain 調整器設置
		ADGN[1:0] Gain
		00 Gain = 1
		01 Gain = 2
		10 保留
		11 Gain = 4
Bit[19]	FRb	參考電壓值範圍選擇
		0 滿量程參考電壓輸入，即 VREF*1
		1 1/2 倍參考電壓輸入，即 VREF*1/2
Bit[18:16]	PGA	ADC 輸入信號放大倍數 PGA 調整器設置
		PGA[2:0] Gain PGA[2:0] Gain
		000 Gain = 1 100 保留，不開放
		001 Gain = 8 101 保留，不開放
		010 保留，不開放 110 保留，不開放
		011 Gain = 16 111 Gain = 32
Bit[7:4]	ADINP	ADC 正向信號輸入端選擇
		ADINP[3:0] ADC 輸入正通道 ADINP[3:0] ADC 輸入正通道
		0000 AIO0 1000 VDDA
		0001 AIO1 1001 AIO4
		0010 AIO2 1010 AIO5
		0011 AIO3 1011 AIO6
		0100 REFO_I 1100 AIO7
		0101 VDD5V/10 1101 AIO8
		0110 TSP0 1110 VSS
		0111 TSP1 1111 -
Bit[3:0]	ADINN	ADC 負向信號輸入端選擇
		ADINN[3:0] ADC 輸入負通道 ADINN[3:0] ADC 輸入負通道
		0000 AIO0 1000 VDDA
		0001 AIO1 1001 AIO4
		0010 AIO2 1010 AIO5
		0011 AIO3 1011 AIO6
		0100 REFO_I 1100 AIO7
		0101 VSS 1101 AIO8
		0110 TSN0 1110 -
		0111 TSN1 1111 -

23.3.3. ADC 暫存器 2

ADC Base Address + 0x08 (0x41108)	
Symbol	ADCCR2 (ADC Control Register 2)
Bit	[31:16]
名稱	ADCO
RW	R-0
Bit	[15:8] [7:0]
名稱	ADCO 0x00
RW	R-0 R-0

ADCO[31:0] ADC 轉換值輸出暫存器，只有高 24-bit 數據有效

DAFM[0]=0 時，ADCO[31:8]資料 = COMB Filter 原始資料

注意事項:

- (1) 晶片程式讀取 ADO 將自動清除 ADC 中斷信號 (0x40008 : ADCIF) · ICE 開發介面讀取 ADO 並不會觸發 ADCIF 被清除 (EDM)。
- (2) 對 ADO[0] 寫 0 可以觸發 ADCIF 清除，供開發介面使用。

23.3.4. ADC 暫存器 3

ADC Base Address + 0x0C (0x4110C)	
Symbol	ADCCR3 (ADC Control Register 3)
Bit	[31:16]
名稱	ADCO1
RW	R-0
Bit	[15:8] [7:0]
名稱	ADCO1 0x00
RW	R-0 R-0

ADCO1[31:0] ADC 轉換值輸出暫存器，只有高 24-bit 數據有效

DAFM[0]=0 時，ADCO1[31:8]資料= COMB Filter 前一筆資料

注意事項:

- (1) 晶片程式讀取 ADO1 將自動清除 ADC 中斷信號 (0x40008 : ADCIF) · ICE 開發介面讀取 ADO1 並不會觸發 ADCIF 被清除 (EDM)。
- (2) 對 ADO1[0] 寫 0 可以觸發 ADCIF 清除，供開發介面使用。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

23.3.5. ADC 暫存器 4

ADC Base Address + 0x10 (0x41110)			
ADCCR4 (ADC Control Register 4)			
Symbol			
Bit	[31:24]	[23:16]	
名稱	MASK	-	
RW	R0W-0	RW-0	
Bit	[15:08]	[7-1]	[0]
名稱	MASK	-	-
RW	R0W-0	RW-0	R-X

位元	名稱	描述
Bit[23:16]	-	保留請勿設定
Bit[7:1]	-	保留請勿設定
Bit[0]	-	保留請勿設定

24. MCU 串列通信 SPI

24.1. 整體總說明

HY16F3913 有 1 個串列週邊介面 Serial Peripheral Interface (SPI)。
這個 SPI 使用同步串列數據通訊協定，並使用全雙工模式來運作。
它與 4-線雙向介面做通訊，且可在主/從端模式下運作。在主端模式下，
它有數個組態來執行不同的從端裝置。

功能：

全雙工同步傳輸。

支援主端模式或從端模式運作。

支援 MSB 或 LSB 最先傳輸。

傳輸框格式為 4~32 位元可程式化設定 BIT 長度。

高速 SPI 匯流排忙碌狀態旗標。

可編程時鐘脈衝率。

支援高/低電位從機端選擇。

可編程時鐘極性及相位。

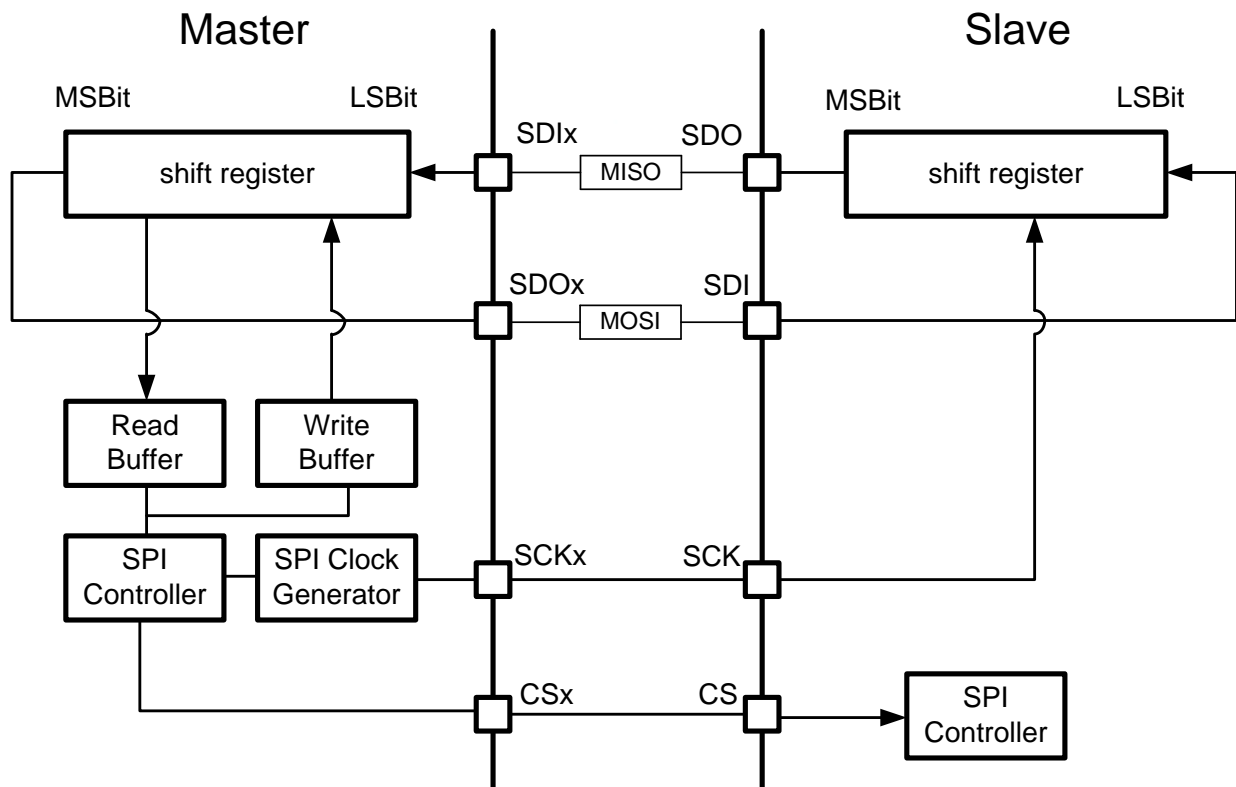


圖 24-1 串列通訊 SPI 架構圖

MISO 接腳是主端裝置的輸入和從端裝置的輸出。MOSI 接腳是主端裝置的輸出和從端裝置的輸入。SCK 接腳是來自主端裝置的串列通訊時鐘輸出。CS 接腳是來自主端裝置的晶片選擇，以啟動從端裝置的 SPI 通訊。這些主端裝置或從端裝置的 MOSI/MISO/SCK/CS 接腳被連接在一起以便執行工作。通訊永遠是由主端裝置所啟動。主端裝置經由 MOSI 接腳傳送資料給從端裝置，而從端裝置經由 MISO 接腳回應。所以，這是全雙工通

訊，數據進出同步，使用相同的時鐘源。

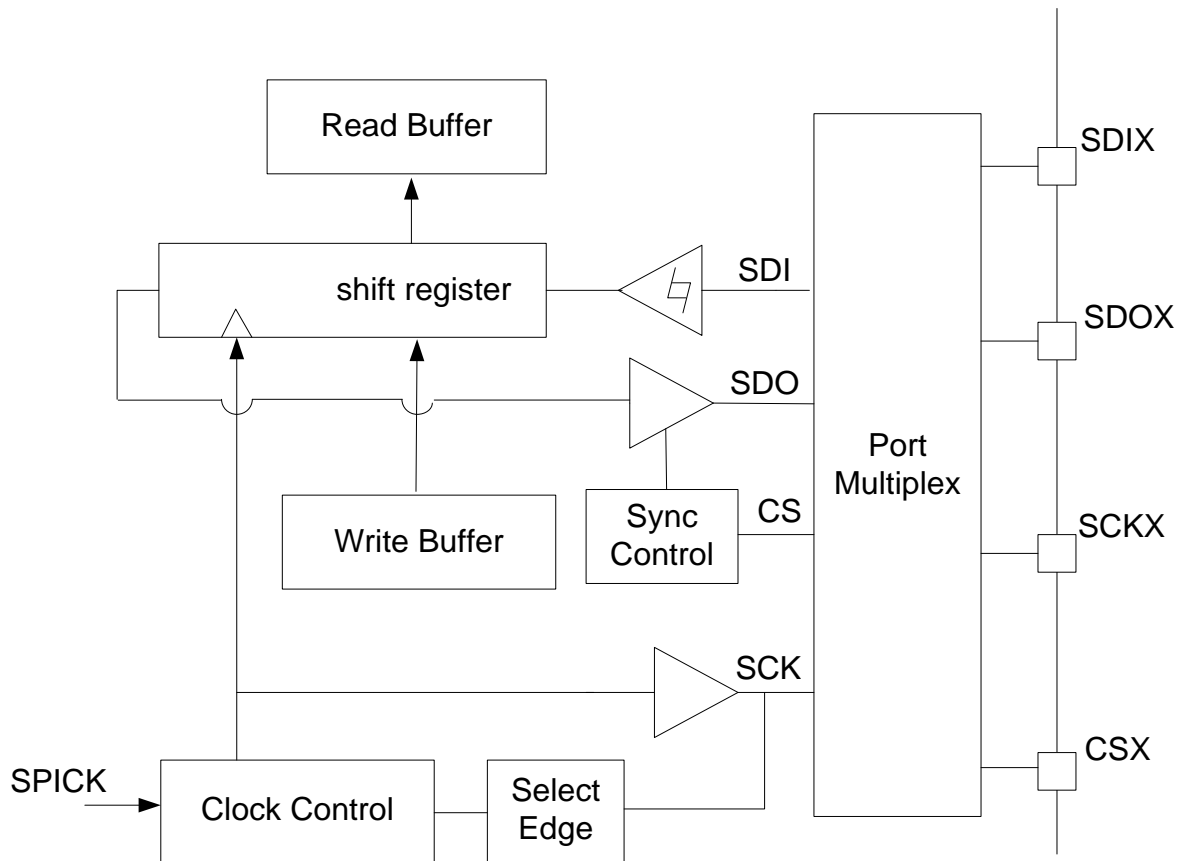


圖 24-2 SPI 的 IO 接腳圖

功能描述:I/O 接腳設定:

這些 SPI 接腳可用程式編寫給不同的 I/O 接腳。

時鐘相位與時鐘極性:

可用軟體來組成四個不同的時序方案，並由 CPOL 和 CPHA 暫存器來控制。

CPOL(時鐘極性)是在沒有資料傳輸的情況下，控制時鐘的穩定狀態值。

它可用在主端模式和從端模式中。如果 CPOL 為 1(高電位)，則當 SPI 處於閒置模式時，

SCK 就會是 1。另一方面，如果 CPOL 是 0(低電位)，則當 SPI 處於閒置狀態時，SCK 就會是 0(低電位)。

CPHA(時鐘相位)控制 SCK 的數據時脈沿捕捉。如果 CPHA 為 1(高電位)，

SCK 接腳的第二個時脈沿(如果 CPOL 為 1 則是上升沿；為 0 則是下降沿)就會捕捉到 MSB 數據。這個數據會被拴在第二個 SCK 時脈沿。另一方面，如果 CPHA 是 0(低電位)，

SCK 接腳上的第一個時脈沿(如果 CPOL 為 1 則是下降沿；為 0 則是上升沿)就會捕捉到 MSB 數據。這個數據會被拴在第一個 SCK 時脈沿。因此，CPOL 和 CPHA 暫存器的組合控制數據捕捉和時脈沿輸出。

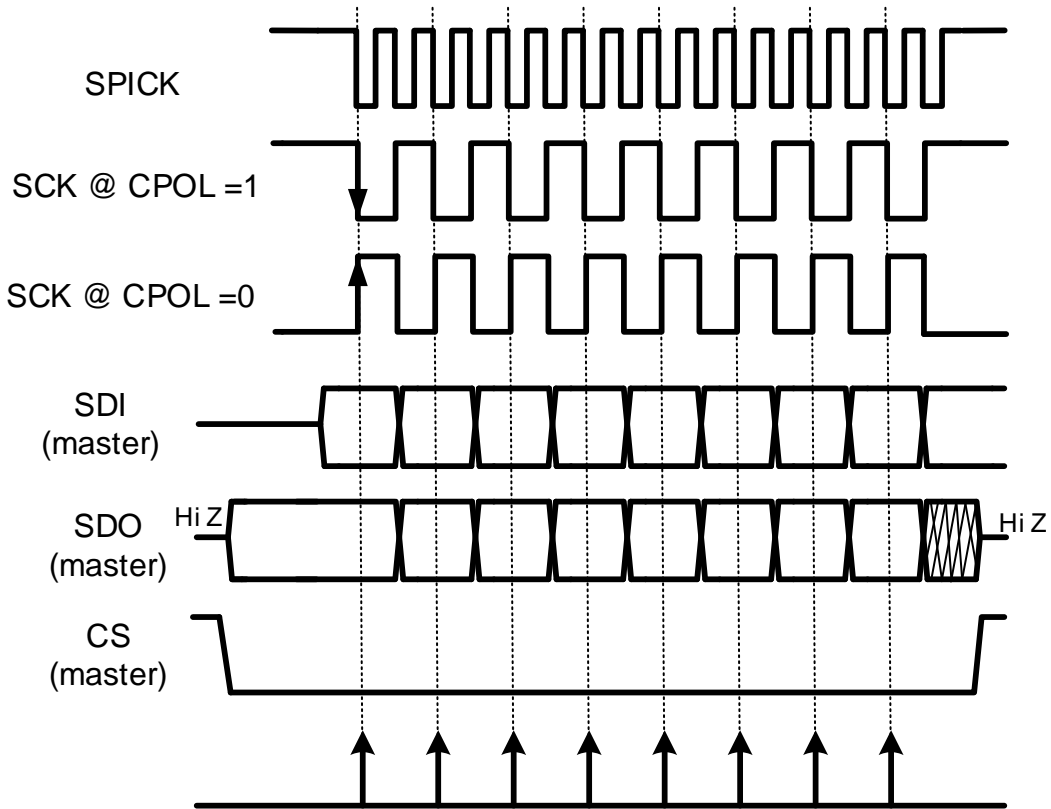


圖 24-3 SPI 的主動模式時序圖(CPHA=0)

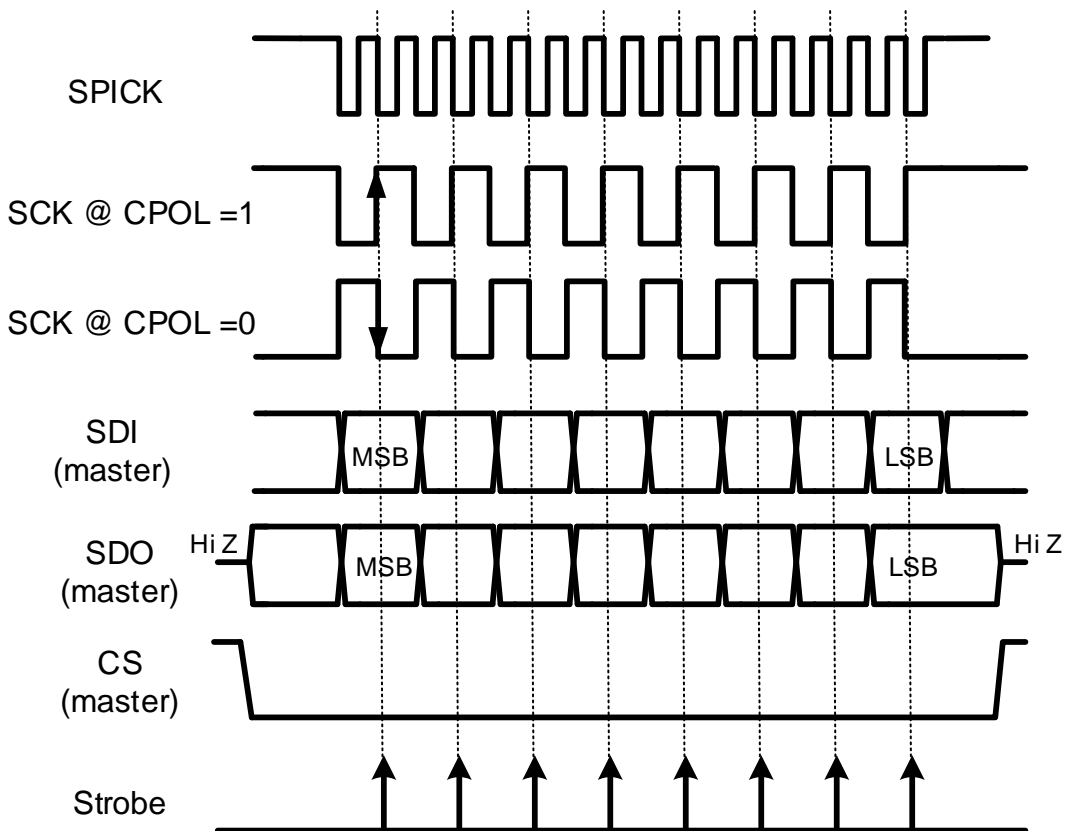


圖 24-4 SPI 的主動模式時序圖(CPHA=1)

SPI 控制暫存器 1 (SPI Control Register 1,):

(BL 控制位)數據框格式:

用來傳送和接收的交易字(transaction word)位元長度可在暫存器的控制位 BL 0x40F04[4:0]中予以定義。最小的位元長度為 4 個位元，最大長度為 32 個位元。數據在移位暫存器中，其傳輸格式可為 MSB 位元先被傳送或 LSB 位元先被傳送，且由暫存器的控制位 LBF 0x40F04[18]所定義。如果 LBF 是<0>，則數據傳輸格式為在移位暫存器中的 MSB 位元先被傳輸。然後，第二個 MSB 被傳送，最後才是 LSB 位元。如果 LBF 是<1>，則數據傳輸格式為 LSB 位元先被傳送。

(CSL 控制位)從端裝置晶片選擇級別:

適用於 SPI 四線式主端與從端模式。這個 CS 接腳可被定義為 0 或 1(低電位或高電位)以啟動從端裝置。這是由暫存器的控制位 CSL 0x40F04[19]所控制。如果在主端裝置中的 CSL 是<0>，則 CS 接腳就會輸出 0(低電位)以啟動從端裝置。另一方面，如果主端裝置中的 CSL 為<1>，則 CS 接腳就會輸出 1(高電位)以啟動從端裝置。如果在從端裝置中的 CSL 為<0>，則從端裝置會在收到一個 CS 的輸入 0(低電位)後被啟動。另一方面，如果在從端裝置中的 CSL 為<1>，則從端裝置會在收到一個 CS 的輸入 1(高電位)後被啟動。

注意事項： SPI Interface 工作於四線式 Master mode 時，CS 腳位的控制是屬於半自動控制的方式，例如：當 CSL 設定為<1>時，此時 CS 腳位會被拉到低電位，當 SPI Master 要寫資料到終端 SPI Device 的時候，CS 腳位會自動拉到高電位，待資料傳送完成之後，會再自動回覆到低電位，即是 Idle 時候為 Low，Active 時候才為 High。

(CSO 控制位)

這個控制位只有在三線式 SPI Slave mode 才會使用到。此腳位的功能為晶片內部喚醒 CS 信號模擬器控制。當 SPI Master 要寫資料給 SPI Slave，SPI Slave 要接收資料之前，則需要先設定 CSO=<0>才能正確接收資料。當資料接收完成後，要把資料從 RXB Buffer 讀出前，則需要先設定 CSO=<1>後，才能正確讀取所接收資料。在資料讀取後則需要設定 CSO=<0>才能準備接收下一筆資料。而當 SPI Slave 要回傳資料給 SPI Master 的時候，同樣需要先設定 CSO=<1>後，將需要傳送資料寫入 TXB Buffer 之後，再設定回 CSO=<0>，這樣才可以將資料回傳給 Master。

注意事項： 當使用三線式的 SPI 傳輸時，如果 SPI Slave 端已經先完成了初始化，並且設定 CSO=0，此時如果 SPI Master 端才上電做初始化的設定，會有可能造成 SPI Master 在初始化的過程中因為 GPIO 的初始變化，造成 SPI Slave 端誤判，接收到一筆錯誤的資料，因而引起 SPI Slave 端有第一筆資料誤接收的可能性。因為三線式的 SPI 傳輸中，本身並沒有 CS 腳位做同步的動作，使用者應該在 SPI Master 與 Slave 端初始化過程中建立握手協定(Handshake Protocol)，在確認雙方都初始化完成之後才開始做資料傳輸。

SPI 控制暫存器 0 (SPI Control Register 0) :

(OVF 控制位):

OVF 是 SPI 的溢位旗標。當傳輸期間有額外的 SCK 時脈沿輸入時，它就會是在高電位(1)。例如，如果一個交易字(Word)的位元長度是 16 個位元，且在 CS 改變為高電位前(在此例，CSL 為<0>)，有 17 個來自主端裝置的時脈緣，而當 OVF 收到第 17 個時脈沿時，它的值是 1。這表示此一傳輸有錯誤發生。如果第 17 個時脈沿已發生，代表第一個被傳輸的數據遺失了。

(ABF 控制位):

ABF 是 SPI 中止旗標，只用在從端模式中。在傳輸期間，當 SCK 時脈沿輸入不足時，它就會是在高電位(1)。例如，如果一個交易字(word)的位元長度是 16 個位元，有 15 個來自主端裝置的時脈沿，且 CS 改變為高電位(在此例，CSL 為<0>)，則 ABF 為<1>。這表示此一傳輸有錯誤發生。交易未完成，傳輸的數據被更新到讀取暫存器中。傳輸被中止，且會遺失掉。

(BUF 控制位):

BUF 是 SPI 的忙碌旗標。當 SPI 在傳輸或接受數據時，它是在高電位(1)。在主端裝置中，當 SPI 開始數據傳輸時，它是在高電位(1)。一旦 SPI 停止數據傳輸或傳輸字已完成傳輸時，它就會自動被清除。在從端模式中，當 SPI 準備好要與主端裝置通訊時，則 BUF 是<1>。一旦 SPI 停止數據傳輸或傳輸字已完成傳輸時，它會自動被清除。

SPI 中斷旗標控制位:

- (1) STxIF:旗標 STxIF 是 SPI 的傳輸中斷(interrupt)。當寫入暫存器被載入到移位暫存器時，它會被設定為<1>。
- (2) SRxIF:旗標 SRxIF 是 SPI 的接收中斷。當移位暫存器被載入到讀取暫存器時，它會被設定為<1>。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

24.2. 暫存器位址

SPI Register Address	31	24	23	16	15	8	7	0
SPI Base Address + 0x00(0x40F00)	SPIC2M		SPIC2		SPIC1M		SPIC1	
SPI Base Address + 0x04(0x40F04)	SPIC0M		SPIC0		-		BL	
SPI Base Address + 0x08(0x40F08)	RXB3		RXB2		RXB1		RXB0	
SPI Base Address + 0x0C(0x40F0C)	TXB3		TXB2		TXB1		TXB0	

24.3. 暫存器功能

24.3.1. SPI 暫存器 0

SPI Base Address + 0x00 (0x40F00)									
Symbol	SPICR0 (SPI Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	-	RxF	OVF	ABF	BUF	DCF	TxBF	RxBF
RW	R0W-0	-	R-0	RW0-0		R-0			
Bit	[15:08]	[07:04]			[03]	[02]	[01]	[00]	
名稱	MASK	-			CPHA	CPOL	M/S	En	
RW	R0W-0	-			RW-0				

位元	名稱	描述
Bit[22]	RxF	接收(RX)暫存器值更新旗標
		0 正常
		1 接收(RX)暫存器的數據有更新，此時不能讀取接收暫存器
Bit[21]	OVF	SPI 總線的數據長度過長旗標
		0 正常
		1 接收到的數據長度大於自行設置的數據長度 BL[4:0].寫入 0 可清除 OVF 旗標
Bit[20]	ABF	SPI 總線的數據長度偏少旗標
		0 正常
		1 接收到的數據長度小於自行設置的數據長度 BL[4:0].寫入 0 可清除 ABF 旗標
Bit[19]	BUF	SPI 總線繁忙旗標
		0 SPI 總線介面空間待機狀態
		1 SPI 總線介面繁忙狀態
Bit[18]	DCF	數據丟失旗標
		0 正常
		1 接收暫存器已滿而繼續接收數據，舊的數據會丟失，讀取接收暫存器可清零該位元
Bit[17]	TxBF	TX 發送暫存器已滿旗標
		0 TX 發送暫存器為空，可發送數據
		1 TX 發送暫存器已滿，繼續寫入數據將會覆蓋舊的數據
Bit[16]	RxBF	Rx 接收暫存器已滿旗標
		0 RX 接收暫存器為空
		1 RX 接收暫存器已滿(讀取接收暫存器可以清零該位元)
Bit[03]	CPHA	SPI 總線捕捉數據的時脈相位設置

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	在 SCK 第一個時脈沿捕捉數據
		1	在 SCK 第二個時脈沿捕捉數據
Bit[02]	CPOL	SPI 總線工作頻率極性控制	
		0	SCK 低電位為空閒
		1	SCK 高電位為空閒
Bit[01]	M/S	SPI 工作模式設置	
		0	被動模式
		1	主動模式
Bit[00]	EN	SPI 功能開啟控制	
		0	關閉
		1	開啟

24.3.2. SPI 暫存器 1

SPI Base Address + 0x04 (0x40F04)						
Symbol	SPI CR1(SPI Control Register 1)					
Bit	[31:24]	[23:21]	[20]	[19]	[18]	[17:16]
名稱	MASK	-	CSO	CSL	LBF	MD
RW	R0W-0	-	RW-0			
Bit	[15:05]	[04:00]				
名稱	-	BL				
RW	-	RW-0				

位元	名稱	描述	
Bit[20]	CSO	晶片內部喚醒(CS)信號模擬器控制·適用於 3 線模式	
		0	CS 信號模擬器工作
		1	CS 信號模擬器待機
Bit[19]	CSL	CS 信號極性設置·用於啟動器件·適用於 4 線主端與從端模式	
		0	低電位啟動
		1	高電位啟動
Bit[18]	LBF	數據發送順序	
		0	MSB 先發送
		1	LSB 先發送
Bit[17:16]	MD	SPI 介面工作模式設置	
		MD[1:0]	工作模式
		00	SPI 標準 4 線通訊介面模式
		01	SPI 通用 3 線介面模式
		10	TI 模式
11	TI 模式		
Bit[4:0]	BL	SPI 發送一個字的數據長度設置	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述			
		BL[4:0]	數據長度	BL[4:0]	數據長度
		00000	8 bits length	10000	17 bits length
		00001	16 bits length	10001	18 bits length
		00010	24 bits length	10010	19 bits length
		00011	4 bits length	10011	20 bits length
		00100	5 bits length	10100	21 bits length
		00101	6 bits length	10101	22 bits length
		00110	7 bits length	10110	23 bits length
		00111	8 bits length	10111	24 bits length
		01000	9 bits length	11000	27 bits length
		01001	10 bits length	11001	26 bits length
		01010	11 bits length	11010	27 bits length
		01011	12 bits length	11011	28 bits length
		01100	13 bits length	11100	29 bits length
		01101	14 bits length	11101	30 bits length
		01110	15 bits length	11110	31 bits length
		01111	16 bits length	11111	32 bits length

當 MD 被設定為 3 線模式時，原本的 CS 接腳就會變成 GPIO 模式。

24.3.3. SPI 暫存器 2

SPI Base Address + 0x08 (0x40F08)	
Symbol	SPICR2 (SPI Control Register2)
Bit	[31:16]
名稱	RXB31_16
RW	R-X
Bit	[15:0]
名稱	RXB15_00
RW	RW-X

位元	名稱	描述
Bit[31:0]	SPIRB	SPIRB[31:00] 是 32 位元的接收暫存器

以 LBF 位元來設定 LSB 或 MSB 先被傳輸。

當 LSB 被設定為先傳輸，就會影響到數據儲存的位置，RXB 有效數據會，被向右對齊。

例如，BL 被設定為 8 位元模式時，接收到的數據就會在 RXB [7:0]；

設定為 9 位元模式時，接收到的數據就會在 RXB [8:0]，以此類推。

當設定 MSB 先被傳輸時，RXB 有效數據會被向左對齊。

例如，BL 被設定為 8 位元模式時，接收到的數據就會在 RXB [31:24]；

設定為 9 位元模式時，接收到的數據就會在 RXB [31:23]，以此類推。

24.3.4. SPI 暫存器 3

SPI Base Address + 0x0C (0x40F0C)	
Symbol	SPICR3 (SPI Control Register 3)
Bit	[31:16]
名稱	TXB31-16
RW	R-X
Bit	[15:0]
名稱	TXB15-0
RW	RW-X

位元	名稱	描述
Bit[31:0]	SPITB	SPITB[31:0] 是 32 位元的發送暫存器

以 LBF 位元來設定 LSB 或 MSB 先被傳輸。

當 LSB 被設定為先傳輸，就會影響到數據儲存的置，TXB 有效數據會被向右對齊。

例如，BL 被設定為 8 位元模式時，接收到的數據就會儲存在 TXB [7:0]；

設定為 9 位元模式時，接收到的數據就應儲存在 TXB [8:0]，以此類推。

當設定 MSB 先被傳輸時，TXB 有效數據會被向左對齊。

例如，BL 被設定為 8 位元模式時，接收到的數據就會儲存在 TXB [31:24]；

設定為 9 位元模式時，接收到的數據就會儲存在 TXB [31:23]，以此類推。

25. MCU 非同步串列通訊 UART

25.1. 整體總說明

HY16F3913 有 2 組非同步串列通訊為 UART 和 UART2。此為增強型 EUART (Enhanced Universal Asynchronous Receiver Transmit)。這個 UART 的週邊通常稱作串列通訊介面(SCI)。UART 可設定為全雙工非同步系統，其週邊通訊裝置包括 LCD/LED 螢幕終端機和 PC/NB/Tablet/Smart Phone。它也可被設定為半雙工同步系統，其週邊通訊裝置則包括 ADC 或 DAC 整合電路、串列 EEPROM/Flash 等。加強型的 UART 具有額外的特性，包括數據框錯誤偵測和自動位址辨識。數據框錯誤偵測可以決定一個數據框是否為有效或是否未經過框停止位元。自動位址辨識功能可將位址框內容與單晶片位址做比較；而串列中斷只能在這兩者符合時才能被產生。

25.1.1. Baud Rate 傳輸串列傳輸速率

暫存器 UARTCR2[15:0]是一個專用的 16bit baud rate 發生器，支援 EAURT 的非同步模式。下表是串列串列傳輸速率的計算公式，但是僅適用於主控模式。且在給定目標串列傳輸速率及工作頻率(UART_CK)為 HSXT 或 HSRC 的情況下，可以使用下表的公式來計算 Baud Rate 的近似整數值，從而可以確定串列傳輸串列傳輸速率誤差。且建議在切換工作頻率後，需要重置串列傳輸速率或使用自動串列傳輸速率功能，重新校正 Baud Rate 的值。

Baud Rate/EUART MODE	串列傳輸串列傳輸速率計算公式
16 bit/非同步	$UART_CK \div [4x(n+1)]$
	n= UARTCR2 暫存器的值；

例如：工作在非同步模式下，其工作頻率假設為 4.147MHZ，而目標串列傳輸速率 9600bps，可計算 Baud Rate 的值。

$$\begin{aligned} \text{根據公式: Baud Rate} &= ((UART_CK \div \text{目標串列傳輸速率}) \div 4) - 1 \\ &= ((4147000 \div 9600) \div 4) - 1 \\ &= 106.995 \\ &\approx 107 \end{aligned}$$

而根據上述計算 Baud Rate 值來計算串列傳輸速率值：

串列傳輸速率 = $4147000 \div (4 \times (107 + 1)) = 9599.5$;所以存在一定誤差，該誤差的計算方式為：

$$\begin{aligned} \text{誤差率} &= (\text{實際計算串列傳輸速率} - \text{目標串列傳輸速率}) / \text{目標串列傳輸速率} \\ &= (9599.5 - 9600) / 9600 \\ &= 0.0052\% \end{aligned}$$

25.1.2. 自動串列傳輸速率功能(Auto Baudrate detection)

UART 模組支援自動檢測和校正串列傳輸速率的功能，稱之為自動串列傳輸速率功能。自動串列傳輸速率必須在控制位 RxEn=1b 和 RxABDEn =1b 時才有效。在接收到開始狀態後，即開始進行自動串列傳輸速率檢測功能(接收資料需要為 0x55)，在自動檢測和校正完成後便將計算結果寫入暫存器 UARTCR2[15:0]。

UART Auto-Baud rate 自動傳輸速率設置流程：

- A. UART 初始化設置：包含 UART TX, RX Port 設定。TX 和 RX 對應到的 GPIO 腳位需要設置對應 TX 為 Output 和 RX 為 Input。
- B. Auto Baudrate 初始化設置：預先清除 UARTCR2[15:0]暫存器內容，關閉 RX 的 GPIO Input 設定，等待 RX IRQ(URxIF)中斷旗標產生，當收到 RX IRQ(URxIF)之後，再重新設定 RX 對應到的 GPIO port 為 Input。設置完成後，要再清除 UART 狀態旗標暫存器與清除 UART RX Data Buffer 和 RX IRQ(URxIF)，即完成 Auto Baudrate 初始化設置。
- C. 設置 Auto-baud Enable and Detection：開啟 Auto baud rate 功能 RxABDEn =1b，並且等待 0x55。當收到 0x55 之後，暫存器 UARTCR2[15:0]會自動填入目標傳輸率，完成 Auto-baud rate 設置。最後建議可在做完 Auto-baud rate 之後，增加 Hand shark process，目的是確認 auto-baud rate 得正確性。

25.1.3. 通訊 IO 接腳

UART 通訊總線只用兩根線 TX/RX，晶片為 UART 模塊配置了 6 組通訊 IO 接腳(每一組包含 TX/RX 線)，方便用戶在使用上設計的自由性。但這個是 IO 的複用功能，透過 GPIO 復用功能控制器 0x40844 的控制位 PTUR 與 PTURE 方便的選擇及開啟 UART 的通訊 IO 接腳，注意，在使用 UART 功能同時，需要先開啟 IO 通訊接腳，且對應的 IO 接腳需要被設置為輸入或輸出模式。UART 通訊 IO 接腳分佈如下表所示。

UART Port1(簡稱 UART)				UART Port2(簡稱 UART2)			
PTUR[2:0]	PTURE	TX	RX	PTUR2[2:0]	PTUR2E	TX2	RX2
000	1	PT1.0	PT1.1	000	1	PT1.2	PT1.3
001	1	PT1.4	PT1.5	001	1	PT1.6	PT1.7
010	1	PT2.0	PT2.1	010	1	PT2.2	PT2.3
011	1	PT2.4	PT2.5	011	1	PT2.6	PT2.7
100	1	PT6.0	PT6.1	100	1	PT6.2	PT6.3
101	1	PT7.4	PT7.5	101	1	PT7.6	PT7.7
110	1	PT9.0	PT9.1	110	1	PT9.2	PT9.3
111	1	PT8.0	PT8.1	111	1	PT8.2	PT8.3

表 25-1 UART1/2 通訊 IO 接腳分佈

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

25.2. 暫存器位址

UART Register Address	31	24	23	16	15	8	7	0
UART Base Address + 0x00(0x40E00)	MASK0		REG0		MASK1		REG1	
UART Base Address + 0x04(0x40E04)	-		-		MASK2		REG2	
UART Base Address + 0x08(0x40E08)	-		-		Baud Rate			
UART Base Address + 0x0C(0x40E0C)	-		TX		-		RX	

-保留

25.3. 暫存器功能

25.3.1. UART 暫存器 0

UART Base Address + 0x00 (0x40E00)									
Symbol	UARTCR0 (UART Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	OErr	NErr	FErr	PErr	TxBusy	TxBF	RxBusy	RxBF
RW	R0W-0	RW0-0				R-0			
Bit	[15:08]	[07:06]		[05:04]		[03]	[02]	[01]	[00]
名稱	MASK	PLen		DLen		RxIT	RxEn	TxIT	TxEn
RW	R0W-0	RW-1		RW-2		RW-0			

位元	名稱	描述
Bit[23]	OErr	RX Buffer over run error flag
		0 Normal 1 Over run
Bit[22]	NErr	RX Noise detected flag
		0 Normal 1 Noise detected
Bit[21]	FErr	RX Frame check erroe flag
		0 Normal 1 Frame check error
Bit[20]	PErr	RX Parity check erroe
		0 Normal 1 Parity check error
Bit[19]	TxBusy	TX Busy falg
		0 Idle 1 Busy
Bit[18]	TxBF	TX Buffer Full flag
		0 Empty 1 Full
Bit[17]	RxBusy	RX Busy flag
		0 Idle 1 Busy
Bit[16]	RxBF	RX Buffer Full flag
		0 Empty 1 Full
Bit[7:6]	PLen	TX 停止位元長度控制
		PLen[1:0] 停止位元長度
		00 0.5Bit
		01 1Bit
		10 1.5Bit
		11 2 Bit

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述		
Bit[5:4]	DLen	TX/RX 資料長度		
		DLen[1:0]	Normal Mode	Parity Check Mode
		00	6 Bit Mode	5 Bit Mode
		01	7 Bit Mode	6 Bit Mode
		10	8 Bit Mode	7 Bit Mode
		11	9 Bit Mode	8 Bit Mode
Bit[03]	RxIT	RX 中斷方式選擇		
		0 當 RX Data Buffer 有資料時發出中斷，讀取資料後中斷消失 注意：透過讀取 Rx Data Buffer 暫存器的動作後，就可以自動清除中斷旗標 若沒有讀取 Rx Data 暫存器的動作，透過指令仍無法清除 URxIF 狀態		
		1 Reserved		
Bit[02]	RxEn	UART RX 控制開關		
		0 關閉		
		1 開啟		
Bit[01]	TxIT	TX 中斷方式選擇		
		0 當 TX Data Buffer 空閒時發出中斷，寫入資料後中斷消失		
		1 Reserved		
Bit[00]	TxEn	UART TX 控制開關		
		0 關閉		
		1 開啟		

25.3.2. UART 暫存器 1

UART Base Address + 0x04 (0x40E04)							
Symbol	UARTCR1 (UART Control Register 1)						
Bit	[31:16]						
名稱	-						
RW	-						
Bit	[15:08]	[07:05]	[04]	[03]	[02]	[01]	[00]
名稱	Mask	-	RxABDF	RxABDEn	RxWUEn	PrtEn	PrtODD
RW	R0W-0	-			RW-0		

位元	名稱	描述
Bit[04]	RxABDF	自動鮑率偵測錯誤旗標
		0 正常
		1 發生錯誤
Bit[03]	RxABDEn	自動偵測鮑率開關
		0 關閉
		1 開啟
Bit[02]	RxWUEn	自動喚醒模式
		0 關閉
		1 開啟
Bit[01]	PrtEn	奇偶校正開關

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟
Bit[00]	PrtODD	選擇奇同位、偶同位校準	
		0	偶同位校準
		1	奇同位校準

25.3.3. UART 暫存器 2

UART Base Address + 0x08 (0x40E08)	
Symbol	UARTCR2 (UART Control Register 2)
Bit	[31:16]
名稱	-
RW	-
Bit	[15:0]
名稱	Baud Rate
RW	RW-X

位元	名稱	描述
Bit[15:0]	Baud Rate	UART 鮑率設定

25.3.4. UART 暫存器 3

UART Base Address + 0x0C (0x40E0C)		
Symbol	UARTCR3 (UART Control Register 3)	
Bit	[31:25]	[24:16]
名稱	-	Tx Data
RW	-	W-X
Bit	[15:9]	[8:0]
名稱	-	Rx Data
RW	-	R-X

※ 注意事項 ※

HY16F3913 對 0x40E0C~0x40E0F 任一位元組的讀取，都會觸發 Rx Data Buffer 被讀取而清除 Rx Data Buffer。

位元	名稱	描述
Bit[24:16]	Tx Data	TX Data Buffer
Bit[08:00]	Rx Data	RX Data Buffer

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

25.4. UART 使用說明

HY16F3913 有兩組 UART 與 UART2 可供使用者使用。使用 UART 做串列傳輸控制流程如下。首先是 UART I/O 腳位的初始化設置。在初始化 UART 的設置部分需要注意到。當選擇好 TX/RX IO 通訊接腳之後。需要先做開啟 IO 通訊接腳動作。並且對應的 IO 接腳需要使用 GPIO 來設置為輸入或輸出模式。第二點為 UART 時脈源選擇控制。UART 時脈源可以選擇使用內部震盪器或者外部震盪器。UART 時脈源的選擇與 UART 的除頻會決定 UART 傳輸速度。以上兩點設定完之後也要設定 UART 傳輸協定。包含鮑率設定與傳輸位元等選擇。最後在 UART 設定完成之後。需要先做一小段的 Delay 時間設置。此為 IO 初始化穩定時間。當 IO 初始化達到穩定之後。即可做 UART 致能動作。完成 UART 初始化動作。UART 做傳輸資料使用上。建議所有的資料接收和傳送都是在(Interrupt)中斷事件裡面做處理。如果是使用 UART。則是在 INT HW0 做中斷處理。如果是使用 UART2。是在 INT HW7 做中斷處理。在 UART 完成初始化並且開啟 TX 與 RX 中斷致能之後。即可以開始等待中斷條件成立並做 UART 串列資料傳輸。

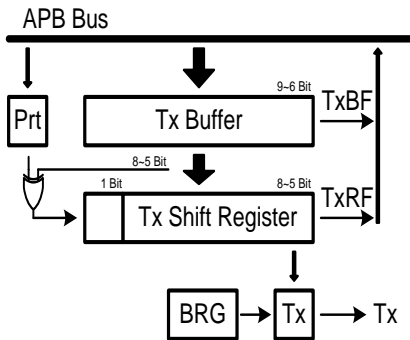
UART 中斷說明：

以下為 URxIF, URxIR, IRxIE 使用關係說明。

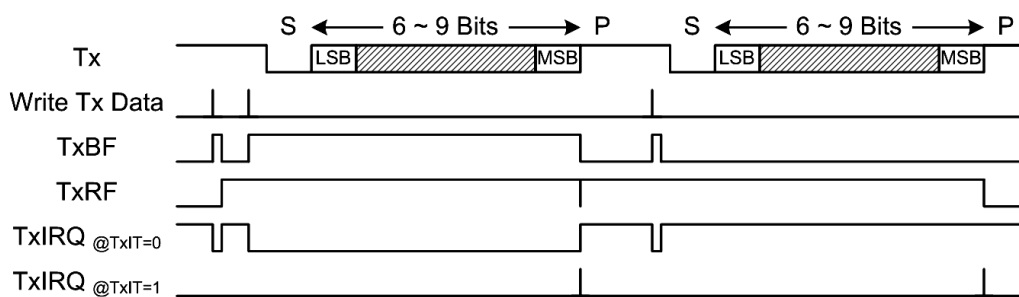
INT Base Address + 0x00 (0x40000)																
INTCOM (Interrupt Control Register 0)																
Symbol	[31:24]								[23:22]	[21]	[20]	[19]	[18]	[17]	[16]	
名稱	MASK								-	I2CEIE	I2CIE	UTxIE	URxIE	STxIE	SRxIE	
RW	R0W-0								-	RW-0						
Bit	[15:14]	[13]	[12]	[11]	[10]	[09]	[08]	[07:06]	[05]	[04]	[03]	[02]	[01]	[00]		
名稱	MASK								-	I2CEIF	I2CIF	UTxIF	URxIF	STxIF	SRxIF	
RW	-	I2CEIR	I2CIR	UTxIR	URxIR	STxIR	SRxIR	-	RW0-0							

- URxIE =0b, UART RX 接收發生中斷時。URxIR=0b. URxIF=1b。但是晶片不會進到中斷副程式 HW0 中。
- URxIE =1b, UART RX 接收發生中斷時。URxIR=1b. URxIF=1b。晶片進到中斷副程式 HW0 中。
- 清除 URxIF=0b 動作時。同時 URxIR=0b。
- 目前函式庫對於中斷旗標的清除動作等。是藉由操作 URxIF 來控制。

UART TX Interface 說明：



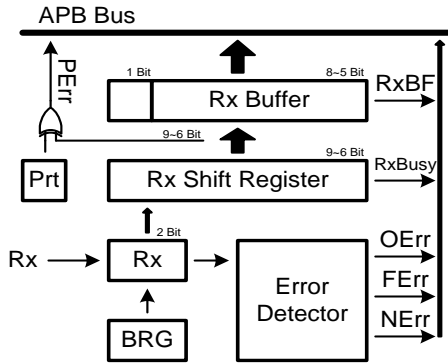
UART Transmit Block Diagram



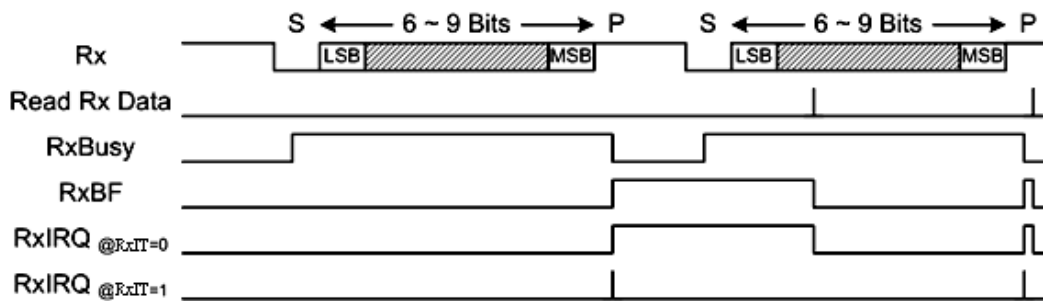
動作說明：

- TxRF · 此為 Tx Shift Register 的狀態。
- 當寫資料到 TX Data 暫存器後，TxBF=1b，代表 Tx Buffer 不為空。之後會將資料移位到 Tx shift Register 內，這時 Tx Buffer 即為空，TxBF=0b。
- 當 Tx 資料還未全部傳送出去時，此時又寫資料到 TX Data 暫存器時，則 TxBF=1b，代表 Tx Buffer 不為空。直到 Tx shift Register 內的資料全部傳送出去後，Tx Buffer 已經將資料移位到 Tx shift Register 內，則 TxBF=0b。
- 當 TxBF=1b 情況下，又寫資料到 TX Data 暫存器時，此時新的資料會將 Tx Buffer 內的值覆蓋過去。使用者需要判斷，避免資料被覆蓋掉。
- TxIT 的設定會影響 UTxIF 中斷產生的方式(圖中以 TxIRQ 描述)。當 TxIT=0b 時，其 UTxIF 產生的方式，相同於 HY16F188 系列產品使用方式。而在 HY16F19xB 系列產品使用上，增加了 TxIT=1b 新功能設定。
- TxIT=0b，當 TX Buffer 空間時發出中斷，寫入資料後中斷消失；UTxIF 的旗標則與 TxBF 旗標反向。只要 Tx Buffer 為空時，UTxIF=1b。因此這個狀態下，若程式一開始就開啟 UTxIE=1b，則就會不停進入中斷。
- TxIT=1b，當 TX 傳送完一筆資料後發出中斷；當一筆資料完整輸出到 STOP 發生時，才會產生中斷旗標 UTxIF=1b。使用者可以自行透過指令清除 UTxIF=0b。這個做法會方便使用者想要知道資料何時完整輸出後，而發生中斷通知。

UART RX Interface 說明 :



UART Receive Block Diagram



動作說明:

-UART 開始接收資料時，當接收到 STAR 後的半個 UART CLOCK 時，RxBusy=1b，RX Buffer 內還沒接收完整資料，RX Buffer 為空，因此 RxBF=0b。當資料接收完成，發生 STOP 時，RxBusy=0b，RX Buffer 已經有資料，因此 RxBF=1b。

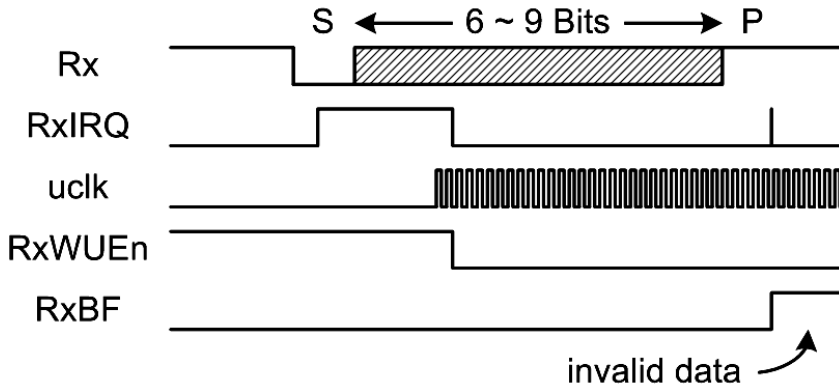
-RxIT 的設定會影響 URxIF 中斷產生的方式(圖中以 RxIRQ 描述)。

-RxIT=0b，當 RX Buffer 有資料時發出中斷，讀取資料後中斷消失；當資料接收完成後，RxBusy=0b，RxBF=1b，則中斷旗標發生 URxIF=1b。此時必須透過讀取 Rx Data 暫存器的動作後，再下清除 URxIF=0b 的動作，則才可以正確清除中斷旗標，若沒有讀取 Rx Data 暫存器的動作，透過指令仍無法清除 URxIF 狀態。

-RxIT=1b，當 RX 接收完一筆資料後發出中斷；當資料接收完成後，RxBusy=0b，RxBF=1b，則中斷旗標發生 URxIF=1b。此時不需要讀取 Rx Data 暫存器，都可以透過指令方式直接清除 URxIF=0b 的動作。

UART Auto WakeUp 使用說明：

當 HY16F3913 晶片進入省電模式(Sleep 或 Idle Mode) , 可以設計使用 UART 的 RX 接腳來做喚醒動作。當進入省電模式時候, RxIRQ 所收到的第一筆資料為喚醒晶片用, 需避免作為相關運算使用。以下說明 UART WakeUp 設置流程。



1. UART 初始化設置：包含 UART 的 TX 與 RX Port 設定, TX 和 RX 對應到的 GPIO 腳位需要設置對應 TX 為 Output 和 RX 為 Input。需注意: RX 接腳狀態需要設定為內部 Pull High 狀態或由外部線路使其 RX 接腳為 Pull High 狀態。
 2. 開啟 UART WakeUp 功能, 即設置暫存器 0x40E04[2]=RxWUEn=1b, 並且開啟 RX Interrupt, 與使能全局中斷 GIE=1。
 3. 設置晶片進入省電模式(Sleep 或 Idle Mode)。 需注意:進入省電模式之前, 需要先把 CPU 工作頻率切換到內部低頻 LPO, 並且再把 CPU 高頻 HAO 做關閉動作, 這樣才可以達到符合規格書預期的省電模式狀態。
 4. 等待 Host 端的 TX 傳送訊號到 HY16F3913 做喚醒晶片動作。當 HY16F3913 接收到 Host 端傳送的 TX 訊號, 會先進入到 UART 中斷, 在 RxBF Flag 之後, 清除此筆無效資料及相關 Interrupt Flag, 並且重新再開啟內部 HAO 高頻, 把 CPU 工作頻率切換到 HAO, 離開 UART 中斷副程式返回到主程式。
- 需注意：在 RxBF 出現前的 Interrupt Flag 為喚醒晶片用, 需避免作為相關運算用。如果是從 Sleep mode 喚醒至少要等 64msec(max: < 100msec), 晶片才可以開始動作, 等待過程中, Host 端送出到 HY16F3913 晶片的 UART command 是無效的。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

26. MCU 非同步串列通訊 UART2

26.1. 整體總說明

設計方式相同於 UART 章節說明。

26.2. 暫存器位址

UART2 Register Address	31	24	23	16	15	8	7	0
UART2 Base Address + 0x00(0x40E10)	MASk0		REG0		MASk1		REG1	
UART2 Base Address + 0x04(0x40E14)	-		-		MASk2		REG2	
UART2 Base Address + 0x08(0x40E18)	-		-		Baud Rate			
UART2 Base Address + 0x0C(0x40E1C)	-		TX2		-		RX2	

-保留

26.3. 暫存器功能

26.3.1. UART2 暫存器 0

UART2 Base Address + 0x10 (0x40E10)									
Symbol	UART2CR0 (UART2 Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	Mask	OErr	NErr	FErr	PErr	TxBusy	TxBF	RxBusy	RxBF
RW	R0W-0	RW0-0				R-0			
Bit	[15:08]	[07:06]		[05:04]		[03]	[02]	[01]	[00]
名稱	MASK	PLen		DLen		RxIT	RxEn	TxIT	TxEn
RW	R0W-0	RW-1		RW-2		RW-0			

位元	名稱	描述	
Bit[23]	OErr	RX Buffer over run error flag	
		0	Normal
		1	Over run
Bit[22]	NErr	RX Noise detected flag	
		0	Normal
		1	Noise detected
Bit[21]	FErr	RX Frame check error flag	
		0	Normal
		1	Frame check error
Bit[20]	PErr	RX Parity check error	
		0	Normal
		1	Parity check error
Bit[19]	TxBusy	TX Busy flag	
		0	Idle
		1	Busy
Bit[18]	TxBF	TX Buffer Full flag	
		0	Empty
		1	Full
Bit[17]	RxBusy	RX Busy flag	
		0	Idle
		1	Busy
Bit[16]	RxBF	RX Buffer Full flag	
		0	Empty
		1	Full

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述		
Bit[7:6]	PLen	TX 停止長度控制		
		PLen[1:0]	停止位元長度	
		00	0.5Bit	
		01	1Bit	
		11	2 Bit	
Bit[5:4]	DLen	TX/RX 資料長度		
		DLen[1:0]	Normal Mode	Parity Check Mode
		00	6 Bit Mode	5 Bit Mode
		01	7 Bit Mode	6 Bit Mode
		10	8 Bit Mode	7 Bit Mode
11	9 Bit Mode	8 Bit Mode		
Bit[03]	RxIT	RX 中斷方式選擇		
		0	當 RX Data Buffer 有資料時發出中斷，讀取資料後中斷消失 注意：透過讀取 Rx Data Buffer 暫存器的動作後，就可以自動清除中斷旗標 若沒有讀取 Rx Data 暫存器的動作，透過指令仍無法清除 URxIF 狀態	
		1	Reserved	
Bit[02]	RxEn	UART RX 控制開關		
		0	關閉	
		1	開啟	
Bit[01]	TxIT	TX 中斷方式選擇		
		0	當 TX Data Buffer 空間時發出中斷，寫入資料後中斷消失	
		1	Reserved	
Bit[00]	TxEn	UART TX 控制開關		
		0	關閉	
		1	開啟	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

26.3.2. UART2 暫存器 1

UART2 Base Address + 0x14 (0x40E14)							
Symbol	UART2CR1 (UART2 Control Register 1)						
Bit	[31:16]						
名稱	-						
RW	-						
Bit	[15:08]	[07:05]	[04]	[03]	[02]	[01]	[00]
名稱	Mask	-	RxABDF	RxABDEn	RxWUEn	PrtEn	PrtODD
RW	R0W-0	-	RW-0				

位元	名稱	描述	
Bit[04]	RxABDF	自動鮑率偵測錯誤旗標	
		0	正常
		1	發生錯誤
Bit[03]	RxABDEn	自動偵測鮑率開關	
		0	關閉
		1	開啟
Bit[02]	RxWUEn	自動喚醒模式	
		0	關閉
		1	開啟
Bit[01]	PrtEn	奇偶校正開關	
		0	關閉
		1	開啟
Bit[00]	PrtODD	選擇奇同位、偶同位校準	
		0	偶同位校準
		1	奇同位校準

26.3.3. UART2 暫存器 2

UART2 Base Address + 0x18 (0x40E18)	
Symbol	UART2CR2 (UART2 Control Register 2)
Bit	[31:16]
名稱	RSV.
RW	R-0
Bit	[15:00]
名稱	Baud Rate
RW	RW-X

位元	名稱	描述
Bit[15:0]	Baud Rate	UART 鮑率設定

26.3.4. UART2 暫存器 3

UART2 Base Address + 0x1C (0x40E1C)		
Symbol	UART2CR3 (UART2 Control Register 3)	
Bit	[31:25]	[24:16]
名稱	-	Tx Data
RW	-	W-X
Bit	[15:09]	[08:00]
名稱	-	Rx Data
RW	-	R-X

位元	名稱	描述
Bit[24:16]	Tx Data	TX Data Buffer
Bit[08:00]	Rx Data	RX Data Buffer

26.4. UART2 使用說明

UART2 與 UART 不同的地方在於控制位置暫存器與 IO 接腳配置與中斷向量的不同，UART 為 INT HW0，而 UART2 為 INT HW7，其餘控制方式階相同。

27. MCU 通用 I²C 通信介面

27.1. 整體總說明

HY16F3913 有 1 個通訊介面(I²C) · 包含主(Master)和從(Slave)兩個運作模式如下圖所示。主機模式可以根據系統的需求結合傳送控制器(Transmission Controller, Tx Controller)傳送 I²C 封包格式的信號至 I²C Bus, 並以 Clock Generator 決定所需的傳送速率。而 Slave Controller 可以接收 I²C Bus 上的信號 · 以(Slave)從機模式接受 Bus 上的(Master)主機之通訊需求 · 並結合傳送控制器回傳主機所需要的資料。

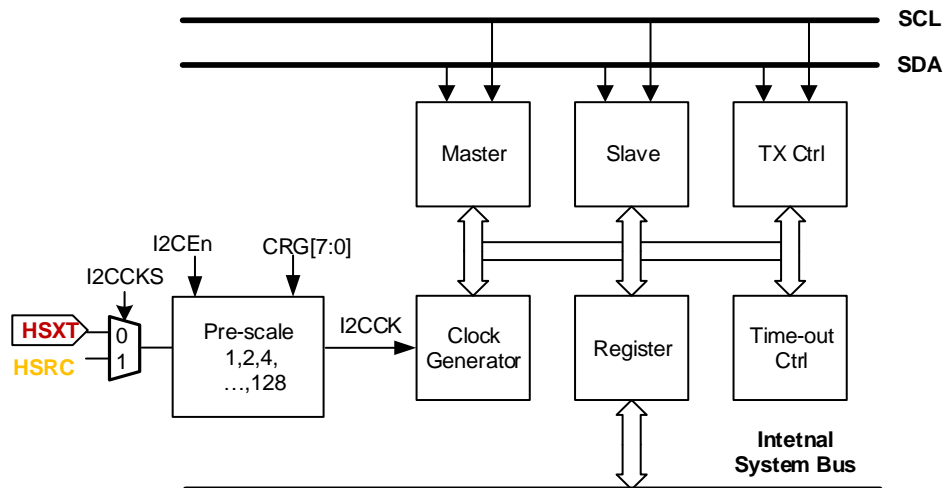


圖 27-1 I²C 通訊架構圖

27.1.1. 通信 I²C 介面特性

標準 I²C 串列介面包括 2 接腳的串列數據(SDA)和串列時脈(SCL)。接腳是開放式漏極開路輸出結構 · 需要外部上拉電阻以確保高階輸出。標準 I²C 串列介面可以組態設定為主(Master)模式、從(Slave)模式、或主/從(master/slave)模式。可編程時鐘允許調整 I²C 的傳輸速率。在主從之間 · 數據以雙向傳輸。I²C 允許大的運作電壓範圍。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

- I²C 串列介面功能特性：
 - 標準 I²C 串列介面包含 2 個接腳，為串列資料(SDA)、串列時脈(SCL)。
 - 接腳為 Open Drain 輸出結構，需要外部提升電阻，確保高電位輸出。
 - 標準 I²C 串列介面可配置為主機(Master)、從機(Slave)或主/從機模式。
 - 可程式時脈，允許調整 I²C 傳輸速率。
 - 主機和從機之間的數據傳輸為雙向的。
 - I²C 允許相當大的工作電壓範圍。
 - I²C 的參考設計使用一個 7 位元長度的位址空間但保留了 16 個位址，所以在一組匯流排最多可和 112 個節點通訊。保留位址如下表，參考 I²C-bus specification and user manual。

Slave address	R/W bit	Description
0000 000	0	general call address ^[1]
	1	START byte ^[2]
0000 001	X	CBUS address ^[3]
0000 010	X	reserved for different bus format ^[4]
0000 011	X	reserved for future purposes
0000 1XX	X	Hs-mode master code
1111 1XX	1	device ID
1111 0XX	X	10-bit slave addressing

X = don't care; 1 = HIGH; 0 = LOW.

^[1] The general call address is used for several functions including software reset.

^[2] No device is allowed to acknowledge at the reception of the START byte.

^[3] The CBUS address has been reserved to enable the inter-mixing of CBUS compatible and I²C-bus compatible devices in the same system. I²C-bus compatible devices are not allowed to respond on reception of this address.

^[4] The address reserved for a different bus format is included to enable I²C and other protocols to be mixed. Only I²C-bus compatible devices that can work with such formats and protocols are allowed to respond to this address.

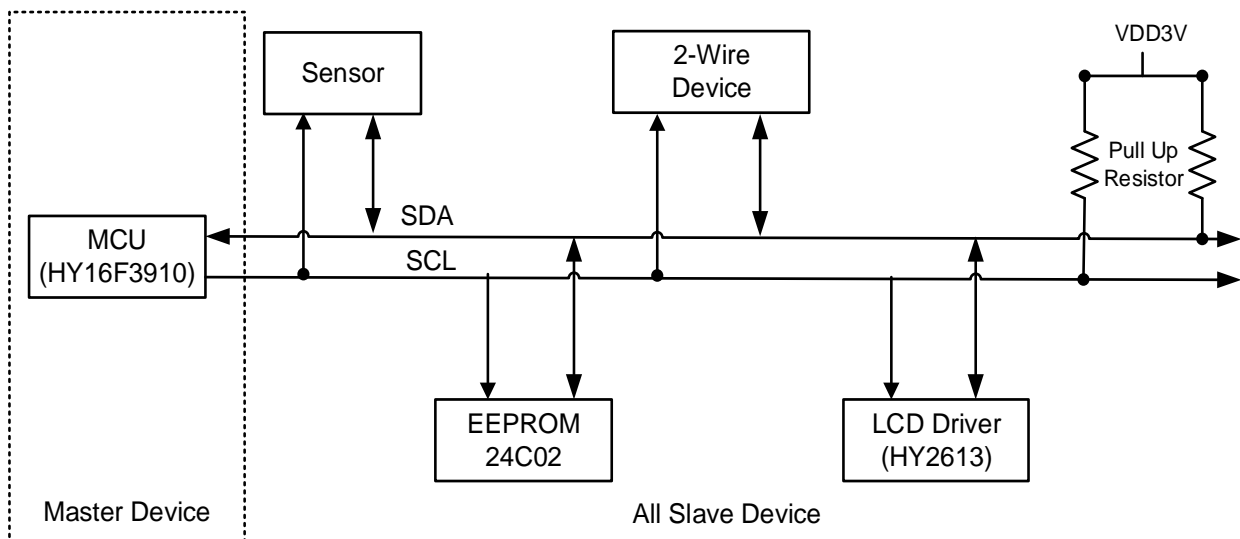


圖 27-2 I²C 總線掛接器件圖

- 通信 I²C 介面訊號
 - 開始訊號(START): 主端模式 SCL 為高電位元。從高電位發出 SDA 到低電位以啟動數據傳輸。
 - 數據(DATA)和位址(ADDRESS)訊號: I²C 串列介面協定只有當 SCL 是低電位元時才需要。SDA 只能依據數據來改變。
 - 回應訊號(Acknowledge): 接收數據(Slave)是自最初的 8 個位元之後才開始。傳送數據到一個裝置(Host)是送一個低電位。表示數據已經被收到。
 - 停止訊號(STOP): 主端模式 SCL 是高電位元。從低電位發出 SDA 到高電位以結束一個數據傳輸。

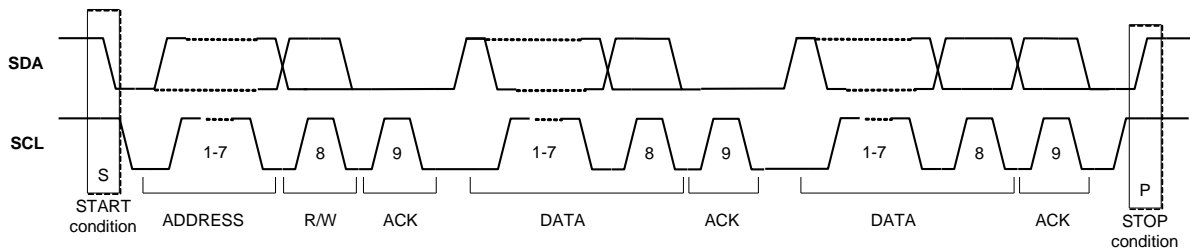


圖 27-3 I²C 總線時序圖

27.1.2. 數據傳輸率的計算:

◆ Master Mode

I²C 內部暫存器 CRG[7:0]可以控制主端模式的數據傳輸率。I²C 匯流排 SCL 接腳上的串列數據傳輸速度決定於 I²C 的電路時脈源(Clock 可以選擇 HSXT 或是 HSRC)和串列傳輸速率暫存器 CRG[7:0]的數值設定。I²C 串列數據傳輸率可以由以下公式來決定：

$$\text{Data BuardRate}(I2CCK) = \frac{\text{Clock}}{[4 \times (\text{CRG}[7:0] + 1)]} \quad (\text{式 } 27-1)$$

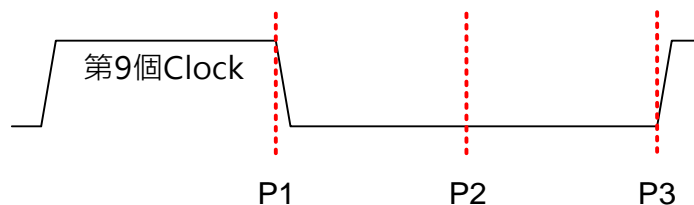
※注意：

上拉電阻大小會影響 Data BuardRate。因晶片等到 High 時才開始計算 High 週期。

I²C Master Mode 與 I²C Slave Mode 之下，SCL 最高能夠支持速度為 400kHz。

◆ Slave Mode

當 Master 端使用的是標準硬體 I²C 或者是會判斷 SCL 狀態才做動的裝置時，CRG[7:0]建議填值為 01H。如果 Master 端是使用 I/O 模擬而成的裝置，如需配合第九個 Clock 長度可依實際情況調整。公式計算為下



P1~P2的時間決定於ISR中何時將I2C中斷旗標寫0

P2~P3的時間由CRG[7:0]決定

Min=(CRG+1)*(CPU_CK週期)

Max=2*(CRG+1)*(CPU_CK週期)

27.1.3. 超時控制 Time-out function (Time-Out):

- ◆ Time-out 控制是為了避免 I²C 控制器將 I²C Bus 鎖死。I²C Device 在運作的過程中為了提供 MCU 足夠的時間處理 I²C 控制器的需求，因此 I²C 控制器在每一個回應位元之後都會將 SCL 拉為 Low，使 Master 無法傳出下一個時脈信號。但是當 MCU 過於忙碌或任何原因無法回應 I²C 控制器的需求時，I²C Bus 的 SCL 將有可能被鎖死於 Low。為了避免此情況發生，Time-out 控制器可以根據程式員所設定的 Time-out 條件，偵測 SCL 被本機拉為 Low 的時間，當 Time-out 被判定確立後，I²C 控制器會將 SCL 放掉並且發出中斷至 MCU。
- ◆ Time-out 控制電路是以 I²C 時脈源 I2CCK 為計數條件，I2CCK 先以 TOPS 所設定之值最多可以作 128 的 Pre-scale，再根據 TOLimit 計數 SCL 被本機設為 Low 的時間(在此先訂為 SCLo)，如果 SCLo 於尚未達到 Time-out 時間被釋放為 High，則 Time-out 控制器內部的計數器將被重置，並於下次 SCLo 在被拉為 Low 時重新計數；如果 SCLo 超出 Time-out 時間後依然被拉為 Low，則 Time-out 旗標 TOFlag 將被設立，並發出中斷信號要求 MCU 處理。
- ◆ Time-out 旗標被設立後，稍後的傳送過程中一律回應 NACK 於 I²C Bus。MCU 要清除 Time-out 旗標後方能再度正常使用 I²C 控制電路，Time-out 旗標的清除必須將 TOEn 關閉再開啟，使 Time-out 控制電路回復初始狀態。

注意：I2C time-out function 設置，需要先開啟 I2C，即 0x41000[0]=1b (I2Cen=1b)，接著設置暫存器 0x41008[6:0]，即設置 TOPS 暫存器與 TOLimit 暫存器。需要注意，即使 TOPS 與 TOLimit 選擇設置為 0 (0 為預設值)，也還是需要再對這兩個暫存器再次寫入 0 的數值。當完成了 TOPS 與 TOLimit 暫存器的寫入後，最後再把超時復位功能控制開關打開，即 0x41000[1]=1b (TOEn=1b)。按照以上描述順序操作，才是正確的完成 I2C time-out function 設置。

27.1.4. I²C 通訊接腳

I²C 總線只有兩根線，但晶片給 I²C 模塊配置 4 組通訊 IO 接腳(一組 IO 接腳包含 SCL/SDA)，是 IO 的複用功能。方便用戶可以自由的設置選擇不同通訊接腳。透過控制器 I2CPTS 0x40844[19:17]、I2CPTEn 0x40844[16] 選擇及開啟相應的通訊接腳。在使用 I²C 功能時，必須先開啟通訊 IO 接腳，對應的 IO 接腳需設置為輸入或輸出模式。

下表為通訊接腳分佈表。

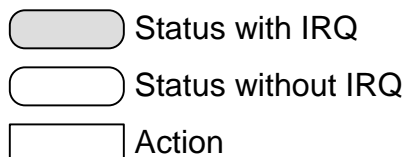
I2CPTS[2:0]	I2CPTEn	SCL	SDA	I2CPTS[2:0]	I2CPTEn	SCL	SDA
000	1	PT1.0	PT1.1	100	1	PT2.0	PT2.1
001	1	PT1.2	PT1.3	101	1	PT2.2	PT2.3
010	1	PT1.4	PT1.5	110	1	PT2.4	PT2.5
011	1	PT1.6	PT1.7	111	1	PT2.6	PT2.7

表 27-1 I²C 通訊 IO 接腳分佈

注意：HY16F3913 產品系列的 I²C 應用，初始化 GPIO 接腳功能為輸入或輸出模式為選擇性設置，使用者在 I²C 初始化流程上可以省略此步驟流程。

27.1.5. 通信 I²C 介面流程

- I²C 串列介面術語
 - (SPIA)：代表對 Action Register(ACT)控制暫存器所下達指令，S 為 Start 指令，P 為 Stop 指令，I 為中斷旗標，A 為 Acknowledge 指令。
 - SPIA(所對應的暫存器位置為 0x41004[3:0])：代表讀取 Action Register(ACT)控制暫存器之值，可以用於判讀中斷旗標或其他指令是否運作完成。
 - STA(所對應的暫存器位置為 0x41004[23:16])：讀取 Status 暫存器之值，用以表示目前 I²C 電路運作狀態。
 - 下列流程圖會以圖所示之(灰底圓框)、(白底圓框)、(純白方框)，分別表示 I²C 介面之狀態：
 - 灰底圓框：表示中斷旗標已被設立之 I²C 狀態。
 - 白底圓框：表示中斷旗標未被設立，需由 MCU 主動讀取之 I²C 狀態。
 - 純白方框：表示需由 MCU 對 I²C 下達指令。



27.1.6. 通信 I²C Master TX 流程

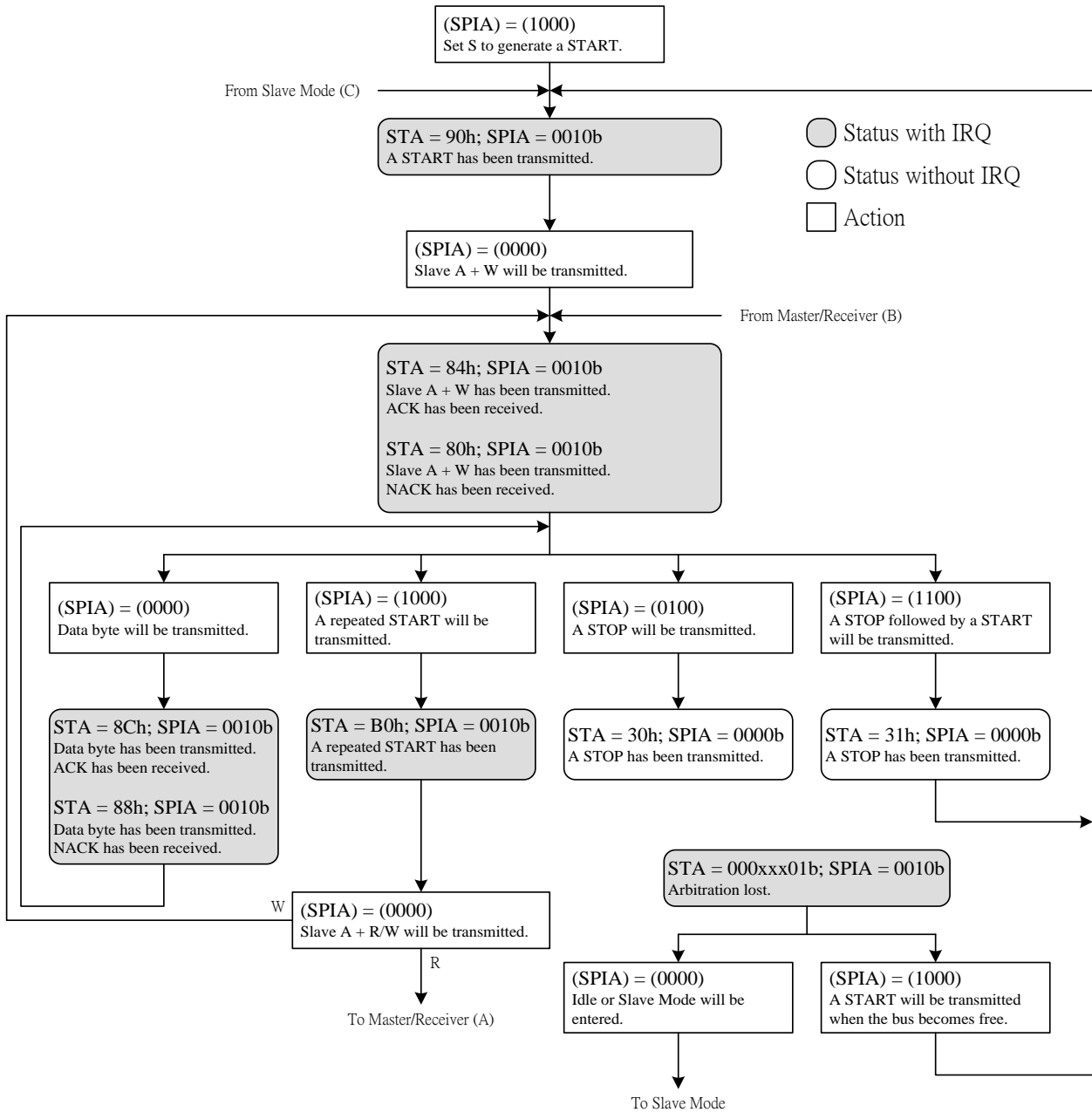


圖 27-4 Master Transmitter Mode

27.1.7. 通信 I²C Master RX 流程

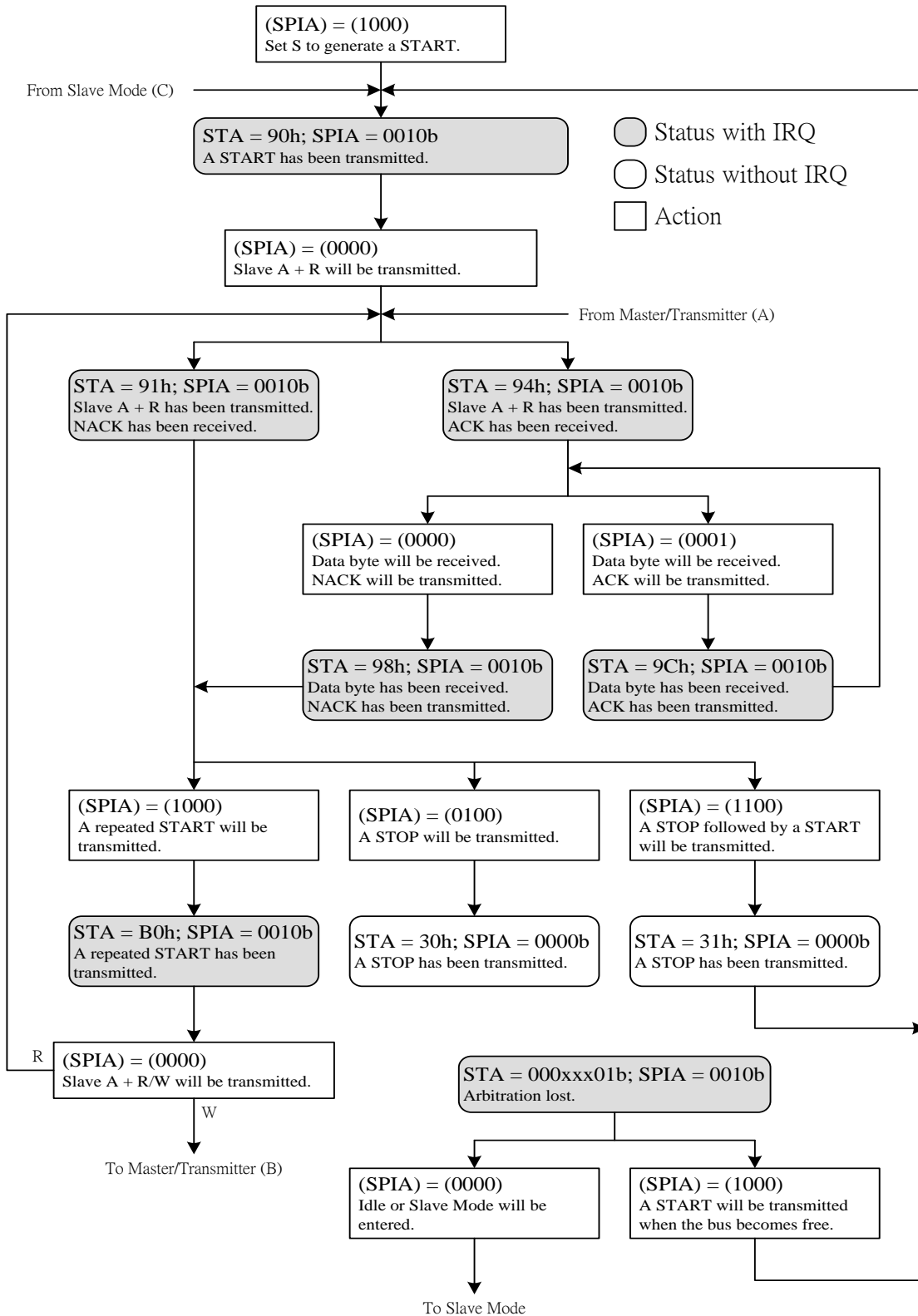


图 27-5 Master Receiver Mode

27.1.8. 通信 I²C Slaver TX 流程

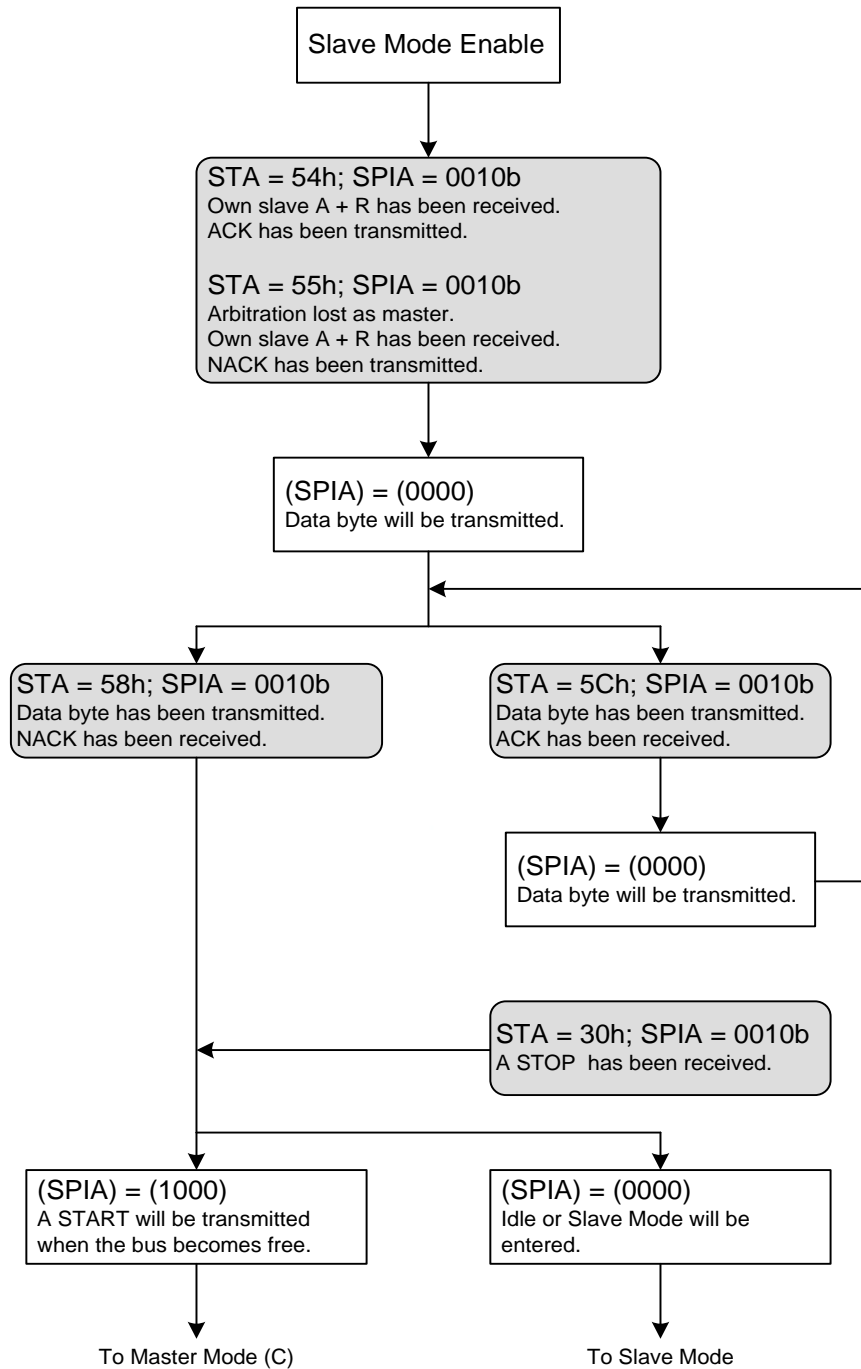


圖 27-6 Slave Transmitter Mode

27.1.9. 通信 I²C Slaver RX 流程

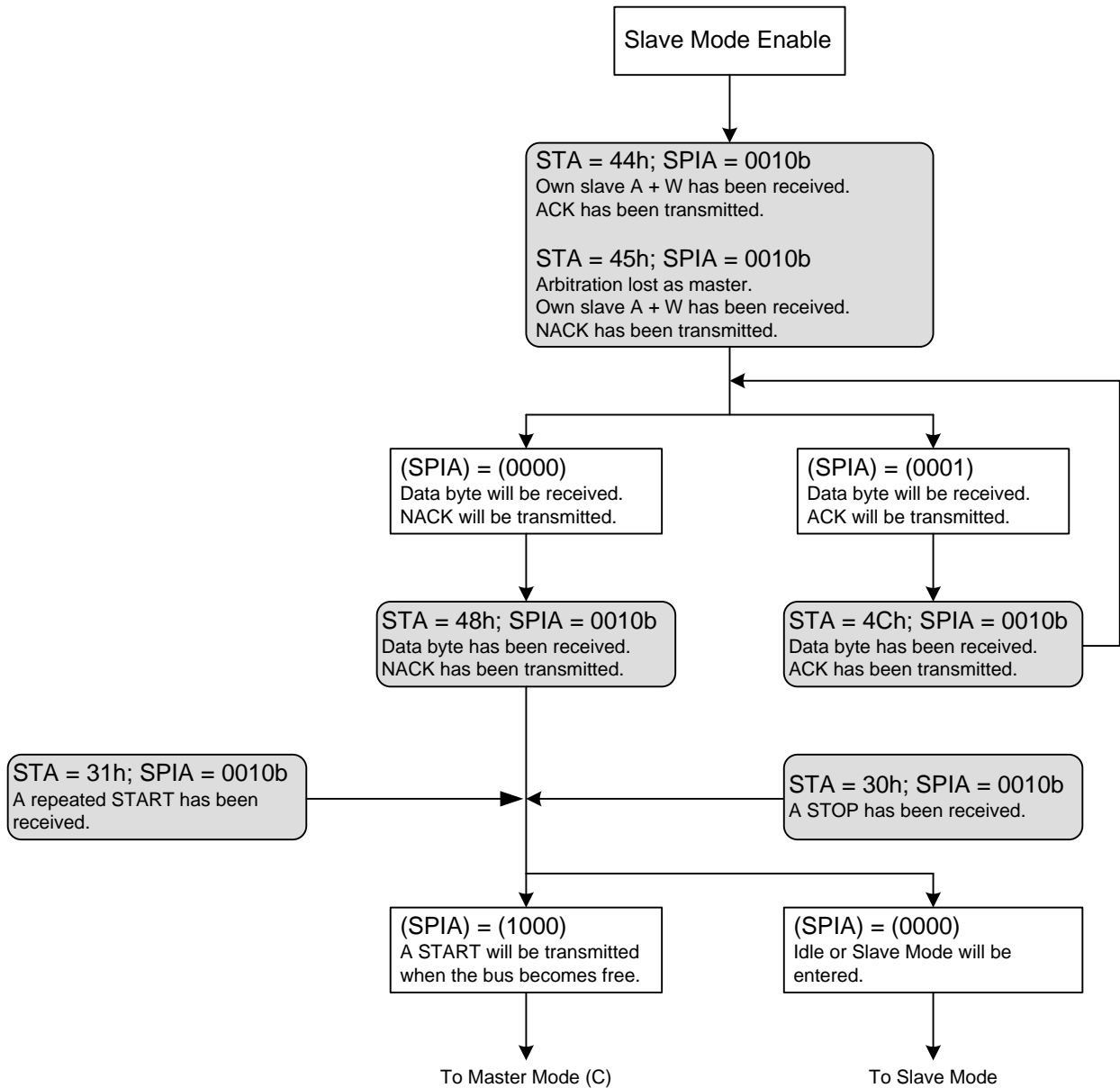


圖 27-7 Slave Receiver Mode

27.1.10. 通信 I²C General Call 流程

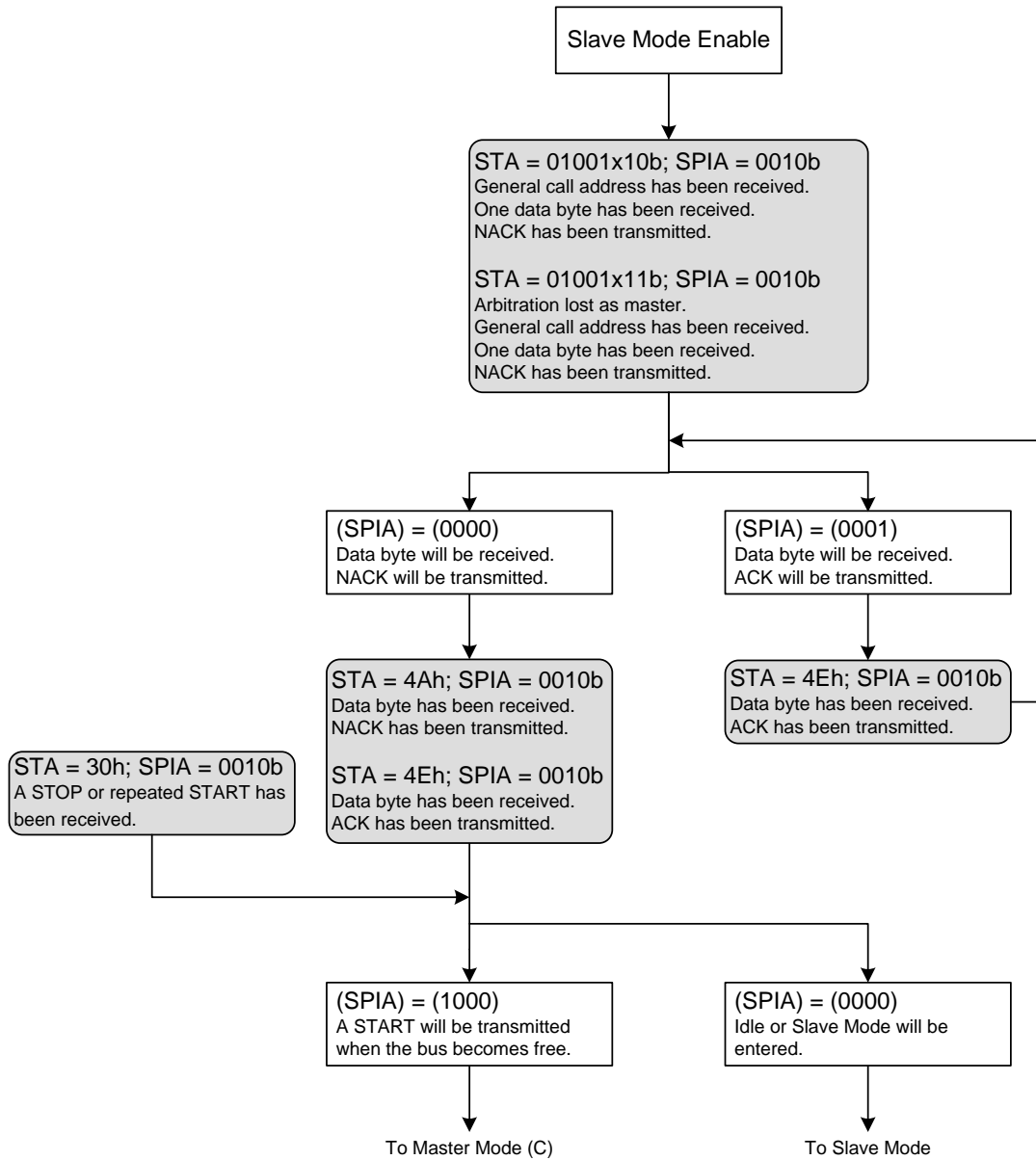


圖 27-8 General Call Mode

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

27.2. 暫存器位址

I2C Register Address	31	24	23	16	15	8	7	0
I2C Base Address + 0x00 (0x41000)	-	-	-	-	MASK0	-	-	I2C_CON0
I2C Base Address + 0x04 (0x41004)	MASK1	-	I2C_CON1	-	MASK2	-	-	I2C_CON2
I2C Base Address + 0x08 (0x41008)	MASK3	-	I2C_CON3	-	MASK4	-	-	I2C_CON4
I2C Base Address + 0x0C (0x4100C)	MASK5	-	MASK6	-	I2C_CON5	-	-	I2C_CON6
I2C Base Address + 0x10 (0x41010)	-	-	-	-	-	-	-	I2C_CON7
I2C Base Address + 0x14 (0x41014)	-	-	-	-	-	-	-	I2C_CON8

-保留

27.3. 暫存器功能

27.3.1. I2C 暫存器 0

I2C Base Address + 0x00 (0x41000)							
Symbol	I2CCR0 (I ² C Control Register 0)						
Bit	[31:16]						
名稱	RSV						
RW	R-0						
Bit	[15:08]	[07:06]	[05]	[04:03]	[02]	[01]	[00]
名稱	MASK	-	TOCKS	-	GCRst	TOEn	I2CEn
RW	R0W-0	-	RW-0	-	-	-	RW-0

Configuration Register (CFG)

位元	名稱	描述
Bit[05]	TOCKS	Timeout Base Clock Control
		0 Base on I ² C IP Clock
		1 Base on CRG Clock
Bit[02]	GCRst	全呼復位使能控制(詳細說明請參考 0 I ² C General Call Mode)
		0 關閉
		1 開啟
Bit[01]	TOEn	超時復位功能開啟控制
		0 關閉
		1 開啟
Bit[00]	I2CEn	I2C 功能開啟控制
		0 關閉
		1 開啟

注意事項：當 I2CEn 關閉時，將關閉 I²C 內部的 Clock，除了 Configuration Register 可以進行寫入動作，其餘暫存器將無法寫入資料。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

27.3.2. I2C 暫存器 1

Action Register (ACT)

I2C Base Address + 0x04 (0x41004)									
Symbol	I2CCR1 (I2C Control Register 1)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17]	[16]
名稱	MASK	MAct	SAct	Rx P/Sr	R/W	DF	A/NA	GC	ARB
RW	R0W-0	R-0							
Bit	[15:08]	[07]	[06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	MASK	SEn	10bEn	3BEn	EIRQFlag	START	STOP	IRQFlag	A/NA
RW	R0W-0	RW-0							

位元	名稱	描述	
Bit[23]	MAct	主機模式啟用旗標	
		0	未啟用
		1	啟用
Bit[22]	SAct	從機模式啟用旗標	
		0	未啟用
		1	啟用
Bit[21]	Rx P/Sr	接收停止或重新開始旗標	
		0	正常
		1	接收停止或重新開始旗標已被發送或接收。
Bit[20]	R/W	讀寫狀態旗標	
		0	寫命令已被發送或接收
		1	讀命令已被發送或接收
Bit[19]	DF	資料旗標	
		0	正常
		1	I ² C 資料已被發送或接收
Bit[18]	A/NA	應答信號(ACK)狀態旗標	
		0	應答信號(ACK)未被發送或接收
		1	應答信號(ACK)已被發送或接收
Bit[17]	GC	全呼狀態旗標	
		0	正常
		1	當前正進行全呼操作
Bit[16]	ARB	仲裁漏失旗標	
		0	正常
		1	仲裁漏失
Bit[07]	SEn	(I ² C Slave)從機模式開啟控制	
		0	關閉
		1	開啟
Bit[06]	10bEn	(I ² C Slave)從機 10 位元位址碼模式開啟控制	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	關閉
		1	開啟 10 位元位址碼模式
Bit[05]	3BEn	(I ² C Slave)從機發送 3 筆數據功能開啟控制	
		0	關閉
		1	開啟從機連續發送 3 筆數據功能
Bit[04]	EIRQFlag	錯誤旗標，與錯誤中斷旗標 I2CEIF 相關聯，先清零該位元才能清零 I2CEIF	
		0	正常
		1	發生超時或接收到意外的起始(停止)信號或仲裁失敗
Bit[03]	START(S)	始信號控制位元(S)	
		0	正常
		1	於 I ² C 總線上產生起始信號
Bit[02]	STOP(P)	停止信號控制位元(P)	
		0	正常
		1	於 I ² C 總線上產生停止信號
Bit[01]	IRQFlag(I)	中斷控制位元(I)	
		0	正常；
		1	響應中斷，器件接收到 9 個 clock 後響應中斷，並將 SCL 拉低直到該位元被清零後釋放 SCL 信號線；寫入 0 將會清零器件狀態控制位元，使 I ² C 往下一個狀態執行。
Bit[00]	A/NA(A)	答信號回覆控制位元(A)	
		0	未回覆 ACK 或回覆 NACK
		1	應答信號(ACK)已回覆。

27.3.3. I2C 暫存器 2

I2C Base Address + 0x08 (0x41008)				
Symbol	I2CCR2 (I2C Control Register 2)			
Bit	[31:24]	[23:16]		
名稱	MASK	CRG		
RW	R0W-0	RW-0		
Bit	[15:08]	[07]	[06:04]	[03:00]
名稱	MASK	TOFlag	TOPS	TOLimit
RW	R0W-0	R-0	RW-0	

位元	名稱	描述
Bit[23:16]	CRG	I ² C 總線數據串列傳輸速率控制暫存器
		0~255 可設定
		I ² C 總線的數據串列傳輸速率決定於 I ² C 的時脈源和串列傳輸速率控制暫存器 CRG 的值； I ² C 總線數據串列傳輸速率可由以下公式計算得到：

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



		$\text{Data BuardRate}(I2CCK) = \frac{\text{Clock}}{[4 \times (\text{CRG}[7:0] + 1)]}$																																					
		Note: Clock 可以選擇為 HSXT 或是 HSRC 頻率源。																																					
Bit[07]	TOFlag	0	正常																																				
		1	I ² C 總線時鐘線高低電位控制超時																																				
Bit[6:4]	TOPS	超時時鐘除頻器設置 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>TOPS[2:0]</th> <th>Pre-scale</th> <th>TOPS[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>/ 1</td> <td>100</td> <td>/ 16</td> </tr> <tr> <td>001</td> <td>/ 2</td> <td>101</td> <td>/ 32</td> </tr> <tr> <td>010</td> <td>/ 4</td> <td>110</td> <td>/ 64</td> </tr> <tr> <td>011</td> <td>/ 8</td> <td>111</td> <td>/ 128</td> </tr> </tbody> </table> IF TOCKS=0b, CLKPS = I2CCK / TOPS Else IF TOCKS=1b, CLKPS = I2CCK / TOPS / (CRG+1)		TOPS[2:0]	Pre-scale	TOPS[2:0]	Pre-scale	000	/ 1	100	/ 16	001	/ 2	101	/ 32	010	/ 4	110	/ 64	011	/ 8	111	/ 128																
TOPS[2:0]	Pre-scale	TOPS[2:0]	Pre-scale																																				
000	/ 1	100	/ 16																																				
001	/ 2	101	/ 32																																				
010	/ 4	110	/ 64																																				
011	/ 8	111	/ 128																																				
Bit[3:0]	TOLimit	超時上限值設置 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>TOLimit[3:0]</th> <th>Limit</th> <th>TOLimit[3:0]</th> <th>Limit</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>1 x CLKPS Cycle</td> <td>1000</td> <td>9 x CLKPS Cycle</td> </tr> <tr> <td>0001</td> <td>2 x CLKPS Cycle</td> <td>1001</td> <td>10 x CLKPS Cycle</td> </tr> <tr> <td>0010</td> <td>3 x CLKPS Cycle</td> <td>1010</td> <td>11 x CLKPS Cycle</td> </tr> <tr> <td>0011</td> <td>4 x CLKPS Cycle</td> <td>1011</td> <td>12 x CLKPS Cycle</td> </tr> <tr> <td>0100</td> <td>5 x CLKPS Cycle</td> <td>1100</td> <td>13 x CLKPS Cycle</td> </tr> <tr> <td>0101</td> <td>6 x CLKPS Cycle</td> <td>1101</td> <td>14 x CLKPS Cycle</td> </tr> <tr> <td>0110</td> <td>7 x CLKPS Cycle</td> <td>1110</td> <td>15 x CLKPS Cycle</td> </tr> <tr> <td>0111</td> <td>8 x CLKPS Cycle</td> <td>1111</td> <td>16 x CLKPS Cycle</td> </tr> </tbody> </table> Timeout 的發生是以 CLKPS 計數 TOLimit + 1 次後觸發		TOLimit[3:0]	Limit	TOLimit[3:0]	Limit	0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle	0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle	0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle	0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle	0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle	0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle	0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle	0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle
TOLimit[3:0]	Limit	TOLimit[3:0]	Limit																																				
0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle																																				
0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle																																				
0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle																																				
0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle																																				
0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle																																				
0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle																																				
0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle																																				
0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle																																				

TimeOut 可以設定為 4.147MHz/128/76/15=35.2ms 等級

27.3.4. I2C 暫存器 3

Slave ID0 (SID0)

I2C Base Address + 0x0C (0x4100C)				
Symbol	I2CCR3 (I2C Control Register 3)			
Bit	[31:24]		[23:16]	
名稱	SID1 MASK		SID0 MASK	
RW	R0W-0		R0W-0	
Bit	[15:09]	[08]	[07:01]	[00]
名稱	SID1	VD1	SID0	VD0
RW	RW-0		RW-0	

位元	名稱	描述
Bit[31:24]	SID1 MASK	SID1 MASK
		0 關閉
		1 開啟
Bit[23:16]	SID0 MASK	SID0 MASK
		0 關閉
		1 開啟
Bit[15:9]	SID1	SID1 從機地址碼設置

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	置 0
		1	置 1
Bit[08]	VD1	從機位址碼有效控制位元，寫入位址碼時該位元必須為 1	
		0	從機地址碼無效
		1	從機位址碼有效
Bit[7:1]	SID0	SID0 從機地址碼設置	
		0	置 0
		1	置 1
Bit[00]	VD0	從機位址碼有效控制位元，寫入位址碼時該位元必須為 1	
		0	從機地址碼無效
		1	從機位址碼有效

注意事項：

當 I²C 工作於從機(Slave)模式時，提供兩組 Slave ID Register，可以應用於同時存在兩組從機模式。例如：VD0 設定為 0x30，VD1 設定為 0x32。也可以利用兩組 Slave ID 組合出 10 位元從機定址模式。

I²C Slave 內建 Slave ID Comparator 用以比較由 I²C Bus 上所接收的 Slave ID 是否與 Slave ID Register 上所設定的 ID 一致性。當比較結果一致時就會發出 Slave Mode 中斷信號通知系統準備服務主機的需求，並且將 I²C Bus 的時脈信號 SCL 拉為 Low 使主機等待本機系統有所回應。而 Slave Controller 將等待系統有所回應才會將 SCL 的控制權交還主機。因此為了避免本機系統異常而長時間佔用 I²C Bus，使用者必須適當的設定逾時控制器(Time-out Controller)，以便於系統太久無回應時，由 Slave Controller 自行解除 SCL 的控制，並且發出錯誤狀態中斷信號。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

27.3.5. I2C 暫存器 4

I2C Base Address + 0x10 (0x41010)			
Symbol	I2CCR4 (I2C Control Register 4)		
Bit	[31:16]		
名稱	RSV		
RW	R-0		
Bit	[15:08]	[07:01]	[00]
名稱	-	Rx A7-1/D7-1	RW/D0
RW	-		R-X

Receiver Data Buffer (RxAD)

位元	名稱	描述	
Bit[7:1]	Rx A7-1/D7-1	接收位址或數據暫存器 RX[7:0]	
		0	置 0
		1	置 1
Bit[00]	RW/D0	接收到的數據是讀寫命令或數據的第 0 位值	
		0	置 0
		1	置 1

27.3.6. I2C 暫存器 5

I2C Base Address + 0x14 (0x41014)			
Symbol	I2C 5 (I2C Control Register 5)		
Bit	[31:24]	[23:17]	[16]
名稱	RSV.	TX2 A7-1/D7-1	Flag/D0
RW	R-0		RW-X
Bit	[15:08]	[7:1]	[0]
名稱	TX1 A7-0/D7-0	TX0 A7-1/D7-1	RW/D0
RW		RW-X	

Transmitter Data Buffer 0 (TxAD)

位元	名稱	描述	
Bit[23:17]	TX2 A7-1/D7-1	發送暫存器 2，發送地址或數據 data[7:1]的值	
		0	置 0
		1	置 1
Bit[16]	Flag/D0	發送暫存器 2，發送讀寫命令或數據 data[0]的值	
		0	置 0
		1	置 1
Bit[15:8]	TX1 A7-0/D7-0	發送暫存器 1，發送地址或數據 data[7:0]的值	
		0	置 0
		1	置 1
Bit[7:1]	TX0 A7-1/D7-1	發送暫存器 0，發送地址或數據 data[7:1]的值	
		0	置 0

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		1	置 1
Bit[00]	RW/D0	發送暫存器 0，發送讀寫命令或數據 data[0]的值	
		0	置 0
		1	置 1

注意事項：

在通訊過程中，當沒有要傳輸時，數據傳輸暫存器必須被設置為 0xFF。

因為最低位元，長期拉 Low 容易讓 SDA 總線鎖住在 Low(0)。

當 I²C 工作於從機模式(Slave)，如果工作於標準 1 byte 模式，是利用 TX0 A7-1/D7-1 進行單筆資料傳送，如果工作 3 bytes 模式，是利用 TX0 A7-1/D7-1，TX1 A7-0/D7-0, TX2 A7-1/D7-1 進行資料傳送。

TX1 A7-0/D7-0 : Transmitter 2nd Data Buffer Bit7-0 for 3 Byte Mode Only

於 3 byte 模式資料傳送完成後，此暫存器自動設為 FFh。

TX2 A7-0/D7-0 : Transmitter 3rd Data Buffer bit7-1 for 3 Byte mode only.

Flag/D0 : Transmitter 3rd Flag or Data buffer bit 0 for 3 byte mode only

於 3 byte 模式資料傳送完成後，此暫存器自動設為 FFh。

27.4. I²C 使用說明

27.4.1. I²C 初始化說明

I²C Master Mode Initial

- 前置作業：配置 I2CCK，配置 GPIO 為 I²C 模式。
- 配置 I2CEn 致能 I²C 與 I²C 內部時脈電路。
- 配置 CRG 使 I²C 運作於所需之傳輸率。
- 配置 TOPS 與 TOLimit 設定 Clock Stretching 時間限制。
- 配置 I2CEn 與 TOEn 致能 I²C 與 Time-out 控制電路。
- I²C Master Mode Initial 完成，使用者可以利用 ACT,STA,RxAD 與 TxAD 等暫存器完成所需資料傳送。

I²C Slave Mode Initial

- 前置作業：配置 I2CCK，配置 GPIO 為 I²C 模式。
- 配置 I2CEn 致能 I²C 與 I²C 內部時脈電路。
- 配置 TOPS 與 TOLimit 設定 Clock Stretching 時間限制。
- 配置 Slave IDx 與 Slave IDx Mask 做為 Slave Mode ID 之比較用。
- 配置 SEn 致能 Slave Mode 電路。
- 配置 I2CEn 與 TOEn 致能 I²C 與 Time-out 控制電路。
- I²C Slave Mode Initial 完成，使用者可以利用 ACT,STA,RxAD 與 TxAD 等暫存器完成所需資料傳送。

10 Bit Addressing I²C Slave Mode Initial

- 前置作業：配置 I2CCK，配置 GPIO 為 I²C 模式。
- 配置 I2CEn 致能 I²C 與 I²C 內部時脈電路。
- 配置 TOPS 與 TOLimit 設定 Clock Stretching 時間限制。
- 配置 Slave IDx 與 Slave IDx Mask 做為 Slave Mode ID 之比較用。
- 配置 SEn 與 10bEn 致能 Slave Mode 電路與 10 Bit Addressing 電路。
- 配置 I2CEn 與 TOEn 致能 I²C 與 Time-out 控制電路。
- I²C Slave Mode Initial 完成，使用者可以利用 ACT,STA,RxAD 與 TxAD 等暫存器完成所需資料傳送。

3 Byte I²C Slave Mode Initial

- 前置作業：配置 I2CCK，配置 GPIO 為 I²C 模式。
- 配置 I2CEn 致能 I²C 與 I²C 內部時脈電路。
- 配置 TOPS 與 TOLimit 設定 Clock Stretching 時間限制。
- 配置 Slave IDx 與 Slave IDx Mask 做為 Slave Mode ID 之比較用。
- 配置 SEn 與 3BEn 致能 Slave Mode 電路與 3 Byte TX 控制電路。
- 配置 I2CEn 與 TOEn 致能 I²C 與 Time-out 控制電路。
- I²C Slave Mode Initial 完成，使用者可以利用 ACT,STA,RxAD,TX0,TX1,TX2 等暫存器完成所需資料傳送。

27.4.2. I²C 操作流程說明

下圖為一個常見的 I²C EEPROM(24C02)資料控制格式。

以下提供 I²C Master Write & Read 來讀取與寫入 EEPROM 的控制解說來讓使用者了認識 I²C 操作流程。

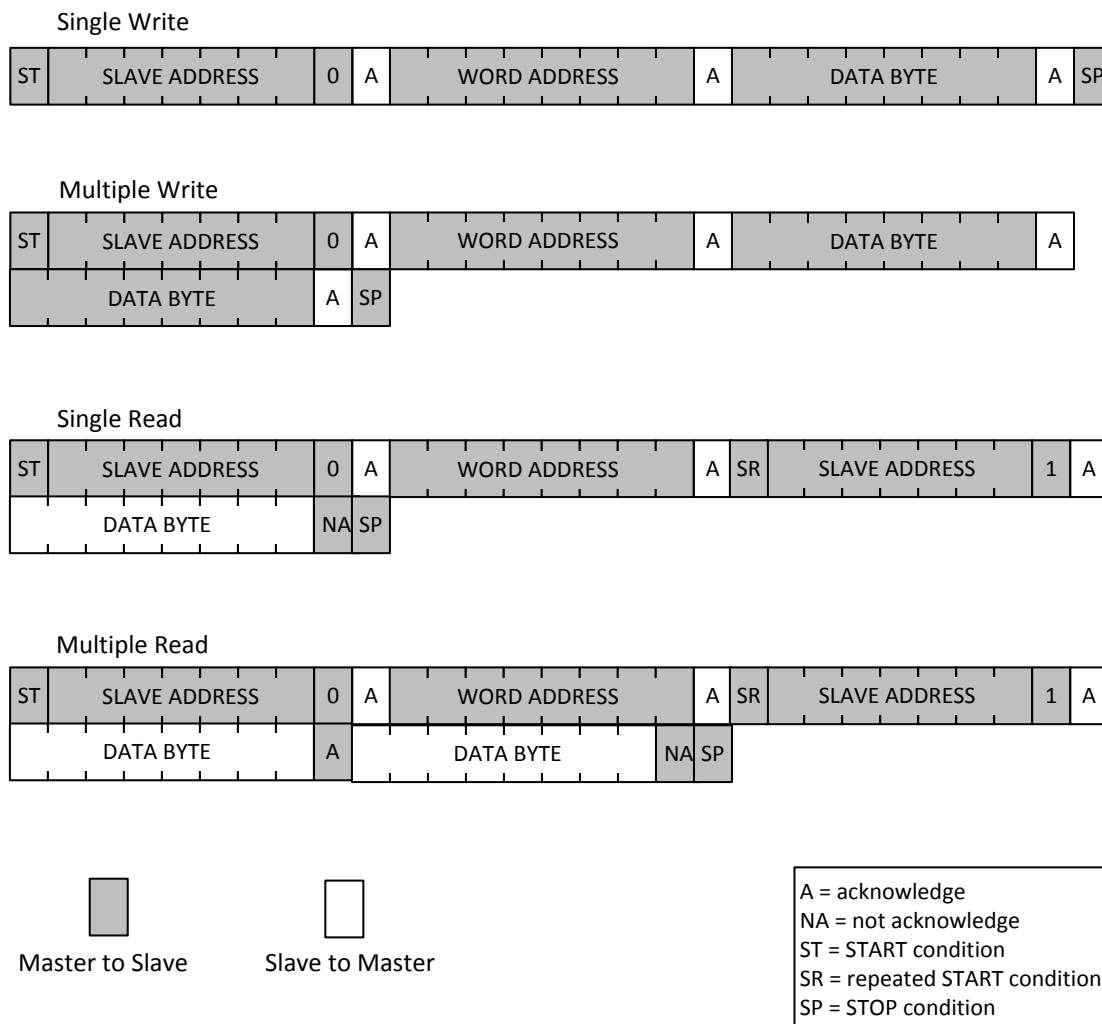


圖 27-9 I²C EEPROM 資料控制格式

I²C Master TX 端流程說明：

可以參考以下文字說明，清楚了解到 I²C Master TX 端 I²C Single Write 的操作流程。

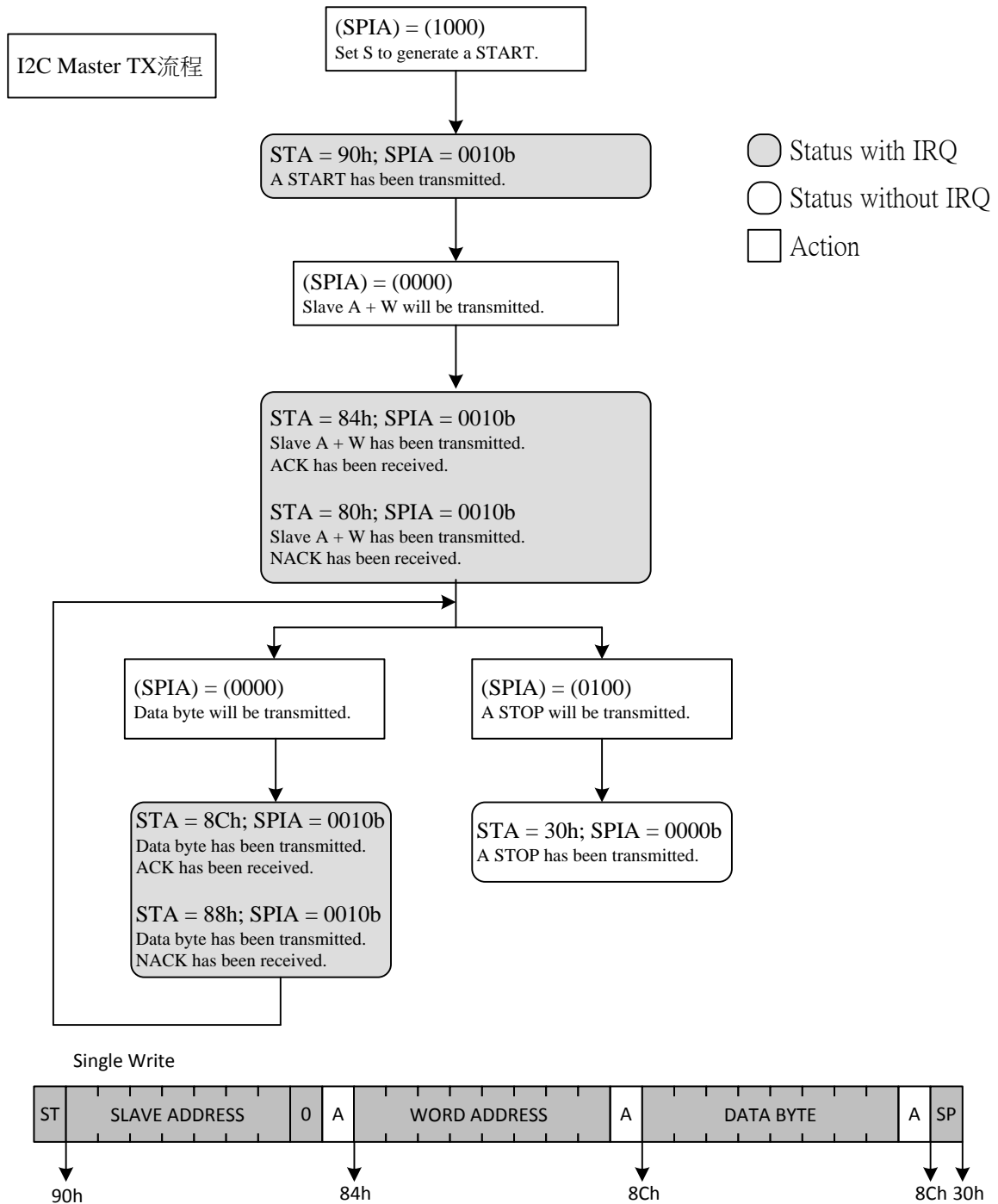


圖 27-10 I²C Master TX 狀態之流程圖

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

1. 首先使用絃康 C 函式庫指令 `DrvI2C_Ctrl(1,0,0,0)` 設定(SPIA)=(1000) 完成 START condition，當執行完指令 `DrvI2C_Ctrl(1,0,0,0)`，可以使用示波器從 SCL 和 SDA 腳位觀察出 I²C START 波形訊號已經送出。
2. 使用絃康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 90h，如果為 90h，進入 90h 狀態。在 90h 狀態內使用指令 `DrvI2C_WriteData` 填入 SLAVE ADDRESS 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定(SPIA)=(0000)，當在 90h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)`，可以使用示波器從 SCL 和 SDA 腳位觀察 I²C SLAVE ADDRESS 波形訊號已經送出。
3. 使用絃康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 84h，如果為 84h，代表 Slave 已經回 ACK，進入 84h 狀態。在此狀態內使用指令 `DrvI2C_WriteData` 填入 WORD ADDRESS 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定(SPIA)=(0000)，當在 84h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)`，可以從 SCL 和 SDA 腳位觀察 I²C WORD ADDRESS 波形訊號已經送出。
4. 使用絃康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 8Ch，如果為 8Ch，代表 Slave 已經回 ACK，進入 8Ch 狀態。在此狀態內，使用指令 `DrvI2C_WriteData` 填入 DATA BYTE 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定(SPIA)=(0000)，當在 8Ch 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)`，可以從 SCL 和 SDA 腳位觀察 I²C DATA BYTE 波形訊號已經送出。
5. 使用絃康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 8Ch，如果為 8Ch，代表 Slave 已經回 ACK，此時還是進入 8Ch 狀態，在此狀態內，因為已經不做任何資料傳送，所以可以使用指令 `DrvI2C_Ctrl(0,1,0,0)` 設定(SPIA)=(0100)，當在 8Ch 狀態內執行完 `DrvI2C_Ctrl(0,1,0,0)`，可以從 SCL 和 SDA 腳位觀察 I²C STOP 波形訊號已經產生。
6. 使用絃康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 30h，如果為 30h，代表第一筆資料傳送已經完成。

I²C Master TX&RX 端流程說明：

可以參考以下文字說明，清楚了解到 I²C Master TX&RX 與 I²C Single Read 的操作流程。

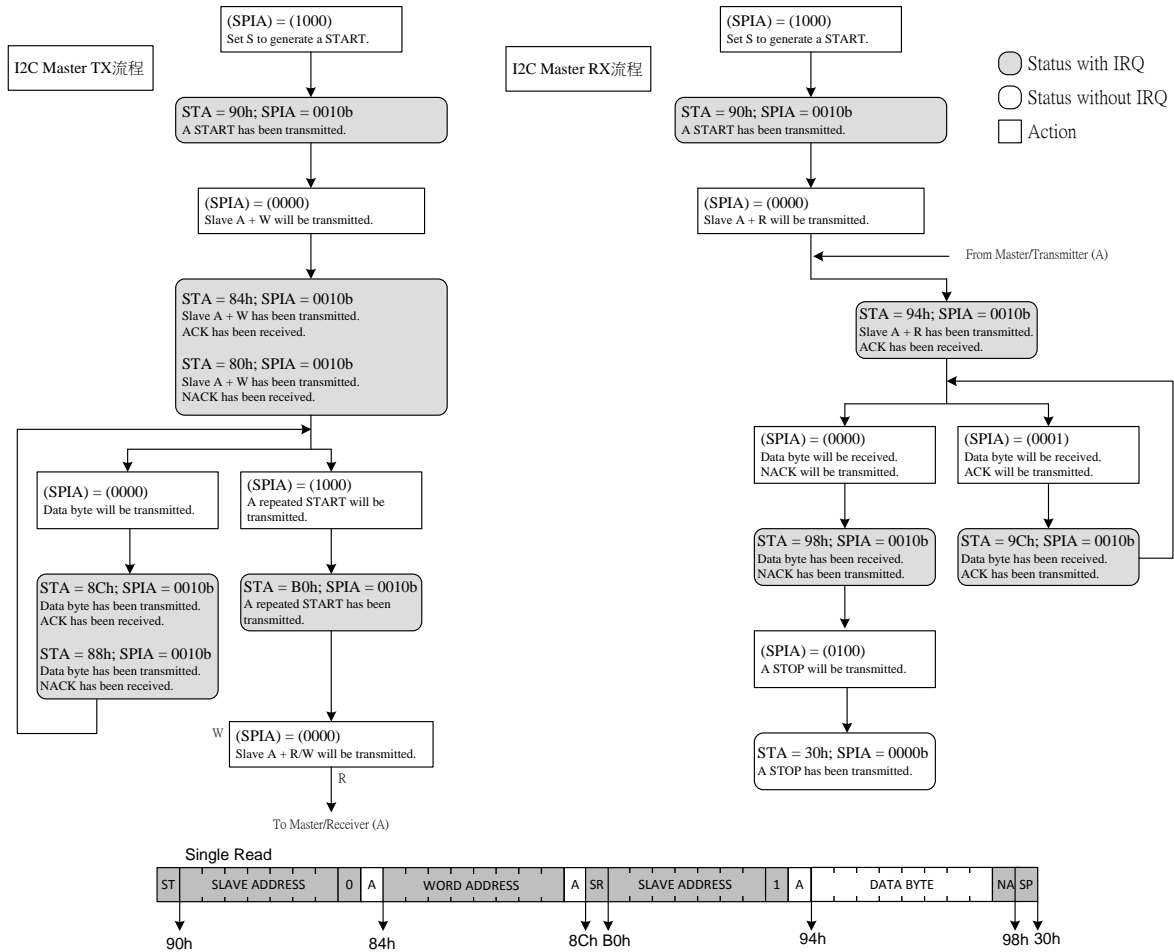


圖 27-11 I²C Master TX&RX 狀態之流程圖

1. 在執行 I²C Master RX 流程之前，還是先需要做 I²C Master TX 流程。首先使用紘康 C 函式庫指令 `DrvI2C_Ctrl(1,0,0,0)` 設定 (SPIA)=(1000) START condition，當執行完指令 `DrvI2C_Ctrl(1,0,0,0)`，可以從 SCL 和 SDA 腳位觀察出 I²C START 波形訊號已經送出。
2. 使用紘康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 90h，如果為 90h，進入 90h 狀態。在 90h 狀態內使用指令 `DrvI2C_WriteData` 填入 SLAVE ADDRESS 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定 (SPIA)=(0000)，當在 90h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)`，可以從 SCL 和 SDA 腳位觀察 I2C SLAVE ADDRESS 波形訊號已經送出。
3. 使用紘康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 84h，如果為 84h，代表 Slave 已經回 ACK，進入 84h 狀態，在此狀態內使用指令 `DrvI2C_WriteData` 填入 WORD ADDRESS 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定 (SPIA)=(0000)，當在 84h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)`，可以從 SCL 和 SDA 腳位觀察 I²C WORD ADDRESS 波形訊號已經送出。
4. 使用紘康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 8Ch，如果為 8Ch，代表 Slave 已經回

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

ACK · 進入 8Ch 狀態。在此狀態內使用指令 `DrvI2C_Ctrl(1,0,0,0)` 設定(SPIA)=(1000) · 當在 8Ch 狀態內執行完 `DrvI2C_Ctrl(1,0,0,0)` · 可以從 SCL 和 SDA 腳位觀察 I²C repeated start 波形訊號已經送出。

5. 使用絨康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 B0h · 如果為 B0h · 代表 repeated start 訊號已經送出 · 使用指令 `DrvI2C_WriteData` 填入 SLAVE ADDRESS+1 並且使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定(SPIA)=(0000) · 當在 B0h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)` · 可以從 SCL 和 SDA 腳位觀察 I²C SLAVE ADDRESS+1 波形訊號已經送出 · 此時進入 I²C Master RX 流程。

6. 使用絨康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 94h · 如果為 94h · 代表 Master 端已經收到 SLAVE ADDRESS+1 所回的 ACK · 進入 94h 狀態 · 使用指令 `DrvI2C_Ctrl(0,0,0,0)` 設定(SPIA)=(0000) · 當在 94h 狀態內執行完 `DrvI2C_Ctrl(0,0,0,0)` · 可以從 SCL 和 SDA 腳位觀察 I²C Slave DATA BYTE 波形訊號已經送出。

7. 使用絨康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 98h · 如果為 98h · 代表 Master 端已經收到 Slave 端所回的 DATA BYTE 資料並且 Master 已經送出 NACK 訊號給 Slave 端 · 使用指令 `DrvI2C_ReadData` 讀回 Slave 端所送出的 DATA BYTE 資料並且設定(SPIA)=(0100) · 送出 Stop 結束訊號。

8. 使用絨康 C 函式庫指令 `DrvI2C_GetStatusFlag` 確認 STA 狀態是否為 30h · 如果為 30h · 代表第一筆資料讀取已經完成。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

I²C Slave RX 端流程說明：

可以參考以下文字說明，清楚了解到 I²C Slave RX 端與 I²C Single Write 的操作流程。

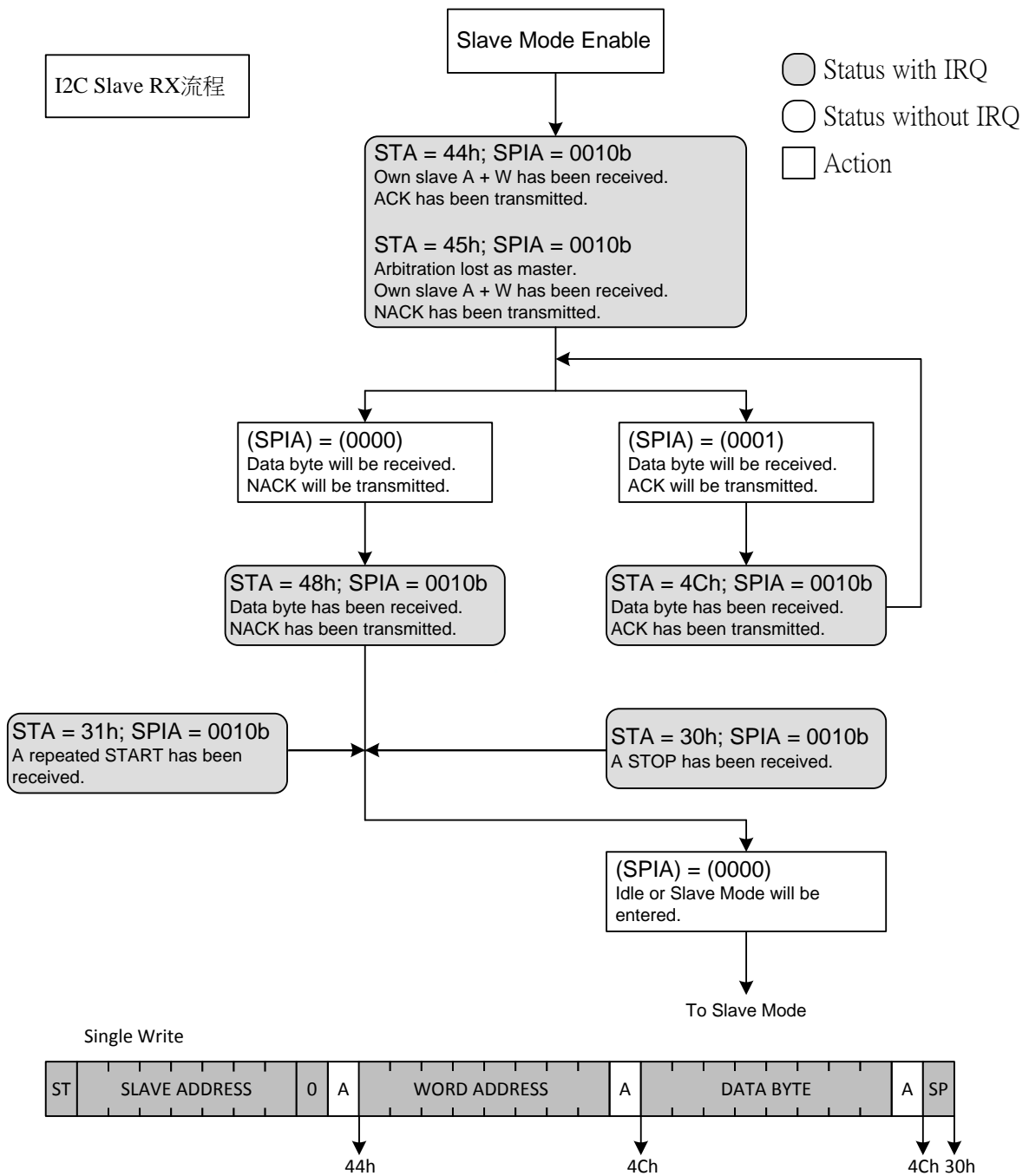


圖 27-12 I²C Slave RX 狀態之流程圖

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

1. 在完成 I²C Slave 初始化之後，首先 I²C Master 端先送出 SLAVE ADDRESS 資料給 I²C Slave 端，如果 I²C Slave 端有正確回 ACK，此時 I²C Slave 端會進入 0x44 的狀態，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Master 已經送出 SLAVE ADDRESS 資料給 I²C Slave，並且 I²C Slave 端也已經做了第一次的 ACK 訊號回覆。
2. 當 I²C Slave 端進入 0x44 狀態，此時代表 I²C Slave 已經做了第一次的 ACK 回覆，這時候 I²C Master 端如果送出 WORD ADDRESS 的資料給 I²C Slave 端，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,1)設定 (SPIA)=(0001)，當執行完(SPIA)=(0001)的控制狀態，代表 I²C slave 端已經收到 WORD ADDRESS 資料並且做 ACK 的回覆，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Slave 已經做了第二次的 ACK 訊號回覆，I²C Slave 端進入 0x4C 狀態。
3. I²C Slave 端進入 0x4C 狀態，此時 I²C Slave 端使用指令 DrvI2C_ReadData 收下 WORD ADDRESS 資料，這時候 I²C Master 端會再送出 DATA BYTE 的資料給 I²C Slave 端，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,1)設定 (SPIA)=(0001)，當執行完(SPIA)=(0001)的控制狀態，代表 I²C Slave 已經收到 DATA BYTE 資料並且做 ACK 的回覆，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Slave 端已經做了第三次的 ACK 訊號回覆，I²C Slave 端還是進入 0x4C 狀態。
4. I²C Slave 端進入 0x4C 狀態，此時 I²C Slave 端使用指令 DrvI2C_ReadData 收下 DATA BYTE 資料，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,1)設定 (SPIA)=(0001)之後，I²C Master 端會送出 STOP 訊號給 I²C Slave 端，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Master 端送出 STOP 訊號給 I²C Slave 端，I²C Slave 端進入 0x30 狀態。
5. I²C Slave 端進入 0x30 狀態，代表 I²C Slave 端已經收到 I²C Master 端所送出 STOP 訊號，此時使用指令 DrvI2C_Ctrl(0,0,0,0)設定 (SPIA)=(0000)，讓 I²C Slave 端重新進入初始狀態，等待下一次的 I²C Master 端訊號發送訊號。

I²C Slave TX&RX 流程說明：

可以參考以下文字說明，清楚了解到 I²C Slave TX&RX 與 I²C Single Read 的操作流程。

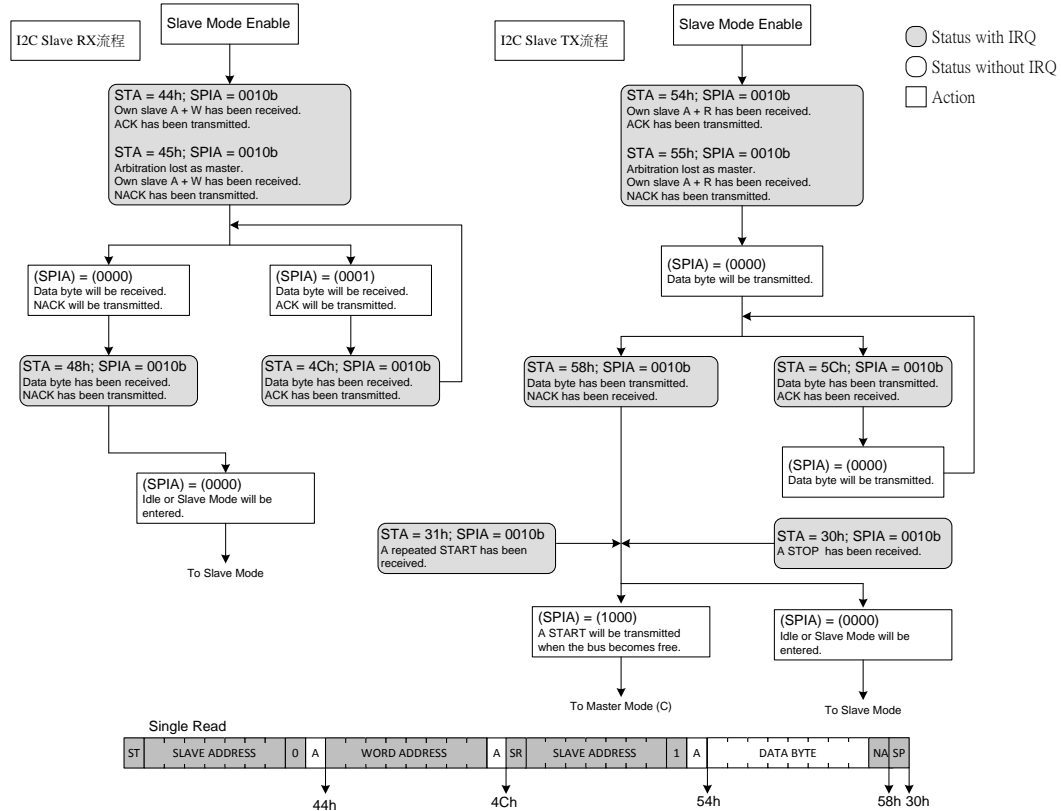


圖 27-13 I²C Slave TX&RX 狀態之流程圖

1. 在完成 I²C Slave 初始化之後，首先 I²C Master 端先送出 SLAVE ADDRESS 資料給 I²C Slave 端，如果 I²C Slave 端有正確回 ACK，此時 I²C Slave 端會進入 0x44 的狀態，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Master 已經送出 SLAVE ADDRESS 資料給 I²C Slave，並且 I²C Slave 端也已經做了第一次的 ACK 訊號回覆。
2. 當 I²C Slave 端進入 0x44 狀態，此時代表 I²C Slave 已經做了第一次的 ACK 回覆，這時候 I²C Master 端如果送出 WORD ADDRESS 的資料給 I²C Slave 端，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,1)設定 (SPIA)=(0001)，當執行完(SPIA)=(0001)的控制狀態，代表 I²C slave 端已經收到 WORD ADDRESS 資料並且做 ACK 的回覆，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Slave 已經做了第二次的 ACK 訊號回覆，I²C Slave 端進入 0x4C 狀態。
3. I²C Slave 端進入 0x4C 狀態，此時 I²C Slave 端使用指令 DrvI2C_ReadData 收下 WORD ADDRESS 資料，這時候 I²C Master 端會送出 SLAVE ADDRESS+1 資料給 I²C Slave 端，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,1)設定(SPIA)=(0001)，當執行完(SPIA)=(0001)的控制狀態，代表 I²C Slave 已經收到 SLAVE ADDRESS+1 資料並且做 ACK 的回覆，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Slave 端已經做了第三次的 ACK 訊號回覆，I²C Slave 端進入 0x54 狀態。
4. I²C Slave 端進入 0x54 狀態，此時 I²C Slave 端使用指令 DrvI2C_WriteData 填入想要回傳給 I²C Master 端

的 DATA BYTE 資料，當 I²C Slave 端使用指令 DrvI2C_Ctrl(0,0,0,0)設定(SPIA)=(0000)之後，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Master 端已經收到 I²C Slave 端送出的 DATA BYTE 訊號，並且 I²C Master 已經送出 NACK 訊號給 I²C Slave 端，I²C Slave 端進入 0x58 狀態。

5. I²C Slave 端進入 0x58 狀態，代表 I²C Slave 端已經收到 I²C Master 端所送出 NACK 訊號，此時 I²C Slave 端使用指令 DrvI2C_WriteData 把最高位元 MSB 設定為 High 並且使用指令 DrvI2C_Ctrl(0,0,0,0)設定(SPIA)=(0000)，在執行完(SPIA)=(0000)之後，這時候如果使用示波器觀察 SCL 與 SDA 腳位狀態，可以看出 I²C Master 端送出 STOP 訊號，I²C Slave 端進入 0x30 狀態。
6. I²C Slave 端進入 0x30 狀態，代表 I²C Slave 端已經收到 I²C Master 端所送出 STOP 訊號，此時使用指令 DrvI2C_Ctrl(0,0,0,0)設定(SPIA)=(0000)，讓 I²C Slave 端重新進入初始狀態，等待下一次的 I²C Master 端訊號發送訊號。

27.5. I²C General Call Mode

HY16F3913 的 I²C Slave 支持 I²C 特殊工作模式 General Call Function。

當 I²C Slave 的 General Call Function 模式啟動之後，此時 I²C Master 可以用廣播模式來對 I²C Slave Controller 做控制，I²C Slave 工作在廣播模式的時候 Slave Address ID 為 00h，I²C Slave 的 General Call Function 主要區分 General Call 和 General Call Reset 兩種。

General Call :

當本機的 General Call 被呼叫時，I²C Slave Controller 會在多等待接收一筆資料後才會發出中斷信號，而不是一般的收到 Slave ID 吻合就會立刻發出中斷訊號，而在回應位的處理上，當 I²C Slave Controller 的從機模式開啟時接收 General Call ID 為 00h 時一律自動發出 "ACK" 信號至主機，並繼續自動接收下一筆資料後一律發出 "NACK" 信號與中斷信號至本機處理器。下圖為 General Call 控制指令，當 SEn 與 GCRst 功能同時致能(Enable) 時候即可使用 General Call 來對 I²C Slave 裝置做控制。控制流程為當 I²C Slave 端收到 I²C Master 所送出的第一筆資料 General Call "00h" 回覆 ACK 與控制命令回覆 NACK 的時候會發出第一筆中斷信號，讀取 STA 為 4Ah 或 4Eh 代表 I²C Slave 已經工作在 General Call 模式，且第一筆資料已存於 RX 接收數據暫存器內，I²C Slave 端可以讀取 RX 接收數據暫存器並且判斷為何種命令並且做出相對應動作。

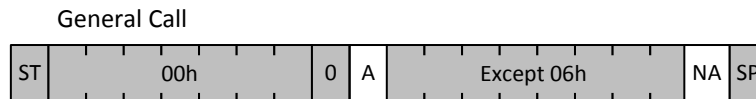


圖 27-14 I²C General Call

General Call Reset :

I²C Slave Controller 亦支援 General Call Reset 功能，當 SEn 與 GCRst 功能同時被開啟時，如果 I²C Controller 接收 General call ID 00h 並且第一筆資料為 "06h" 即為 General Call Reset 條件成立，此時原本會發送至本機處理器的中斷信號(Interrupt) 將被重置信號(Reset) 取代，提供外部主機可以經由 I²C Bus 重置本機晶片之功能。

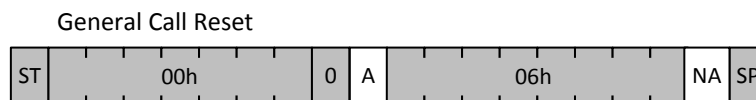


圖 27-15 I²C General Call Reset

27.6. 10 Bit Addressing Mode

27.6.1. I²C 10 Bit Addressing Mode 說明

10 位元定址(10-bit addressing)模式為 I²C 原有 7 位元定址的擴充功能，10 位元與 7 位元定址模式可以並存於現有之 I²C 架構上。10 位元定址模式是在 START 後的最前面兩個位元組傳送從機位址，I²C Bus 標準亦針對從機位址的格式做了定義，如下圖所示，第一個位元組必須為 11110xx0b，也就是第一個位元組必定為“寫入”指令，其 Bit2~1 為從機位址的 Bit9~8，第二個位元組則為從機位址的 Bit7~0，第三個位元組開始才是資料的部分。所以當主機傳送第一個位元組時，可能會同時有數個從機發出回應。當主機所傳送的前兩個位元組均有收到回應，才代表有從機準備與其通訊，並由第三個位元組開始傳送資料。



圖 27-16 I²C 10 Bit Addressing Mode

Master Transmitter :

主機為傳送資料的運作下，主機在使用 I²C 控制器與 7 位元定址模式並無差異，只需要在前面兩個位元組傳送從機位址與寫入指令，便可以開始傳送資料，但是將 I²C 控制器使用於(Slave)從機模式時需要對暫存器做部份設定。首先必須設定 SID0 為 Address MSB，SID1 為 Address LSB，如下圖所示。並且將 SID0 VD0 位設為 High 致能位址比較電路，另外再將 ACT 暫存器內的 SEn 與 10bEn 位設為 High，開啟從機模式與 10 位元定址模式便能使 I²C 控制器操作於 10 位元從機模式。

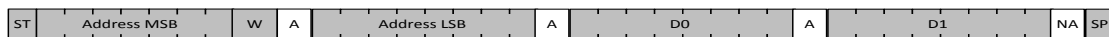


圖 27-17 Master Transmitter

Master Receiver :

主機為資料讀取的運作下，主機需先以傳送“寫入”與從機位址的方式致能相對應的從機，再透過 Repeat Start 切換至“讀取”指令，當然在主機送出 Repeat Start 前依然可以先寫入部份資料再切換致讀取模式讀取所需資料。而從機在 START 後的從機位址符合後會被致能於寫入模式，稍後如果接收 Repeat Start 後只需要比對第一個位元組的位址符合即代表主機依然是與本從機通訊，也就是說，下圖內 START 後的 Address MSB 與 Repeat Start 後的 Address MSB 必須相同，才能使從機進入讀取模式，如果不同，從機將會退出此次的通訊，而 Repeat Start 後的 Address MSB 將會有其他 7 位元從機認定為另一次通訊的開始進行位址比較與回應。

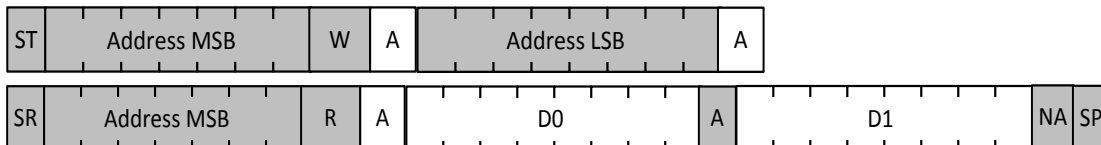


圖 27-18 Master Receiver

Slave ID Mask :

從機位址(Slave ID, SID)提供本機運作於從機模式使用，透過 SID 暫存器的設定，本機可以任意設定 Slave ID 並透過本機處理器，將晶片應用於各式各樣以 I²C 為傳輸介面的應用上。而從機位址遮罩(Slave ID Mask, SIDM)可以更進一步的增加 Slave 模式的應用範例，SID Mask 個別的位元被設定為 High 之後，Slave ID 與 I²C Bus 上的 Slave Address 其相對應位元將一律是為“吻合”，因此 SID Mask 將可以使 SID 由單一地址擴充至區段式的範圍比較。

27.6.2. 10 Bit Addressing 資料寫入流程說明

10 位元定址模式資料寫入流程：

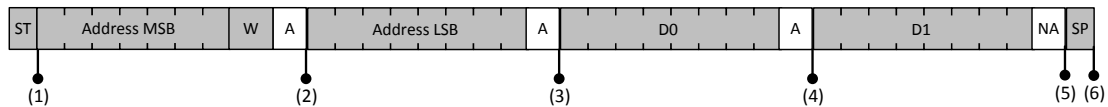


圖 27-19 10 位元定址模式資料寫入流程

- 10 Bit Address Slave 資料被寫入流程(可參照 I²C Slave Receiver Mode 流程圖)。
 - A. 於初始化階段設立 SEn 與 10bEn 致能 10 Bit Addressing Slave 模式，並等待中斷信號。(3)
 - B. 讀取 STA 為 44h 代表 Bus 上之 Slave ID 為本機 ID，且為被寫入狀況。
 - C. 設定 A/NA 暫存器為 High，於此筆資料傳輸完成後傳送 ACK 至 Master，代表本機將可以繼續接收下一筆資料，清除中斷旗標 IRQFlag 觸發被寫入程序，並等待下一個中斷信號。(4)
 - D. 讀取 STA 為 4Ch 確認 ACK 已被傳送，如果 Slave 尚可接收資料寫入，則重覆上一步驟，若無則進行下一步驟。
(上述兩步驟只在寫入單一筆資料的情況可以忽略)
 - E. 設定 A/NA 暫存器為 Low，於此筆資料傳輸完成後傳送 NACK 至 Master，代表本機將不在接收下一筆資料，清除中斷旗標 IRQFlag 觸發被寫入程序，並等待下一中斷信號。(5)
 - F. 讀取 STA 為 48h 確認 NACK 已被傳送，並準備結束此次被寫入程序。
 - G. 清除中斷旗標 IRQFlag 等待主機發出之 STOP 信號，並等待中斷信號。(6)
 - H. 讀取 STA 為 30h 代表主機已經結束寫入程序。
 - I. 清除中斷旗標 IRQFlag 已進入下一程序，可以設立 START 暫存器以進入主機模式試圖取得 Bus 控制權，或是只清中斷旗標 IRQFlag 持續維持從機模式。

27.6.3. 10 Bit Addressing 資料讀出流程說明

10 位元定址模式資料讀出流程(10 Bit Addressing Master):

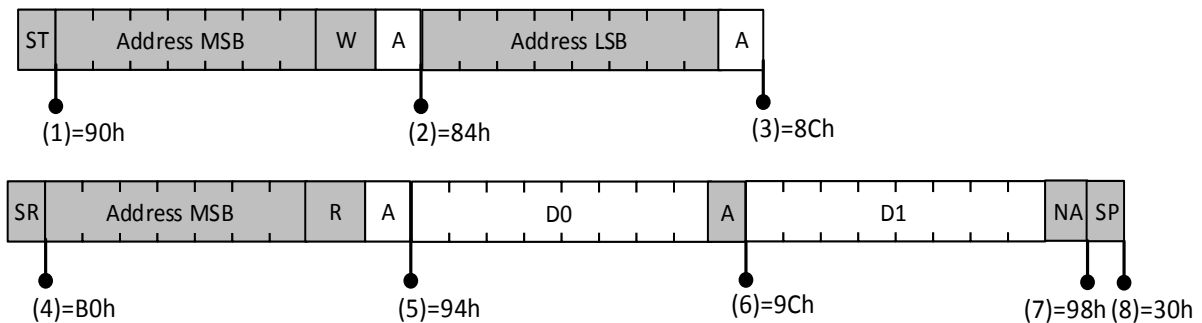


圖 27-20 10 位元定址模式資料讀出流程

- 10 Bit Addressing Master 資料讀取流程 (可先參照 I²C Master Transmitter 流程 再參照 I²C Master Receiver Mode 流程圖)
 - A. 設立 START 暫存器發出 Start Bit，並等待中斷信號。(1)
 - B. 讀取 STA 為 90h 代表 Start 以成功發出並取得 Bus 控制權。
 - C. 將目標 Slave 之位址 Address MSB 填寫於 TxAD 暫存器內。
 - D. 清除中斷旗標 IRQFlag 觸發位只傳送程序，並等待中斷信號。(2)
 - E. 讀取 STA 為 80h 代表 Bus 上無此 Slave 或 Slave 無法回應(可能過於忙碌或已經當機)。如讀取 STA 為 84h 代表 Slave 已發出回應。在 10 Bit Addressing 模式下可能會有數個 Slave 同時對 Address MSB 做出回應。
 - F. 將目標 Slave 之位址 Address MSB 填寫於 TxAD 暫存器內。
 - G. 清除中斷旗標 IRQFlag 觸發位只傳送程序，並等待中斷信號。(3)
 - H. 讀取 STA 為 88h 代表 Bus 上無此 Slave 或 Slave 無法回應(可能過於忙碌或已經當機)。如讀取 STA 為 8Ch 代表 Slave 已發出回應，並等待資料寫入。
(如果主機有資料或命令要傳送至從機，可以在此步驟以後執行送出資料的流程)
 - I. 設立 START 暫存器，並清除中斷旗標 IRQFlag 觸發 Repeat Start Bit 傳送程序，並等待中斷信號，以進行對 10 Bit Addressing Slave 的資料讀取。(4)
 - J. 讀取 STA 為 B0h 代表 Repeat Start 以成功發出並取得 Bus 控制權。
 - K. 將目標 Slave 之位址 Address MSB 填寫於 TxAD 暫存器內。
 - L. 清除中斷旗標 IRQFlag 觸發位址傳送程序，並等待中斷信號。(5)
 - M. 讀取 STA 為 91h 代表 Bus 上無此 Slave 或 Slave 無法回應(可能過於忙碌或已經當機)。如讀取 STA 為 94h 代表 Slave 已發出回應，並等待資料讀取。
 - N. 設定 A/NA 暫存器為 High 於此筆資料傳輸完成後傳送 ACK 至 Slave 代表後續尚有資料需傳輸。清除中斷旗標 IRQFlag 觸發資料讀取程序，並等待下一中斷信號。(6)
 - O. 讀取 RxAD 內由 Slave 回傳之資料，並讀取 STA 為 9Ch 確認 ACK 已被傳送，如果再次由 Slave 讀取資料後尚有資料需要讀取則重覆上一步驟，若無則進行下一步驟。(上述兩步驟只在讀取單一筆資料的情況可以忽略)
 - P. 設定 A/NA 暫存器為 Low 於此筆資料傳輸完成後傳送 NACK 至 Slave 代表傳輸流程即將結束，清除中

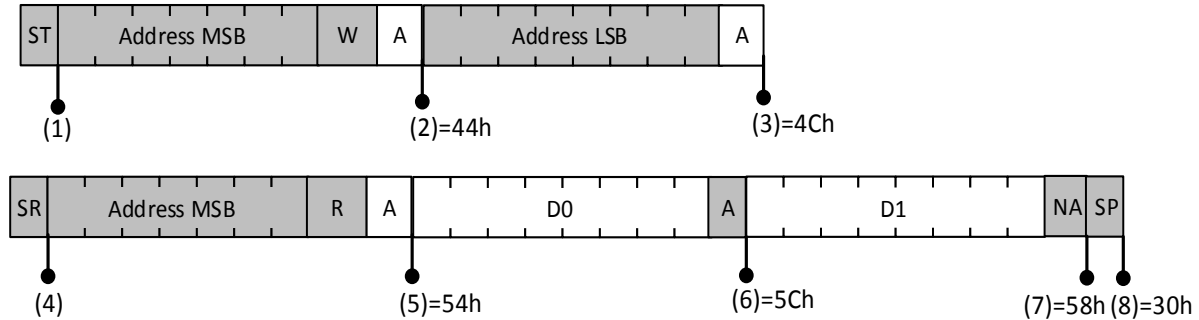
斷旗標 IRQFlag 觸發資料讀取程序，並等待下一中斷信號。(7)

Q. 讀取 RxAD 內由 Slave 回傳之資料；讀取 STA 為 98h 代表 NACK 以傳出。

R. 設立 STOP 暫存器，並清除中斷旗標 IRQFlag 觸發 STOP Bit 傳送程序，已結束本次資料傳輸。

27.6.4. 10 Bit Addressing 資料被讀出流程說明

10 位元定址模式資料被讀出流程(10 Bit Addressing Slave)：



- 10 Bit Addressing Slave 資料被讀取流程(請先參照 I²C Slave Receiver 流程再參照 I²C Slave Transmitter Mode 流程)

- A. 於初始化階段設立 SEn 與 10bEn 致能 10 Bit Addressing Slave 模式並等待中斷信號。(3)
- B. 讀取 STA 為 44h 代表 Bus 上之 Slave ID 為本機 ID，且為被寫入狀況。
- C. 設定 A/NA 暫存器為 High，於此筆資料傳輸完成後傳送 Ack 至 Master，代表本機將可以繼續接收下一筆資料，清除中斷旗標 IRQFlag 觸發被寫入程序，並等待下一中斷信號。
- D. 讀取 STA 若為 4Ch 代表 Master 尚處於對 Slave 寫入資料或命令之行程。此時之中斷信號為 10 位元定址模式資料寫入流程的第(4)號中斷，並請以改該流程繼續執行。
- E. 如果 Master 已經發出 Repeat Start Bit，此時之中斷為本 case 之第(4)號中斷，讀取 STA 為 70h，因為此時 Master 持續再傳送新的 Slave ID，STA 為 70h 只存在 Bit7 的 SCL 負緣之前，負緣之後所讀之 STA 可能為 50h 或 54h，清除中斷旗標 IRQFlag 結束先前的寫入程序，並等待下一中斷信號。(5)
- F. 讀取 STA 為 54h 代表 Bus 上之 Slave ID 為本機 ID，且為被讀取狀況。請注意，如果本機來不及處理上一步之中斷信號，將有可能被本步驟之中斷信號覆蓋。
- G. 將欲被讀取之資料存入 TxAD 內，清除中斷旗標 IRQFlag 觸發被讀取程序，並等待中斷信號。(6)(7)
- H. 讀取 STA 如果為 58h 代表主機即將結束讀取程序，如果為 5Ch 則表示主機能要讀取資料，Slave 需準備相關資料並重複上一步驟。
- I. 清除中斷旗標 IRQFlag 等待主機發出之 Stop Bit 信號，並等待中斷信號。(8)
- J. 讀取 STA 為 30h 代表主機已經結束讀取程序。
- K. 清除中斷旗標 IRQFlag 已進入下一程序，可以設立 START 暫存器已進入主機模式，試圖取得 Bus 控制權，或是只清中斷旗標 IRQFlag 持續維持從機模式。

27.7.3 Byte Data Mode

27.7.1. I²C 3 Byte Date Mode 說明

三位元組資料傳送模式(3 Byte Data Mode)提供連續傳送三個位元組的資料。本機處理器可以將三個位元組的資料同時填入 TX0, TX1 與 TX2 三個暫存器內，並啟動三位元組傳送模式，I²C Controller 將會自動傳送三個位元組的資料後才會發出中斷通知本機處理器進行下一步的控制。此一功能被設計來減少 I²C Controller 的中斷發生頻率，以及減少本機處理器需服務中斷呼叫的次數，用以提升整體晶片的運作效能。

當 3Byte Data Mode 已經啟動後，本機處理器已經將資料填入傳送暫存器後，在下達資料傳輸命令的同時將 3BEn 位元設立，使 I²C Controller 開始執行三個位元組的資料傳輸。使用此模式需要特別注意的是，只有本機處於從機模式且需要傳送資料時才能開啟 3BEn 位元，當資料傳送行程結束必須關閉 3BEn 位元，以免造成 I²C Controller 動作異常，另外要注意的是 3Byte Data Mode 在每一次的傳輸行程只能使用一次，也就是說當每一次的 Start Bit 後本機進行從機資料傳輸模式時，只能利用三位元組模式自動傳送三筆資料，之後的資料傳輸只能以一般的單筆資料傳送模式進行。

27.7.2. I²C 3 Byte Date 連續讀取流程說明

3 Byte Data 連續讀取模式：

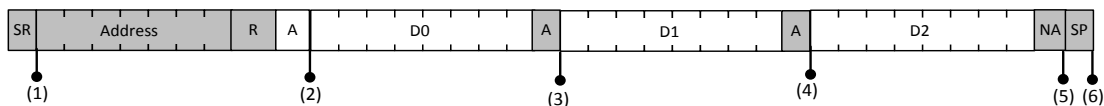


圖 27-21 3Byte Data 連續讀取模式

3 Byte Master 資料讀取流程 (請參照 I²C Master Receiver 流程圖)

Master 於此模式是以一般的讀取流程進行，相關中斷信號為(1~5)號中斷。

27.7.3. I²C 3 Byte Date 資料被讀取流程說明

3 Byte Slave 資料被讀取流程 (請參照 I²C Slave Transmitter 流程圖)

- 於初始化階段設立 SEn 致能 Slave 模式，並等待中斷信號。(2)
- 讀取 STA 為 54h 代表 Bus 上之 Slave ID 為本機 ID，且為被讀取狀況。
- 將欲被讀取之資料存入 TX0, TX1, TX2 內，設立 3BEn 並清除中斷旗標 IRQFlag 觸發被讀取程序，並等待中斷信號。(5)
- 讀取 STA 為 58h 代表主機即將結束讀取程序。
- 清除 3BEn 與中斷旗標 IRQFlag 等待主機發出之 Stop Big 信號，並等待中斷信號。(4)
- 讀取 STA 為 30h 代表主機已結束讀取程序。
- 清除中斷旗標 IRQFlag 以進入下一程序，可以設立 START 暫存器已進入主機模式試圖取得 Bus 控制權，或是只清中斷旗標 IRQFlag 持續維持從機模式。

28. MCU 硬體萬年曆 HW RTC

28.1. 整體總說明

實時時鐘(RTC)控制器提供使用者實時時鐘和日曆。RTC 的時鐘源來自於連接 I/O 埠的外部 32.768kHz 震盪器或內部的 32kHz LPO 震盪器。這個 RTC 控制器以二進制編碼的十進制(BDC)格式來呈現時/分/秒的時間資訊，以及年/月/日/星期的日期資訊。在這控制器中，有一個可編程警報中斷程式和一個定期可編程喚醒中斷程式，使系統得以自動喚醒處理低電力模式。另有一個 6 位元的數位定時振盪器偏差補償機制。

功能：時間資訊(時/分/秒)以及日曆資訊(年/月/日/星期)儲存在暫存器中。

警報暫存器(年/月/日期/時/分/秒)。

所有的時間和日曆資訊皆以 BCD 格式呈現。

閏年自動補償(年度：2012~2099)。

星期計數器。

6 位元數位定時振盪器偏差補償。

支援定期將 CPU 從閒置模式喚醒。

支援 8 個定期喚醒期間選項：1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2, and 1。

支援 12/24 小時制的時間模式。

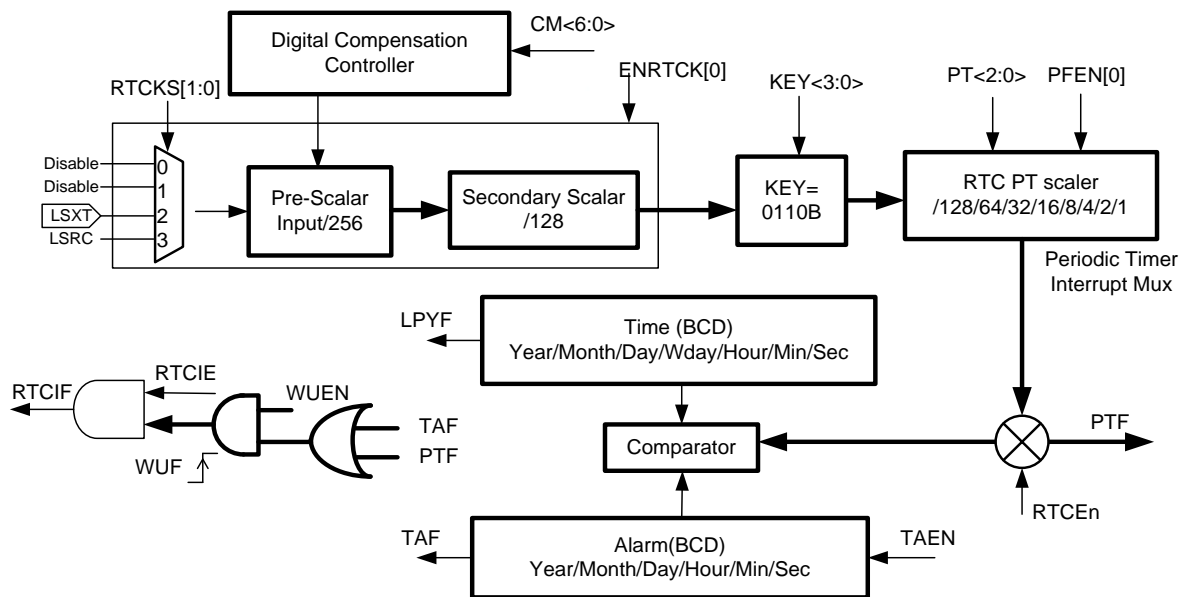


圖 28-1 RTC 架構圖

對 RTC 暫存器的存取:

因為 RTC 時鐘和系統時鐘的頻率不同，在使用者寫入一個新的資料到暫存器後，經過兩個 RTC 時鐘脈衝後，暫存器會被更新。RTC 數據應該要經常更新。有一個針對寫入 RTC 暫存器的保護鍵。要對 RTC 暫存器作寫入的動作時，這個 KEY 鍵須被設定為<0110>，其他的 KEY 鍵值是無法對 RTC 暫存器作寫入的動作。但要注意，因為 RTC 不會檢查對暫存器寫入的資料格式，使用者必須很小心這個寫入動作。

啟動 RTC:

要寫入一個值到 RTC 暫存器，就必須先將<0110>寫入到 KEY 0x41A00[23:20]。要啟動 RTC，使用者首先要檢查 LSXT 或 LSRC 是否可使用。然後將 RTCEn 0x41A00[0]設定為<1>。

頻率補償:

RTC 允許對時鐘輸入的數位補償。RTC 中央頻率為 32768Hz。任何的不完美可導致頻率偏差。可用數位補償來降低頻率偏差。補償方式為每一步驟執行+/-2ppm，可允許最大+126ppm 及最小-126ppm 的頻率變動。最大的輸入頻率為 32772Hz，最小的輸入頻率為 32763Hz。

使用者可以輸入最大到 16MHz 的基準頻率，在製造期間來測量 RTC 時鐘。測量值被計算以求得補償值。然後，這個補償值被儲存在快閃記憶體中。一旦系統被開機後，這個補償值就會被載入到 CM 0x41A04[22:16]。

時間資訊:

時間儲存在 0x41A08 與 0x41A0C 這些暫存器中。它們使用 BCD 格式。使用者可將時間設定為 24 小時制或 12(AM/PM)制。時間的預設值為 00:00:00 (時/分/秒)，且為 24 小制。

日曆資訊:

日曆資訊儲存在 0x41A10 與 0x41A14 這些暫存器中。它們使用 BCD 格式。閏年的演算法係由硬體來完成。有效年份期間為 2012~2099。當 LPYF 0x41A00[19]為<1>，就表示為閏年。年份是使用兩個數字來表示，代表 20xx 年。系統重設後的預設日期為 12/1/1 星期天(2012 年 1 月 2 日)。最大年度為 99，且在 99/12/31 之後年度會變成 00/1/1，但此時間年補償就會無效。

星期計數器:

RTC 控制器提供星期的資訊。這個 WDA 0x41A14[2:0]值被定義為從 0 到 6，分別代表星期日到星期六。

TAF 鬧鐘中斷:

當 0x41A08/0x41A0C/0x41A10/0x41A14 這些暫存器與 0x41A18/0x41A1C 這些暫存器內的時間設定相符合，且 TAEEn 0x41A00[03]為<1>時，TAF 0x41A00[16]中斷旗標會設定為<1>給 MCU。

PTF 定期計時器中斷:

這個定期計時器中斷有 8 個定期選項：1/128、1/64、1/32、1/16、1/8、1/4、1/2 和 1 秒。將 PTF 0x41A00[18]設定為<1>以啟動這個定期計時器中斷。這些定期的選項係由 PT 0x41A04[2:0]所控制。

WUF 系統喚醒中斷:

當 MCU 進入閒置模式後，它可經由系統喚醒中斷程式被喚醒。有兩個來源可喚醒 MCU：定期計時器中斷和鬧鐘中斷。將 WUF 0x41A00[17]設定為<1>以啟動這個中斷程式。

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

RTC 省電模式介紹(HY16F391x):

HY16F391x 的 RTC 可以工作在 Sleep 與 Idle mode 兩種常使用的省電模式. HY16F391x 的 RTC 在 Sleep mode, RTC 還是會持續計數. 但是在 HY16F18x, 19xB, 3981 的 RTC 則是無法在 Sleep mode 持續計數, 這是 HY16F391x 在 RTC 設計上與舊有的 HY16F 系列有很大的區別. HY16F391x 在 Idle mode, 可以透過 RTC 中斷喚醒(RTC IRQ), 但是在 Sleep mode 則是無法透過 RTC 中斷喚醒, 如果是選擇 RTC 工作在 Sleep mode, 那記得也要設置相對應可以喚醒 Sleep mode 的中斷旗標. 例如 : GPIO 中斷旗標喚醒. 使用者可以依照系統應用設計需求, 來自行評估選擇適合的 RTC 省電模式.

28.2. RTC 暫存器位址

RTC Register Address	31	24	23	16	15	8	7	0
RTC Base Address + 0x00 (0x41A00)	RTKEY		RTCC1		RTCC0M		RTCC0	
RTC Base Address + 0x04 (0x41A04)	RTCOM		RTCO		RTCPTM		RTPT	
RTC Base Address + 0x08 (0x41A08)	-		-		RTHRM		RTHR	
RTC Base Address + 0x0C (0x41A0C)	RTMIM		RTMI		RTSEM		RTSE	
RTC Base Address + 0x10 (0x41A10)	RTYEM		RTYE		RTMOM		RTMO	
RTC Base Address + 0x14 (0x41A14)	RTDAM		RTDA		RTWDM		RTWDA	
RTC Base Address + 0x18 (0x41A18)	-		RCHR		RCMI		RCSE	
RTC Base Address + 0x1C (0x41A1C)	-		RCYE		RCMO		RCDA	

-保留

28.3. RTC 暫存器功能

28.3.1. RTC 暫存器 0

RTC Base Address + 0x00 (0x41A00)									
Symbol	RTCCR0 (RTC Control Register 0)								
Bit	[31:28]	[27:24]	[23:20]			[19]	[18]	[17]	[16]
名稱	-	MASK	KEY			LPYF	PTF	WUF	TAF
RW	-	ROW-0	RW-0			R-0	RW0-0	R-0	RW0-0
Bit	[15:14]	[13:8]	[07:06]	[05]	[04]	[03]	[02]	[01]	[00]
名稱	-	MASK	-	PTEn	WUEn	TAEn	HRF	-	RTCEn
RW	-	ROW-0	-	RW-0					

位元	名稱	描述	
Bit[23:20]	KEY	RTC 暫存器的密鑰, 上鎖後可保護暫存器, 防止被寫入	
		0110	寫入密鑰 6, 解除暫存器保護, 只有解鎖後才能對暫存器寫入操作
		Others	上鎖, 保護暫存器, 不能進行寫入操作
Bit[19]	LPYF	閏年旗標	
		0	當前年份不是閏年
		1	當前年份是閏年
Bit[18]	PTF	定時器喚醒中斷旗標	
		0	正常
		1	定時器喚醒已觸發
Bit[17]	WUF	喚醒中斷旗標	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	正常
		1	喚醒中斷已觸發
Bit[16]	TAF	鬧鐘狀態旗標	
		0	正常
		1	鬧鐘中斷觸發
Bit[05]	PTEn	RTC 定時器計時功能開啟控制	
		0	關閉
		1	開啟
Bit[04]	WUEn	RTC 喚醒功能開啟控制	
		0	關閉
		1	開啟
Bit[03]	TAEn	RTC 鬧鐘功能開啟控制	
		0	關閉
		1	開啟
Bit[02]	HRF	RTC 小時格式設置 (24/12)	
		0	24 小時制
		1	12 小時制(PM/AM)
Bit[00]	RTCEn	RTC 功能開啟控制	
		0	關閉 RTC 功能
		1	開啟 RTC 功能

注意事項：

RTC Clcok Source Selection“CKS”具有防呆保護，如果 CKS 選擇 LSXT 但是 LSXT 沒有 Enable 的情況下，電路會自動切換至 LSRC 作為 Clcok Source。

當 RTC 設定工作於 24 小時制的時候，RTC 的小時(Hour)單位計數範圍是 0~23 循環計數，當 RTC 設定工作於 12 小時制的時候，RTC 的小時(Hour)單位計數範圍是 0~11 循環計數

當 HRF 控制位設定為<1>的時候，也就是工作在 12 小時制，此時如果要對 RTC 時間做寫入動作，在小時(Hour)的單位，如果超過數字 12 以上會造成 RTC 寫入無效動作。

RTC 暫存器資料寫入時需注意，如果在 HRF 控制位設定為<0>的時候，也就是工作在 24 小時制，此時寫入時間如果是大於 12 小時，資料可以正常寫入 RTC 暫存器內。而這時如果再把 HRF 控制位設定為<1>的時候，則會造成 RTC 暫存器的小時單位不斷的往上計數上去，此時，即使是設定工作在 12 小時制，小時單位計數也不會是 0~11 的循環計數，會有異常狀況發生。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

28.3.2. RTC 暫存器 1

RTC Base Address + 0x04 (0x41A04)						
Symbol	RTCCR1 (RTC Control Register 1)					
Bit	[31:24]	[23]	[22:16]			
名稱	MASK	Rsv	CM			
RW	R0W-0	R-0	RW-0			
Bit	[15:08]	[07]	[06:05]	[04]	[03]	[02:00]
名稱	MASK	CHK	12HM	-	Rsv	PT
RW	R0W-0	R-0	RW-0	R-0	R-0	RW-0

位元	名稱	描述																						
Bit[22:16]	CM	RTC 時脈頻率補償值設置																						
		<table border="1"> <thead> <tr> <th>CM[6:0]</th> <th>補償值</th> </tr> </thead> <tbody> <tr> <td>0111111</td> <td>+126 PPM 的震盪器頻率補償(最大值)</td> </tr> <tr> <td>0111110</td> <td>+124 PPM 的震盪器頻率補償</td> </tr> <tr> <td>...</td> <td>遞增步長: +2 PPM 的震盪器頻率補償</td> </tr> <tr> <td>0000001</td> <td>+2 PPM 的震盪器頻率補償</td> </tr> <tr> <td>0000000</td> <td>0 PPM 的震盪器頻率補償</td> </tr> <tr> <td>1000000</td> <td>0 PPM 的震盪器頻率補償</td> </tr> <tr> <td>1000001</td> <td>-2 PPM 的震盪器頻率補償</td> </tr> <tr> <td>...</td> <td>遞減步長: -2 PPM 的震盪器頻率補償</td> </tr> <tr> <td>1111110</td> <td>-124 PPM 的震盪器頻率補償</td> </tr> <tr> <td>1111111</td> <td>-126 PPM 的震盪器頻率補償(最小值)</td> </tr> </tbody> </table>	CM[6:0]	補償值	0111111	+126 PPM 的震盪器頻率補償(最大值)	0111110	+124 PPM 的震盪器頻率補償	...	遞增步長: +2 PPM 的震盪器頻率補償	0000001	+2 PPM 的震盪器頻率補償	0000000	0 PPM 的震盪器頻率補償	1000000	0 PPM 的震盪器頻率補償	1000001	-2 PPM 的震盪器頻率補償	...	遞減步長: -2 PPM 的震盪器頻率補償	1111110	-124 PPM 的震盪器頻率補償	1111111	-126 PPM 的震盪器頻率補償(最小值)
		CM[6:0]	補償值																					
		0111111	+126 PPM 的震盪器頻率補償(最大值)																					
		0111110	+124 PPM 的震盪器頻率補償																					
		...	遞增步長: +2 PPM 的震盪器頻率補償																					
		0000001	+2 PPM 的震盪器頻率補償																					
		0000000	0 PPM 的震盪器頻率補償																					
		1000000	0 PPM 的震盪器頻率補償																					
		1000001	-2 PPM 的震盪器頻率補償																					
		...	遞減步長: -2 PPM 的震盪器頻率補償																					
		1111110	-124 PPM 的震盪器頻率補償																					
1111111	-126 PPM 的震盪器頻率補償(最小值)																							
Bit[07]	CHK	Check Format																						
		0 Normal																						
		1 Fail																						
Bit[6:5]	12HM	The Hour Format																						
		<table border="1"> <thead> <tr> <th>12HM[1:0]</th> <th>AM</th> <th>PM</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>00, 01 ~ 11</td> <td>00, 01 ~ 11</td> </tr> <tr> <td>01</td> <td>12, 01 ~ 11</td> <td>00, 01 ~ 11</td> </tr> <tr> <td>10</td> <td>00, 01 ~ 11</td> <td>12, 01 ~ 11</td> </tr> <tr> <td>11</td> <td>12, 01 ~ 11</td> <td>12, 01 ~ 11</td> </tr> </tbody> </table>	12HM[1:0]	AM	PM	00	00, 01 ~ 11	00, 01 ~ 11	01	12, 01 ~ 11	00, 01 ~ 11	10	00, 01 ~ 11	12, 01 ~ 11	11	12, 01 ~ 11	12, 01 ~ 11							
		12HM[1:0]	AM	PM																				
		00	00, 01 ~ 11	00, 01 ~ 11																				
		01	12, 01 ~ 11	00, 01 ~ 11																				
10	00, 01 ~ 11	12, 01 ~ 11																						
11	12, 01 ~ 11	12, 01 ~ 11																						
Bit[2:0]	PT	定時器定時喚醒時間設置																						
		<table border="1"> <thead> <tr> <th>PT[2:0]</th> <th>喚醒時間</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>1/128 s</td> </tr> <tr> <td>001</td> <td>1/64 s</td> </tr> <tr> <td>010</td> <td>1/32 s</td> </tr> <tr> <td>011</td> <td>1/16 s</td> </tr> <tr> <td>100</td> <td>1/8 s</td> </tr> <tr> <td>101</td> <td>1/4 s</td> </tr> <tr> <td>110</td> <td>1/2 s</td> </tr> <tr> <td>111</td> <td>1 s</td> </tr> </tbody> </table>	PT[2:0]	喚醒時間	000	1/128 s	001	1/64 s	010	1/32 s	011	1/16 s	100	1/8 s	101	1/4 s	110	1/2 s	111	1 s				
		PT[2:0]	喚醒時間																					
		000	1/128 s																					
		001	1/64 s																					
		010	1/32 s																					
		011	1/16 s																					
		100	1/8 s																					
		101	1/4 s																					
110	1/2 s																							
111	1 s																							

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



28.3.3. RTC 暫存器 2

RTC Base Address + 0x08 (0x41A08)					
Symbol	RTCHRC (RTC Hour Control Register For calendar)				
Bit	[31:15]				
名稱	RSV				
RW	R-0				
Bit	[14:08]	[07]	[06]	[05:04]	[03:00]
名稱	MASK	-	PM	10HR	1HR
RW	R0W-0	-		RW-0	

位元	名稱	描述
Bit[6]	PM	萬年曆小時格式 AM/PM
		0 AM 或 24 小時制
		1 PM
Bit[5:4]	10HR	小時十位數的值
		10HR[1:0] 值(BCD 碼格式)
		00 0
		01 1
		10 2; HRF=0 時無效
11 無效		
Bit[3:0]	1HR	小時個位數的值(BCD 碼格式)
		1HR[3:0] 值(BCD 碼格式)
		0000 0
		0001 1
		0010 2
		0011 3
		0100 4
		0101 5
		0110 6
		0111 7
		1000 8
		1001 9
		1010 1111

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

28.3.4. RTC 暫存器 3

RTC Base Address + 0x0C (0x41A0C)				
Symbol	RTCSMC (RTC seconds and min Control Register For calendar)			
Bit	[31:24]	[23]	[22:20]	[19:16]
名稱	MASK	-	10MIN	1MIN
RW	R0W-0	-	RW-0	RW-0
Bit	[15:08]	[07]	[06:04]	[03:00]
名稱	MASK	-	10SEC	1SEC
RW	R0W-0	-	RW-0	RW-0

位元	名稱	描述																									
Bit[22:20]	10MIN	分鐘十位數的值(BCD 碼格式) <table border="1"> <thead> <tr> <th>10MIN[2:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>000</td><td>0</td></tr> <tr><td>001</td><td>1</td></tr> <tr><td>010</td><td>2</td></tr> <tr><td>011</td><td>3</td></tr> <tr><td>100</td><td>4</td></tr> <tr><td>101</td><td>5</td></tr> <tr><td>110</td><td>6</td></tr> <tr><td>111</td><td>無效</td></tr> </tbody> </table>	10MIN[2:0]	值(BCD 碼格式)	000	0	001	1	010	2	011	3	100	4	101	5	110	6	111	無效							
10MIN[2:0]	值(BCD 碼格式)																										
000	0																										
001	1																										
010	2																										
011	3																										
100	4																										
101	5																										
110	6																										
111	無效																										
Bit[19:16]	1MIN	分鐘個位數的值(BCD 碼格式) <table border="1"> <thead> <tr> <th>1MIN[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> <tr><td>0110</td><td>6</td></tr> <tr><td>0111</td><td>7</td></tr> <tr><td>1000</td><td>8</td></tr> <tr><td>1001</td><td>9</td></tr> <tr><td>1010</td><td rowspan="2">無效</td></tr> <tr><td>1111</td></tr> </tbody> </table>	1MIN[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5	0110	6	0111	7	1000	8	1001	9	1010	無效	1111
1MIN[3:0]	值(BCD 碼格式)																										
0000	0																										
0001	1																										
0010	2																										
0011	3																										
0100	4																										
0101	5																										
0110	6																										
0111	7																										
1000	8																										
1001	9																										
1010	無效																										
1111																											
Bit[06:04]	10SEC	秒鐘十位數的值(BCD 碼格式) <table border="1"> <thead> <tr> <th>10SEC[2:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>000</td><td>0</td></tr> <tr><td>001</td><td>1</td></tr> <tr><td>010</td><td>2</td></tr> <tr><td>011</td><td>3</td></tr> <tr><td>100</td><td>4</td></tr> <tr><td>101</td><td>5</td></tr> <tr><td>110</td><td>6</td></tr> <tr><td>111</td><td>無效</td></tr> </tbody> </table>	10SEC[2:0]	值(BCD 碼格式)	000	0	001	1	010	2	011	3	100	4	101	5	110	6	111	無效							
10SEC[2:0]	值(BCD 碼格式)																										
000	0																										
001	1																										
010	2																										
011	3																										
100	4																										
101	5																										
110	6																										
111	無效																										
Bit[03:00]	1SEC	秒鐘個位數的值(BCD 碼格式) <table border="1"> <thead> <tr> <th>1SEC[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> </tbody> </table>	1SEC[3:0]	值(BCD 碼格式)	0000	0																					
1SEC[3:0]	值(BCD 碼格式)																										
0000	0																										

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述		
		0001	1	
		0010	2	
		0011	3	
		0100	4	
		0101	5	
		0110	6	
		0111	7	
		1000	8	
		1001	9	
		1010 1111	無效	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



28.3.5. RTC 暫存器 4

RTC Base Address + 0x10 (0x41A10)			
Symbol	RTCYMC (RTC Year and Month Control Register For Calendar)		
Bit	[31:24]	[23:20]	[19:16]
名稱	MASK	10YEAR	1YEAR
RW	R0W-0	RW-1	RW-2
Bit	[15:08]	[07:05]	[04]
名稱	MASK	-	10MO
RW	R0W-0	-	RW-0

位元	名稱	描述																									
Bit[23:20]	10YEAR	年份十位數的值 (BCD 碼格式)																									
		<table border="1"> <thead> <tr> <th>10YEAR[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> <tr><td>0110</td><td>6</td></tr> <tr><td>0111</td><td>7</td></tr> <tr><td>1000</td><td>8</td></tr> <tr><td>1001</td><td>9</td></tr> <tr><td>1010</td><td rowspan="3">無效</td></tr> <tr><td>1111</td></tr> </tbody> </table>	10YEAR[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5	0110	6	0111	7	1000	8	1001	9	1010	無效	1111
		10YEAR[3:0]	值(BCD 碼格式)																								
		0000	0																								
		0001	1																								
		0010	2																								
		0011	3																								
		0100	4																								
		0101	5																								
		0110	6																								
		0111	7																								
		1000	8																								
		1001	9																								
1010	無效																										
1111																											
0000		0																									
0001	1																										
0010	2																										
0011	3																										
0100	4																										
0101	5																										
0110	6																										
0111	7																										
1000	8																										
1001	9																										
1010	無效																										
1111																											
1111																											
Bit[19:16]	1YEAR	年份個位數的值 (BCD 碼格式)																									
		<table border="1"> <thead> <tr> <th>1YEAR[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> <tr><td>0110</td><td>6</td></tr> <tr><td>0111</td><td>7</td></tr> <tr><td>1000</td><td>8</td></tr> <tr><td>1001</td><td>9</td></tr> <tr><td>1010</td><td rowspan="3">無效</td></tr> <tr><td>1111</td></tr> </tbody> </table>	1YEAR[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5	0110	6	0111	7	1000	8	1001	9	1010	無效	1111
		1YEAR[3:0]	值(BCD 碼格式)																								
		0000	0																								
		0001	1																								
		0010	2																								
		0011	3																								
		0100	4																								
		0101	5																								
		0110	6																								
		0111	7																								
		1000	8																								
		1001	9																								
1010	無效																										
1111																											
0000		0																									
0001	1																										
0010	2																										
0011	3																										
0100	4																										
0101	5																										
0110	6																										
0111	7																										
1000	8																										
1001	9																										
1010	無效																										
1111																											
1111																											
Bit[04]	10MO	月份十位數的值(BCD 碼格式)																									
		<table border="1"> <tbody> <tr><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td></tr> </tbody> </table>	0	0	1	1																					
0	0																										
1	1																										
Bit[3:0]	1MO	月份個位數的值(BCD 碼格式)																									
		<table border="1"> <thead> <tr> <th>1MO[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> </tbody> </table>	1MO[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5											
		1MO[3:0]	值(BCD 碼格式)																								
		0000	0																								
		0001	1																								
		0010	2																								
		0011	3																								
0100	4																										
0101	5																										
0000	0																										
0001	1																										
0010	2																										
0011	3																										
0100	4																										
0101	5																										

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述		
		0110	6	
		0111	7	
		1000	8	
		1001	9	
		1010 1111	無效	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

28.3.6. RTC 暫存器 5

RTC Base Address + 0x14 (0x41A14)				
Symbol	RTCDWC (RTC Date and week Control Register For calendar)			
Bit	[31:24]	[23:22]	[21:20]	[19:16]
名稱	MASK	-	10DAT	1DAT
RW	R0W-0	-	RW-0	RW-1
Bit	[15:08]	[07:03]		[02:00]
名稱	MASK	-		WDA
RW	R0W-0	-		RW-0

位元	名稱	描述
Bit[21:20]	10DAT	日期十位數的值 (BCD 碼格式)
		00 0
		01 1
		10 2
		11 3
Bit[19:16]	1DAT	日期個位數的值 (BCD 碼格式)
		1DAT[3:0] 值(BCD 碼格式)
		0000 0
		0001 1
		0010 2
		0011 3
		0100 4
		0101 5
		0110 6
		0111 7
		1000 8
		1001 9
		1010 無效
1111 無效		
Bit[2:0]	WDA	星期的值 (BCD 碼格式)
		WDA[2:0] 值(BCD 碼格式) 星期
		000 0 Sunday 星期日
		001 1 Monday 星期一
		010 2 Tuesday 星期二
		011 3 Wednesday 星期三
		100 4 Thursday 星期四
		101 5 Friday 星期五
		110 6 Saturday 星期六
111 7 無效		

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

28.3.7. RTC 暫存器 6

RTC Base Address + 0x18(0x41A18)						
Symbol	RTCHRA (RTC Hour and min and seconds Control Register for alarm)					
Bit	[31:24]	[23]	[22]	[21:20]	[19:16]	
名稱	RSV	-	CPM	10CHR	1CHR	
RW	R-0	-		RW-0		
Bit	[15]	[14:12]	[11:08]	[07]	[06:04]	[03:00]
名稱	-	10CMI	1CMI	-	10CSE	1CSE
RW	-	RW-0	-	-	RW-0	

位元	名稱	描述
Bit[22]	CPM	鬧鐘顯示的格式為 am/pm
		0 AM 或者 24 小時制
		1 PM (當 HRF=1 時，該位元需要被置 1)
Bit[21:20]	10CHR	鬧鐘模式下小時十位元數的值 (BCD 碼格式)
		10CHR[3:0] 值(BCD 碼格式)
		00 0
		01 1
		10 2 (HRF=1) / HRF=0 時無效
		11 無效
Bit[19:16]	1CHR	鬧鐘模式下小時個位元數的值 (BCD 碼格式)
		1CHR[3:0] 值(BCD 碼格式)
		0000 0
		0001 1
		0010 2
		0011 3
		0100 4
		0101 5
		0110 6
		0111 7
		1000 8
		1001 9
		1010 無效
		1111 無效
Bit[14:12]	10CMI	鬧鐘模式下分鐘十位元數的值 (BCD 碼格式)
		10CMI[2:0] 值(BCD 碼格式)
		000 0
		001 1
		010 2
		011 3
		100 4
		101 5
		110 6
		111 無效
Bit[11:8]	1CMI	鬧鐘模式下分鐘的個位數的值 (BCD 碼格式)
		1CMI[3:0] 值(BCD 碼格式)

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0000	0
		0001	1
		0010	2
		0011	3
		0100	4
		0101	5
		0110	6
		0111	7
		1000	8
		1001	9
		1010 1111	無效
Bit[6:4]	10CSE	鬧鐘模式下秒鐘十位元數的值(BCD 碼格式)	
		10CSE[2:0]	值(BCD 碼格式)
		000	0
		001	1
		010	2
		011	3
		100	4
		101	5
		110	6
		111	無效
Bit[3:0]	1CSE	鬧鐘模式下秒鐘個位元數的值 (BCD 碼格式)	
		1CSE[3:0]	值(BCD 碼格式)
		0000	0
		0001	1
		0010	2
		0011	3
		0100	4
		0101	5
		0110	6
		0111	7
		1000	8
		1001	9
		1010 1111	無效

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

28.3.8. RTC 暫存器 7

RTC Base Address + 0x1C(0x41A1C)						
Symbol	RTCYMDA (RTC Year /month/date Control Register For alarm)					
Bit	[31:24]			[23:20]		[19:16]
名稱	RSV			10CYE		1CYE
RW	R-0			RW-1		RW-2
Bit	[15:13]	[12]	[11:8]	[07:06]	[05:04]	[03:00]
名稱	-	10CMO	1CMO	-	10CDAT	1CDAT
RW	-	RW-0	RW-1	-	RW-0	RW-1

位元	名稱	描述																										
Bit[23:20]	10CYE	鬧鐘模式下年份十位元數的值 (BCD 碼格式) <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>10CYE[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> <tr><td>0110</td><td>6</td></tr> <tr><td>0111</td><td>7</td></tr> <tr><td>1000</td><td>8</td></tr> <tr><td>1001</td><td>9</td></tr> <tr><td>1010</td><td rowspan="3">無效</td></tr> <tr><td> </td></tr> <tr><td>1111</td></tr> </tbody> </table>	10CYE[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5	0110	6	0111	7	1000	8	1001	9	1010	無效		1111
10CYE[3:0]	值(BCD 碼格式)																											
0000	0																											
0001	1																											
0010	2																											
0011	3																											
0100	4																											
0101	5																											
0110	6																											
0111	7																											
1000	8																											
1001	9																											
1010	無效																											
1111																												
Bit[19:16]	1CYE	鬧鐘模式下年份個位元數的值 (BCD 碼格式) <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>1CYE[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> <tr><td>0101</td><td>5</td></tr> <tr><td>0110</td><td>6</td></tr> <tr><td>0111</td><td>7</td></tr> <tr><td>1000</td><td>8</td></tr> <tr><td>1001</td><td>9</td></tr> <tr><td>1010</td><td rowspan="3">無效</td></tr> <tr><td> </td></tr> <tr><td>1111</td></tr> </tbody> </table>	1CYE[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4	0101	5	0110	6	0111	7	1000	8	1001	9	1010	無效		1111
1CYE[3:0]	值(BCD 碼格式)																											
0000	0																											
0001	1																											
0010	2																											
0011	3																											
0100	4																											
0101	5																											
0110	6																											
0111	7																											
1000	8																											
1001	9																											
1010	無效																											
1111																												
Bit[12]	10CMO	鬧鐘模式下月份十位元數的值 (BCD 碼格式) <table border="1" style="margin-left: 20px;"> <tbody> <tr><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td></tr> </tbody> </table>	0	0	1	1																						
0	0																											
1	1																											
Bit[11:8]	1CMO	鬧鐘模式下月份個位元數的值 (BCD 碼格式) <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>1CMO[3:0]</th> <th>值(BCD 碼格式)</th> </tr> </thead> <tbody> <tr><td>0000</td><td>0</td></tr> <tr><td>0001</td><td>1</td></tr> <tr><td>0010</td><td>2</td></tr> <tr><td>0011</td><td>3</td></tr> <tr><td>0100</td><td>4</td></tr> </tbody> </table>	1CMO[3:0]	值(BCD 碼格式)	0000	0	0001	1	0010	2	0011	3	0100	4														
1CMO[3:0]	值(BCD 碼格式)																											
0000	0																											
0001	1																											
0010	2																											
0011	3																											
0100	4																											

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



位元	名稱	描述	
		0101	5
		0110	6
		0111	7
		1000	8
		1001	9
		1010 1111	無效
Bit[5:4]	10CDAT	鬧鐘模式下日期十位元數的值 (BCD 碼格式)	
		10CDAT[3:0]	值(BCD 碼格式)
		00	0
		01	1
		10	2
		11	3
Bit[3:0]	1CDAT	鬧鐘模式下日期個位元數的值 (BCD 碼格式)	
		1CDAT[3:0]	值(BCD 碼格式)
		0000	0
		0001	1
		0010	2
		0011	3
		0100	4
		0101	5
		0110	6
		0111	7
		1000	8
		1001	9
		1010 1111	無效

29. MCU 省電模式介紹

29.1. 整體總說明

本節說明不同的電源模式，能夠開啟哪些功能模塊。活動模式是所有的週邊電路，都能被打開，且 MCU 是 HS_CK 或 LS_CK 時脈；在活動模式下，系統能自由地跳到其他模式，且回應時間最短。低電力模式是 MCU 是時脈選擇為 LS_CK；在此模式下，MCU 以最低的頻率運作，系統可經由指令的執行跳到其他的模式。

有 3 種省電模式，分別為 Sleep Mode, Idle Mode, Wait mode，可讓 MCU 停止執行指令。這些模式可由中斷(interrupt)來跳脫。一旦 interrupt 被觸發，MCU 就會離開省電模式。晶片進入省電模式前，必須要開啟任何一個可喚醒的對應中斷向量，否則無法達到省電的功效。例如：在 Sleep Mode，定時器中斷是無效的，且只能通過通訊中斷、IO 外部中斷及復位來喚醒晶片。詳細可參考下表有列出各省電模式下所對應的喚醒中斷向量表。尤其需要注意在不同的省電模式下，只能開啟一些功能模塊，只有一些功能才能將晶片從省電模式喚醒。

中斷進入點設置:

CPU 在不同工作模式下，可支援中斷觸發項目亦不相同，下表說明在不同模式下，各功能支援中斷與喚醒程度。當然不同模式下消耗電流亦不相同，消耗電流大小：Active Mode(工作模式) > Wait Mode(等待模式) > Idle Mode(待機模式) > Sleep Mode(睡眠模式)。需要注意的是當進入 Idle Mode 或 Sleep Mode 時，如要達到更省電設置需求，則應該在進入省電模式之前，把 CPU 的工作頻率先切換到 LPO 低頻之後，再把 HAO 高頻關掉。如有開啟相關類比電源輸出，則也需要做相對應的關閉動作，這樣進入省電模式之後才可以達到正確的耗電流等級。喚醒時間：Sleep Mode(睡眠模式)> Idle Mode(待機模式)> Wait Mode(等待模式)。Sleep Mode 與 Idle Mode 雖然比 Wait Mode 都還省電許多，但是透過中斷喚醒時間相對來說則比較長。中斷喚醒程度：如 I²C TX 接腳的中斷功能僅可以支援 Idle Mode、Wait Mode、Active Mode，也就是說當晶片進入 Sleep mode 時，是無法透過 I²C TX 接腳訊號喚醒晶片，使晶片可以進入中斷點。如晶片進入 Sleep mode 之後，也僅有以下動作與中斷才能使晶片離開睡眠模式，Power On Reset(BOR1/BOR2)、Reset PIN、I²C RX IRQ、UART1/2 RX IRQ、SPI RX IRQ、PT1 IRQ、PT2 IRQ、PT3 IRQ 等

Interrupt/Reset Mode	Sleep Mode		Idle Mode		Wait Mode		Active Mode		Note
	進入	離開	進入	離開	進入	離開	進入	離開	
Power On Reset		V		V		V	V	V	Chip Reset
Reset PIN		V		V		V	V	V	Chip Reset
WDT Reset				V		V	V	V	WDT Reset Type
I ² C TX IRQ			V	V	V	V	V	V	I ² CIE
I ² C RX IRQ	V	V	V	V	V	V	V	V	I ² CIE
I ² C Error IRQ						V	V	V	I ² CEIE
UART1/2 TX IRQ			V	V	V	V	V	V	UTXIE
UART1/2 RX IRQ	V	V	V	V	V	V	V	V	URXIE
SPI TX IRQ			V	V	V	V	V	V	STXIE
SPI RX IRQ	V	V	V	V	V	V	V	V	SRXIE
RTC IRQ			V	V	V	V	V	V	RTCIE
WDog IRQ			V	V	V	V	V	V	WDTIE
TMA IRQ			V	V	V	V	V	V	TMAIE
TMB/TMB2 IRQ			V	V	V	V	V	V	TMBIE/TMB2IE
TMC IRQ			V	V	V	V	V	V	TMCIE
ADC IRQ			V	V	V	V	V	V	ADCIE
PT3 IRQ	V	V	V	V	V	V	V	V	PT3IE
PT2 IRQ	V	V	V	V	V	V	V	V	PT2IE
PT1 IRQ	V	V	V	V	V	V	V	V	PT1IE

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

Interrupt/Reset Mode	Sleep Mode		Idle Mode		Wait Mode		Active Mode		Note
	進入	離開	進入	離開	進入	離開	進入	離開	
BOR2 IRQ	V	V	V	V	V	V	V	V	BOR2IE
LVD IRQ	V	V	V	V	V	V	V	V	LVDIE
Debug Exception						V	V	V	EDM

30. MCU 液晶驅動器 LCD

30.1. 整體總說明

液晶驅動電路是用於 TN-LCD 與 STN-LCD 等製成的液晶顯示，其具有以下特點：

內置倍壓穩壓電路(Regulated charge pump)

四段可調式驅動電壓準位

支援 1/3 Bias 或 1/4 Bias 偏壓選擇

支援多種 LCD 波形的操作方式

1/3 Duty · 1/3 偏壓 · (3-mux,1/3bias)

1/4 Duty · 1/3 偏壓 · (4-mux,1/3bias)

1/5 Duty · 1/3 偏壓 · (5-mux,1/3bias)

1/6 Duty · 1/3 偏壓 · (6-mux,1/3bias)

1/7 Duty · 1/3 偏壓 · (7-mux,1/3bias)

1/8 Duty · 1/3 偏壓 · (8-mux,1/3bias)

可選擇輸入時脈源與可規劃輸出頻率

具閃爍控制功能(Blinking capability)

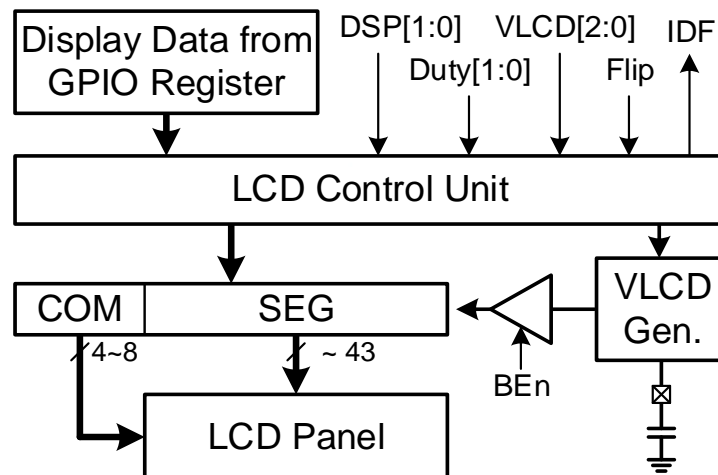
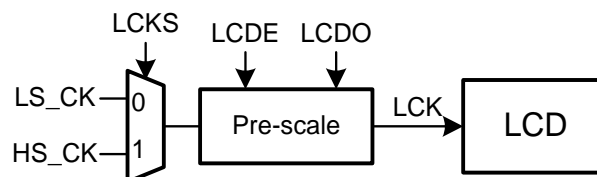


圖 30-1 LCD 架構圖

LCD 初始化設置:

- (1) 工作頻率與輸出振幅頻率設置 · LCD 工作頻率可由暫存器的控制位 LCKS 0x40310[0]來選擇 LS_CK 或 HS_CK 提供，經過暫存器的控制位 LCDE 0x40310[3:1]與控制位 LCDO 0x40310[6:4]來做時脈源 1 階與 2 階除頻設置，提供適當的工作頻率給 LCD 輸出振幅頻率。



- (2) 倍壓電源與 LCD 工作電壓設置電壓源為 VLCD，其有兩種產生方法：由外部輸入 VLCD 電壓源，必須將暫存器的控制位 VLCD 0x41B00[2:0]設置為<001>VLCD R-Type，然後由外部 VLCD 接腳輸入電壓以決定 LCD 工作電壓。當推動尺寸或負載較大的 LCD 顯示器時，可將 LCD 輸出緩衝 BEn 0x41B00[3]

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

設置<1>，啟用緩衝器以增加 LCD 的驅動能力。將被壓電路控制器 0x41B00[2:0]可產生不同 VLCD 電壓源供給 LCD。VLCD 0x41B00[2:0]可設置多種不同工作電壓且必須在倍壓電路啟用時才有效。

- (3) 暫存器的控制位 Duty 0x41B00[6:4]可設置 LCD 操作波形，振幅頻率與操作波形必須依外接 LCD 顯示器的規格做正確的設置，否則 LCD 顯示器會出現鬼影或字節顯示異常等現象。
- (4) 設置 LCD 的複用 IO 接腳 PT6~PT13 的工作模式，即設置暫存器 0x41B04~0x41B08。
- (5) 寫入資料到 LCD 數據暫存器 LCD0~LCD17，做 LCD 資料顯示。

30.2. LCD 暫存器位址

LCD Register Address	31	24	23	16	15	8	7	0
LCD Base Address + 0x00 (0x41B00)	Mask0		REG0		Mask1		REG1	
LCD Base Address + 0x04 (0x41B04)	PT9LEn		PT8LEn		PT7LEn		PT6LEn	
LCD Base Address + 0x08 (0x41B08)	PT13LEn		-		-		PT10LEn	

-保留

30.3. LCD 暫存器功能

30.3.1. LCD 暫存器 0

LCD Base Address + 0x00 (0x41B00)									
Symbol	LCDCR0 (LCD Control Register 0)								
Bit	[31:24]	[23]	[22]	[21]	[20]	[19]	[18]	[17:16]	
名稱	MASK		LCDTYPE	LCDBS	IDF	VLCDEN	-	DSP	
RW	R0W-0		R-0		R-1	-		RW-0	
Bit	[15:08]		[07]	[06:04]		[03]		[02:00]	
名稱	MASK		LCDEN	Duty		BEn		VLCD	
RW	R0W-0		RW-0						RW-0

位元	名稱	描述
Bit[22]	LCDTYPE	LCD 驅動模式選擇
		0 TYPE A 1 TYPE B
Bit[21]	LCDBS	LCD 偏壓控制位
		0 1/3 Bias 1 1/4 Bias
Bit[20]	IDF	LCD Idle 控制旗標
		0 Active 1 Idle
Bit[19]	VLCDEN	VLCD 昇壓穩壓啟動控制器
		0 VLCD Pump OFF. 此時 VLCD 可由外部輸入電壓, R- Type. 1 VLCD Pump ON.
Bit[17:16]	DSP	LCD 顯示模式
		00 正常模式
		01 不論輸入何值，LCD 全亮
		10 不論輸入何值，LCD 全滅
		11 正常模式

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
Bit[7]	LCDEN	LCD 啟動控制器(LCD Clock 輸出至 SEG/COM Port)	
		0	LCD OFF
		1	LCD ON
Bit[6:4]	Duty	LCD 工作週期選擇	
		000	1/3 Duty
		001	1/4 Duty
		010	1/5 Duty
		011	1/6 Duty
		100	1/7 Duty
		101	1/8 Duty
Bit[03]	BEn	VLCD 緩衝器控制	
		0	關閉
		1	開啟(必須啟動才能正常使用 LCD 功能)
Bit[2:0]	VLCD	VLCD 昇壓穩壓電壓檔位選擇	
		000	保留
		001	保留
		010	2.8V
		011	3.0V
		100	3.3V
		101	3.94V
		110	4.5V
		111	5.0V

30.3.2. LCD 暫存器 1

LCD Base Address + 0x04 (0x41B04)	
Symbol	LCD CR1 (LCD Control Register 1)
Bit	[31:24] [23:16]
名稱	PT9LEn PT8LEn
RW	RW-0
Bit	[15:08] [07:00]
名稱	PT7LEn PT6LEn
RW	RW-0

位元	名稱	描述	
Bit[31:24]	PT9LEn	PT9.# 模式選擇, #代表的是 7~0	
		0	GPIO 模式
		1	LCD 模式
Bit[23:16]	PT8LEn	PT8.# 模式選擇, #代表的是 7~0	
		0	GPIO 模式
		1	LCD 模式
Bit[15:08]	PT7LEn	PT7.# 模式選擇, #代表的是 7~0	
		0	GPIO 模式
		1	LCD 模式
Bit[07:00]	PT6LEn	PT6.# 模式選擇, #代表的是 7~0	

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述	
		0	GPIO 模式
		1	LCD 模式

30.3.3. LCD 暫存器 2

LCD Base Address + 0x08 (0x41B08)			
Symbol	LCDCR2 (LCD Control Register 2)		
Bit	[31:24]	[23:16]	
名稱	PT13LEn	Rsv	
RW	RW – FF		
Bit	[15:08]	[07:00]	
名稱	-	PT10LEn	
RW	R-0		RW-0

位元	名稱	描述	
Bit[31:24]	PT13LEn	COM0 ~ COM7 IO 模式設定	
		0	GPIO 模式
		1	LCD 模式
Bit[7:0]	PT10LEn	PT10.# 模式選擇, #代表的是 7~0	
		0	GPIO 模式
		1	LCD 模式

30.4. LCD RAM 功能

LCD Register Address 0x41B04 與 0x41B08 可決定 PT6~PT13 設定為 GPIO Mode 或是 LCD Mode。當設定為 LCD Mode 時，可將 PT6~PT13 IO 暫存器當成 LCD RAM 使用控制 LCD 顯示器。

LCD Mode Address	Bit[31:24]	Bit[23:16]	Bit[15:08]	Bit[07:00]
0x40850	MASK	SEG3	MASK	SEG2
0x40854	MASK	SEG5	MASK	SEG4
0x40858	MASK	SEG7	MASK	SEG6
0x4085C	MASK	SEG9	MASK	SEG8
0x40860	MASK	SEG11	MASK	SEG10
0x40864	MASK	SEG13	MASK	SEG12
0x40868	MASK	SEG15	MASK	SEG14
0x4086C	MASK	SEG17	MASK	SEG16
0x40870	MASK	SEG19	MASK	SEG18
0x40874	MASK	SEG21	MASK	SEG20
0x40878	MASK	SEG23	MASK	SEG22
0x4087C	MASK	SEG25	MASK	SEG24
0x40880	MASK	SEG27	MASK	SEG26
0x40884	MASK	SEG29	MASK	SEG28
0x40888	MASK	SEG31	MASK	SEG30
0x4088C	MASK	SEG33	MASK	SEG32
0x40890	MASK	SEG35	MASK	SEG34
0x40894	MASK	SEG37	MASK	SEG36
0x40898	MASK	SEG39	MASK	SEG38
0x4089C	MASK	SEG41	MASK	SEG40
0x408C8	MASK	SEG1	MASK	SEG0
0x408CC	MASK	SEG43	MASK	SEG42

30.5. LCD 省電功能

當 HY16F3913 要進入省電模式時候，LCD 的設置也需注意。在進入省電前，若沒先放電，LCD 可能就會有鬼影現象。在進入省電模式的時候，可參照以下設置，可確保 LCD 有先放電，再進入省電模式。

```
DrvLCD_DisplayMode (2); //2 : 不論輸入任何值，LCD 都是全滅模式
```

```
DrvLCD_VLCDMode(E_VLCD_DISABLE);
```

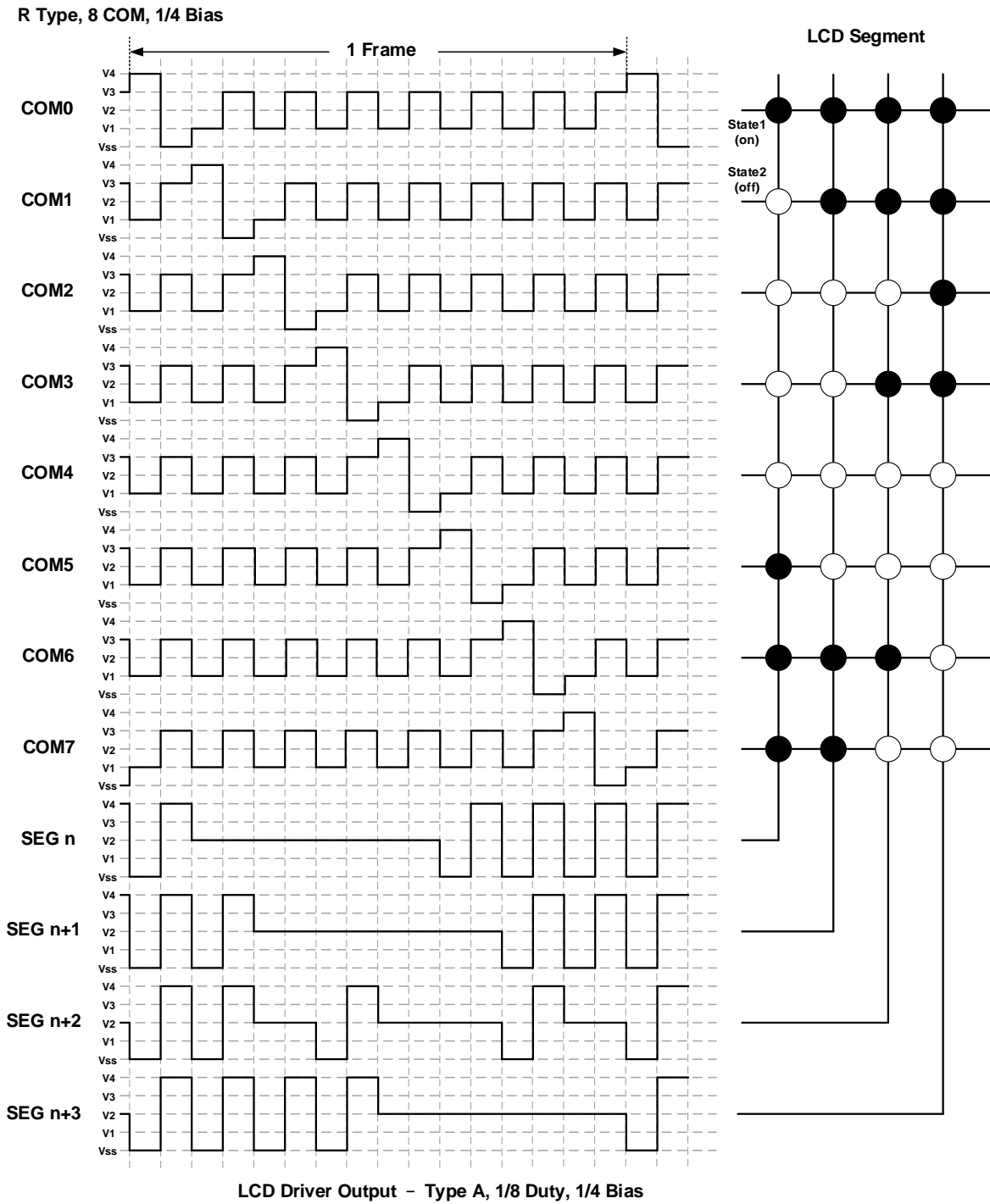
```
while((inw(0x41B00)&(1<<IDF))==0); //Wait LCD Idle, IDF=20
```

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

30.6. LCD Driver Output

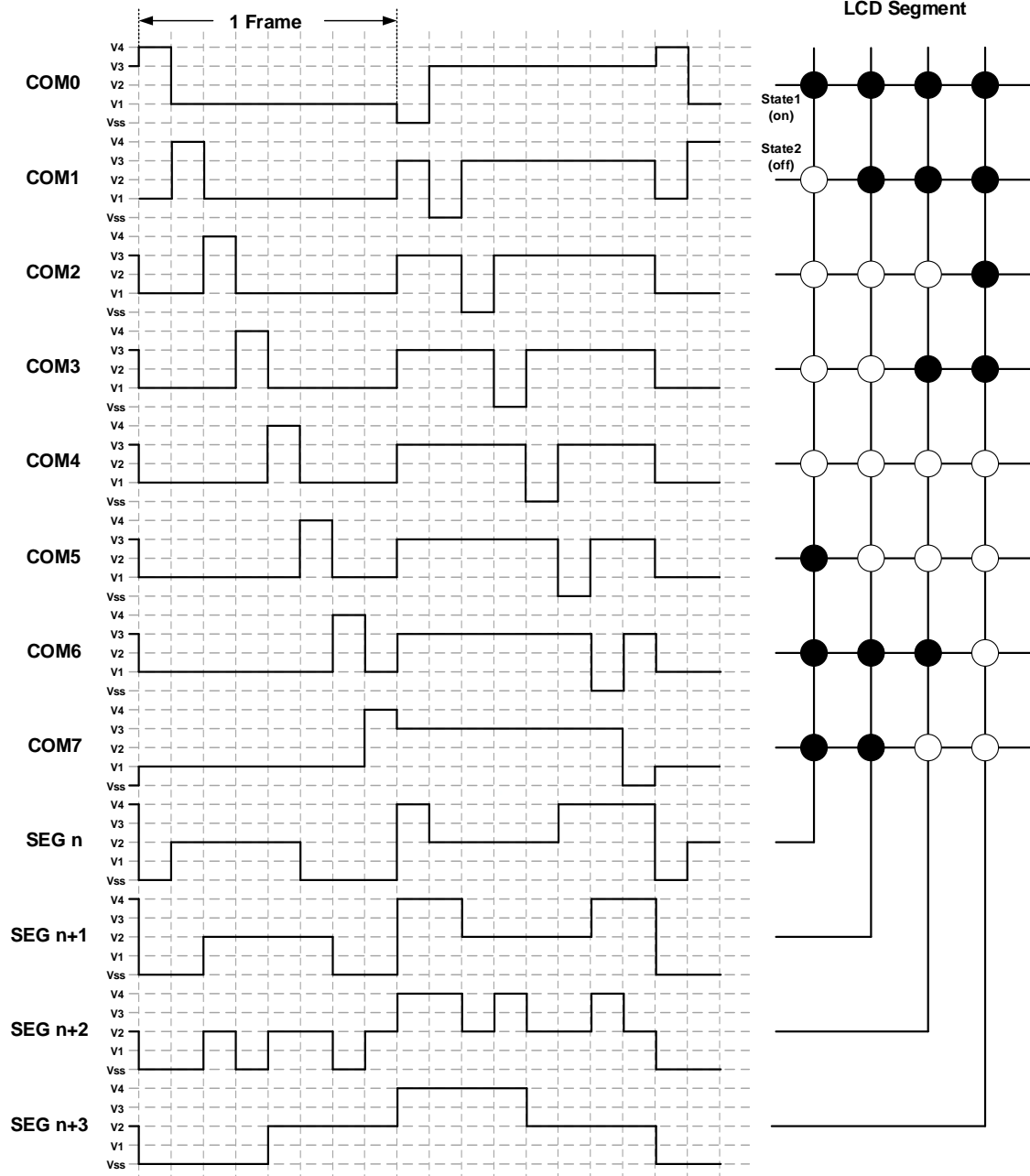


HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

R Type, 8 COM, 1/4 Bias



LCD Driver Output - Type B, 1/8 Duty, 1/4 Bias

[Shaded Row]											
[Shaded Row]											
[Shaded Row]											
[Shaded Row]											
		[Shaded Row]									
[Shaded Row]											
[Shaded Row]											

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



Table 1: Pin Configuration											
Pin No.	Pin Name	IO Type	Function	IO Type	Function	IO Type	Function	IO Type	Function		
1	VDD	VDD	Power Supply	11	NC	NC	No Connection	21	VDD	VDD	Power Supply
2	VSS	VSS	Power Supply	12	NC	NC	No Connection	22	VSS	VSS	Power Supply
3	NC	NC	No Connection	13	NC	NC	No Connection	23	NC	NC	No Connection
4	NC	NC	No Connection	14	NC	NC	No Connection	24	NC	NC	No Connection
5	NC	NC	No Connection	15	NC	NC	No Connection	25	NC	NC	No Connection
6	NC	NC	No Connection	16	NC	NC	No Connection	26	NC	NC	No Connection
7	NC	NC	No Connection	17	NC	NC	No Connection	27	NC	NC	No Connection
8	NC	NC	No Connection	18	NC	NC	No Connection	28	NC	NC	No Connection
9	NC	NC	No Connection	19	NC	NC	No Connection	29	NC	NC	No Connection
10	NC	NC	No Connection	20	NC	NC	No Connection	30	NC	NC	No Connection
Table 2: Pin Configuration											
Pin No.	Pin Name	IO Type	Function	IO Type	Function	IO Type	Function	IO Type	Function		
1	VDD	VDD	Power Supply	11	NC	NC	No Connection	21	VDD	VDD	Power Supply
2	VSS	VSS	Power Supply	12	NC	NC	No Connection	22	VSS	VSS	Power Supply
3	NC	NC	No Connection	13	NC	NC	No Connection	23	NC	NC	No Connection
4	NC	NC	No Connection	14	NC	NC	No Connection	24	NC	NC	No Connection
5	NC	NC	No Connection	15	NC	NC	No Connection	25	NC	NC	No Connection
6	NC	NC	No Connection	16	NC	NC	No Connection	26	NC	NC	No Connection
7	NC	NC	No Connection	17	NC	NC	No Connection	27	NC	NC	No Connection
8	NC	NC	No Connection	18	NC	NC	No Connection	28	NC	NC	No Connection
9	NC	NC	No Connection	19	NC	NC	No Connection	29	NC	NC	No Connection
10	NC	NC	No Connection	20	NC	NC	No Connection	30	NC	NC	No Connection
Table 3: Pin Configuration											
Pin No.	Pin Name	IO Type	Function	IO Type	Function	IO Type	Function	IO Type	Function		
1	VDD	VDD	Power Supply	11	NC	NC	No Connection	21	VDD	VDD	Power Supply
2	VSS	VSS	Power Supply	12	NC	NC	No Connection	22	VSS	VSS	Power Supply
3	NC	NC	No Connection	13	NC	NC	No Connection	23	NC	NC	No Connection
4	NC	NC	No Connection	14	NC	NC	No Connection	24	NC	NC	No Connection
5	NC	NC	No Connection	15	NC	NC	No Connection	25	NC	NC	No Connection
6	NC	NC	No Connection	16	NC	NC	No Connection	26	NC	NC	No Connection
7	NC	NC	No Connection	17	NC	NC	No Connection	27	NC	NC	No Connection
8	NC	NC	No Connection	18	NC	NC	No Connection	28	NC	NC	No Connection
9	NC	NC	No Connection	19	NC	NC	No Connection	29	NC	NC	No Connection
10	NC	NC	No Connection	20	NC	NC	No Connection	30	NC	NC	No Connection

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



Table 1: Pin Configuration									
Pin No.	Symbol	Function	IO Type	Level	Drive	Current	Power	Supply	Notes
1									
2									
3									
4									
5									
6									
7									
8									
9									
10									
11									
12									
13									
14									
15									
16									
17									
18									
19									
20									
21									
22									
23									
24									
25									
26									
27									
28									
29									
30									
31									
32									
33									
34									
35									
36									
37									
38									
39									
40									
41									
42									
43									
44									
45									
46									
47									
48									
49									
50									
51									
52									
53									
54									
55									
56									
57									
58									
59									
60									
61									
62									
63									
64									
65									
66									
67									
68									
69									
70									
71									
72									
73									
74									
75									
76									
77									
78									
79									
80									
81									
82									
83									
84									
85									
86									
87									
88									
89									
90									
91									
92									
93									
94									
95									
96									
97									
98									
99									
100									

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



31. AFE Power

31.1. Power System

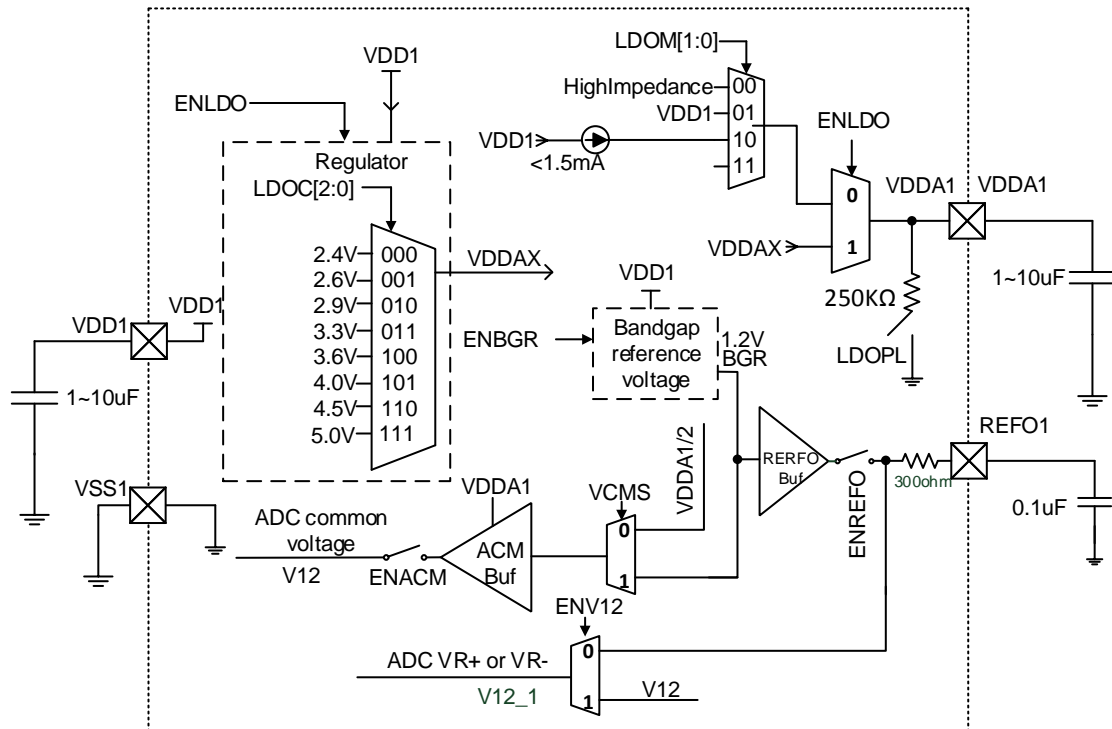


圖 31-1 Power System Block

31.2. PWRCN Register

“.”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1
 “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
001h	PWRCN	ENBGR		LDOC[2:0]		LDOM[1:0]	ENLDO	ENREFO		1000 0000	1000 0000	*****

表 31-1 PWRCN 控制暫存器

PWRCN 控制暫存器：

位元	名稱	描述																				
Bit7	ENBGR	內部Bias電壓控制器 <0>關閉。如果關閉內部 HAO 後，再關閉 ENBGR 晶片就會進入 Sleep Mode <1>啟用(預設)，當開啟 ADC 及 TPS 前，ENBGR 必須先設為'1'後再開啟。																				
Bit6~4	LDOC[2:0]	VDDAX 輸出電壓選擇器 當 ENLDO 為'1'時，此設定電壓才會輸出至 VDDA1 接腳上。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>2.4V</td> <td>100</td> <td>3.6V</td> </tr> <tr> <td>001</td> <td>2.6V</td> <td>101</td> <td>4.0V</td> </tr> <tr> <td>010</td> <td>2.9V</td> <td>110</td> <td>4.5V</td> </tr> <tr> <td>011</td> <td>3.3V</td> <td>111</td> <td>5.0V</td> </tr> </tbody> </table> 注意：在實際應用時，VDDA1 必須要小於 VDD1-0.25V。	LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓	000	2.4V	100	3.6V	001	2.6V	101	4.0V	010	2.9V	110	4.5V	011	3.3V	111	5.0V
LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓																			
000	2.4V	100	3.6V																			
001	2.6V	101	4.0V																			
010	2.9V	110	4.5V																			
011	3.3V	111	5.0V																			
Bit3~2	LDOM[1:0]	VDDA1 輸出選擇器																				

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述
		當 ENLDO 為'0'時，此設定才會輸出至 VDDA1 接腳上。 <00> 關閉(預設) · 使 VDDA1 具高輸入阻抗模式 <01> 輸出 VDD1 電壓 <10> Pull high to VDD1 by 1.5mA. (It is use to initial VDDA1 when a small current) <11> Reserved.
Bit1	ENLDO	內部 VDDA1 線性穩壓器控制器 <0>關閉(預設) <1>啟用
Bit0	ENREF0	REF01 電壓源輸出控制 <0> 關閉(預設) <1> 1.2V 電壓源輸出.

32. AFE ADC

32.1. 24-bit $\Sigma\Delta$ ADC

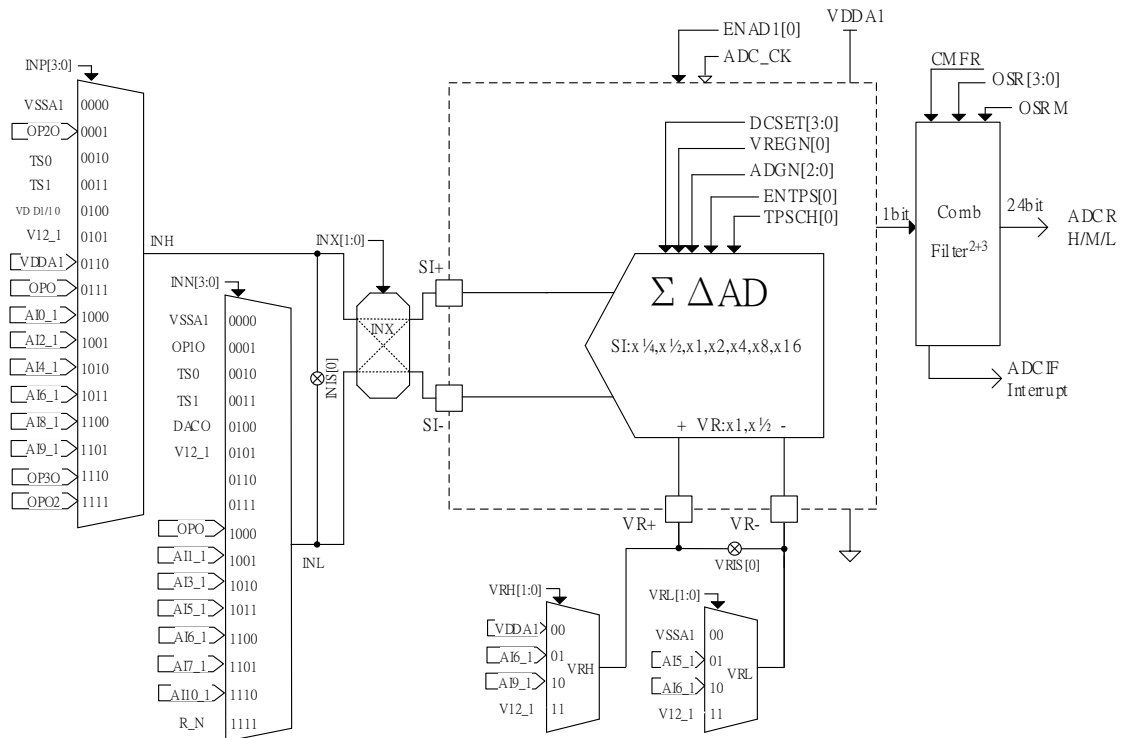


圖 32-1 24-bit $\Sigma\Delta$ ADC Block

32.2. ADCH ~ ADQL Register

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1
 “.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
003h	ADCH	ADC conversion high byte data register								0000 0000	0000 0000	r,r,r,r,r,r,r,r
004h	ADCM	ADC conversion middle byte data register								0000 0000	0000 0000	r,r,r,r,r,r,r,r
005h	ADCL	ADC conversion low byte data register							ADST	0000 0000	0000 0000	r,r,r,r,r,r,r,r

表 32-1 ADCH ~ ADQL 資料暫存器

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

ADCH[7:0]、ADCM[7:0]、ADCL[7:0] ADC 資料轉換暫存器：

位元	名稱	描述
Bit7~0	ADCH[7:0]	ADC High Byte 資料暫存器
Bit7~0	ADCM[7:0]	ADC Middle Byte 資料暫存器
Bit7~1	ADCL[7:1]	ADC Low Byte 資料暫存器
Bit0	ADST	ADC 資料讀取旗標 <0> ADC 資料已經讀取或是還未發生 ADC 中斷事件 <1> ADC 已經更新資料發生中斷旗標。當讀取該暫存器之後，該位元由硬體自動清除為 0。

ADCH 暫存器支援 I²C 連續讀取資料功能。當 I²C 通訊要讀取 ADCH~ ADCL 暫存器時，可以透過連續讀取方式，由 Host 直接讀出 24-bit ADC 資料轉換數值。當下一次 ADC 中斷發生時要重新讀取 ADCH~ADCL 暫存器時，Host 不須重新下 Point Address，即可直接讀出資料，讀取協議可參考圖 38-11 說明。

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



32.3. CHOPCN Register

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1 “.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
00Fh	CHOPCN	DAFM	ENCH	ENINXCH			-	-	-	0000 0000	0000 0000	*****

表 32-2 CHOPCN 控制暫存器

CHOPCN 控制暫存器：

位元	名稱	描述
Bit7	DAFM	Comb filter 輸出資料格式。 <0> 正常資料輸出 (預設) <1> Chopper Result 資料輸出。 (ADC1 + (ADC2))/2, 下一筆則為: (ADC2 + ADC3)/2....
Bit6	ENCH	ADC Chopper Mode 控制器 <0> 關閉 (預設) <1> 啟用。 Note: 必須先設定 ENINXCH 以及 DAFM · 最後再開啟 ENCH.
Bit5	ENINXCH	控制 ADC 輸入端 INX[1:0]自動切換開關 <0> 不啟動, INX 維持原本使用者設定 (預設) <1> 啟動自動切換;

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



32.4. AD1CN1 ~ AD1CN5 Register

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1
 “. ”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
010h	AD1CN1	ENAD1	OSRM	VREGN	OSR[3:0]			CMFR		0000 0000	0000 0000	*****,w1
011h	AD1CN2		ENACM	ENV12	VCMS	LDOPL	ADGN[2:0]			0000 0000	0000 0000	*****
012h	AD1CN3	VRH[1:0]		VRL[1:0]		DCSET[3:0]				0000 0000	0000 0000	*****
013h	AD1CN4	INP[3:0]			INN[3:0]					0000 0000	0000 0000	*****
014h	AD1CN5	-		ENTPS	TPSCH	INX[1:0]				0000 0000	0000 0000	*****

表 32-3 AD1CN1 ~ AD1CN5 控制暫存器

AD1CN1 控制暫存器：

位元	名稱	描述																																																						
Bit7	ENAD1	ΣADC 啟用控制器 <0> 關閉(預設) <1> 啟用																																																						
Bit6	OSRM	Comb filter Level <0> 2 nd comb filter(預設) <1> 3 rd comb filter (切到此模式下，無法啟用 ENCH 的功能)																																																						
Bit5	VREGN	VR±倍率調整器 <0> x1(預設) <1> x1/2																																																						
Bit4~1	OSR[3:0]	ΣADC 超取樣率除頻器 <table border="1" style="width: 100%; text-align: center;"> <thead> <tr> <th>OSR[3:0]</th> <th>OSR</th> <th>Comb filter Order</th> <th>OSR[3:0]</th> <th>OSR</th> <th>Comb filter Order</th> </tr> </thead> <tbody> <tr><td>0000</td><td>32</td><td>2nd/3rd</td><td>1000</td><td>8000</td><td>2nd/3rd</td></tr> <tr><td>0001</td><td>64</td><td>2nd/3rd</td><td>1001</td><td>16000</td><td>2nd/3rd</td></tr> <tr><td>0010</td><td>125</td><td>2nd/3rd</td><td>1010</td><td>32000</td><td>2nd/3rd</td></tr> <tr><td>0011</td><td>250</td><td>2nd/3rd</td><td>1011</td><td>64000</td><td>2nd/3rd</td></tr> <tr><td>0100</td><td>500</td><td>2nd/3rd</td><td>1100</td><td>64000</td><td>2nd/3rd</td></tr> <tr><td>0101</td><td>1000</td><td>2nd/3rd</td><td>1101</td><td>64000</td><td>2nd/3rd</td></tr> <tr><td>0110</td><td>2000</td><td>2nd/3rd</td><td>1110</td><td>64000</td><td>2nd/3rd</td></tr> <tr><td>0111</td><td>4000</td><td>2nd/3rd</td><td>1111</td><td>64000</td><td>2nd/3rd</td></tr> </tbody> </table>	OSR[3:0]	OSR	Comb filter Order	OSR[3:0]	OSR	Comb filter Order	0000	32	2 nd /3 rd	1000	8000	2 nd /3 rd	0001	64	2 nd /3 rd	1001	16000	2 nd /3 rd	0010	125	2 nd /3 rd	1010	32000	2 nd /3 rd	0011	250	2 nd /3 rd	1011	64000	2 nd /3 rd	0100	500	2 nd /3 rd	1100	64000	2 nd /3 rd	0101	1000	2 nd /3 rd	1101	64000	2 nd /3 rd	0110	2000	2 nd /3 rd	1110	64000	2 nd /3 rd	0111	4000	2 nd /3 rd	1111	64000	2 nd /3 rd
OSR[3:0]	OSR	Comb filter Order	OSR[3:0]	OSR	Comb filter Order																																																			
0000	32	2 nd /3 rd	1000	8000	2 nd /3 rd																																																			
0001	64	2 nd /3 rd	1001	16000	2 nd /3 rd																																																			
0010	125	2 nd /3 rd	1010	32000	2 nd /3 rd																																																			
0011	250	2 nd /3 rd	1011	64000	2 nd /3 rd																																																			
0100	500	2 nd /3 rd	1100	64000	2 nd /3 rd																																																			
0101	1000	2 nd /3 rd	1101	64000	2 nd /3 rd																																																			
0110	2000	2 nd /3 rd	1110	64000	2 nd /3 rd																																																			
0111	4000	2 nd /3 rd	1111	64000	2 nd /3 rd																																																			
Bit0	CMFR	ΣADC 與梳狀濾波器復位控制器 <0> 不復位 <1> 復位；寫入動作即發生復位。Write 1 Only，硬體自動清除為 0。																																																						

AD1CN2 控制暫存器：

位元	名稱	描述
Bit6	ENACM	ADC Common Mode Buffer 啟動控制器 <0> 關閉(預設) <1> 啟用，根據 VCMS 決定電壓。
Bit5	ENV12	V12_1 電壓來源控制器 <0> V12_1 來源選擇為 REFO1(預設) <1> V12_1 來源選擇選擇 V12
Bit4	VCMS	ADC Common Voltage. <0> VDDA1/2(預設)

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

位元	名稱	描述																				
		<1> 1.2V																				
Bit3	LDOPL	內部 250kΩ 下拉電阻開關 <0>關閉 (預設) <1>啟用 以下幾點務必使 LDOPL 為 1，否則 VDDA1 穩壓結果會不如預期 ※ 使用內部 LDO 輸出時。(ENLDO=1b) ※ ADC 參考電壓選用 VDDA1/2-VSS1 時。(VCMS=0b)																				
Bit2~0	ADGN[2:0]	ADC 倍率調整器 <table border="1"> <thead> <tr> <th>ADGN[2:0]</th> <th>Gain</th> <th>ADGN[2:0]</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>x1/4</td> <td>100</td> <td>x4</td> </tr> <tr> <td>001</td> <td>x1/2</td> <td>101</td> <td>x8</td> </tr> <tr> <td>010</td> <td>x1</td> <td>110</td> <td>x16</td> </tr> <tr> <td>011</td> <td>x2</td> <td>111</td> <td>x16</td> </tr> </tbody> </table>	ADGN[2:0]	Gain	ADGN[2:0]	Gain	000	x1/4	100	x4	001	x1/2	101	x8	010	x1	110	x16	011	x2	111	x16
ADGN[2:0]	Gain	ADGN[2:0]	Gain																			
000	x1/4	100	x4																			
001	x1/2	101	x8																			
010	x1	110	x16																			
011	x2	111	x16																			

AD1CN3 控制暫存器：

位元	名稱	描述																																				
Bit7~6	VRH[1:0]	VR±“+”電壓信號選擇器 <00> VDDA1(預設) <01> AI6_1 <10> AI9_1 <11> V12_1																																				
Bit5~4	VRL[1 :0]	VR±“-”電壓信號選擇器 <00> VSSA1(預設) <01> AI5_1 <10> AI6_1 <11> V12_1																																				
Bit3~0	DCSET[3 :0]	SI±偏壓調整器 <table border="1"> <thead> <tr> <th>DCSET<3:0></th> <th>Offset</th> <th>DCSET<3:0></th> <th>Offset</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>0</td> <td>1000</td> <td>0</td> </tr> <tr> <td>0001</td> <td>+1/8*(REFP-REFN)</td> <td>1001</td> <td>-1/8*(REFP-REFN)</td> </tr> <tr> <td>0010</td> <td>+2/8*(REFP-REFN)</td> <td>1010</td> <td>-2/8*(REFP-REFN)</td> </tr> <tr> <td>0011</td> <td>+3/8*(REFP-REFN)</td> <td>1011</td> <td>-3/8*(REFP-REFN)</td> </tr> <tr> <td>0100</td> <td>+4/8*(REFP-REFN)</td> <td>1100</td> <td>-4/8*(REFP-REFN)</td> </tr> <tr> <td>0101</td> <td>+5/8*(REFP-REFN)</td> <td>1101</td> <td>-5/8*(REFP-REFN)</td> </tr> <tr> <td>0110</td> <td>+6/8*(REFP-REFN)</td> <td>1110</td> <td>-6/8*(REFP-REFN)</td> </tr> <tr> <td>0111</td> <td>+7/8*(REFP-REFN)</td> <td>1111</td> <td>-7/8*(REFP-REFN)</td> </tr> </tbody> </table>	DCSET<3:0>	Offset	DCSET<3:0>	Offset	0000	0	1000	0	0001	+1/8*(REFP-REFN)	1001	-1/8*(REFP-REFN)	0010	+2/8*(REFP-REFN)	1010	-2/8*(REFP-REFN)	0011	+3/8*(REFP-REFN)	1011	-3/8*(REFP-REFN)	0100	+4/8*(REFP-REFN)	1100	-4/8*(REFP-REFN)	0101	+5/8*(REFP-REFN)	1101	-5/8*(REFP-REFN)	0110	+6/8*(REFP-REFN)	1110	-6/8*(REFP-REFN)	0111	+7/8*(REFP-REFN)	1111	-7/8*(REFP-REFN)
DCSET<3:0>	Offset	DCSET<3:0>	Offset																																			
0000	0	1000	0																																			
0001	+1/8*(REFP-REFN)	1001	-1/8*(REFP-REFN)																																			
0010	+2/8*(REFP-REFN)	1010	-2/8*(REFP-REFN)																																			
0011	+3/8*(REFP-REFN)	1011	-3/8*(REFP-REFN)																																			
0100	+4/8*(REFP-REFN)	1100	-4/8*(REFP-REFN)																																			
0101	+5/8*(REFP-REFN)	1101	-5/8*(REFP-REFN)																																			
0110	+6/8*(REFP-REFN)	1110	-6/8*(REFP-REFN)																																			
0111	+7/8*(REFP-REFN)	1111	-7/8*(REFP-REFN)																																			

HY16F3913 User's Guide

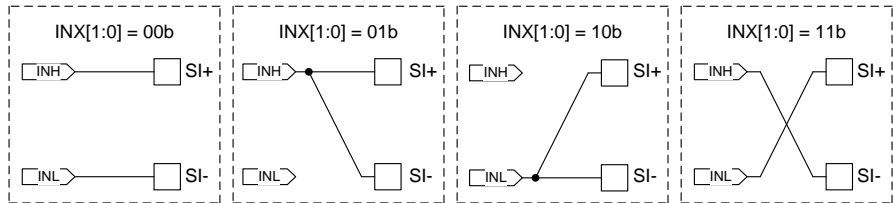
21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

AD1CN4 控制暫存器：

位元	名稱	描述																																				
Bit7~4	INP[3:0]	<p>SI±“+”輸入信號選擇器</p> <table border="1"> <thead> <tr> <th>INP<3:0></th> <th>ADC 輸入通道</th> <th>INP<3:0></th> <th>ADC 輸入通道</th> </tr> </thead> <tbody> <tr><td>0000</td><td>VSSA1</td><td>1000</td><td>AI0_1</td></tr> <tr><td>0001</td><td>OP2O</td><td>1001</td><td>AI2_1</td></tr> <tr><td>0010</td><td>TS0</td><td>1010</td><td>AI4_1</td></tr> <tr><td>0011</td><td>TS1</td><td>1011</td><td>AI6_1</td></tr> <tr><td>0100</td><td>VDD1/10</td><td>1100</td><td>AI8_1</td></tr> <tr><td>0101</td><td>V12_1</td><td>1101</td><td>AI9_1</td></tr> <tr><td>0110</td><td>VDDA1</td><td>1110</td><td>OP3O</td></tr> <tr><td>0111</td><td>OPO</td><td>1111</td><td>OPO2</td></tr> </tbody> </table>	INP<3:0>	ADC 輸入通道	INP<3:0>	ADC 輸入通道	0000	VSSA1	1000	AI0_1	0001	OP2O	1001	AI2_1	0010	TS0	1010	AI4_1	0011	TS1	1011	AI6_1	0100	VDD1/10	1100	AI8_1	0101	V12_1	1101	AI9_1	0110	VDDA1	1110	OP3O	0111	OPO	1111	OPO2
INP<3:0>	ADC 輸入通道	INP<3:0>	ADC 輸入通道																																			
0000	VSSA1	1000	AI0_1																																			
0001	OP2O	1001	AI2_1																																			
0010	TS0	1010	AI4_1																																			
0011	TS1	1011	AI6_1																																			
0100	VDD1/10	1100	AI8_1																																			
0101	V12_1	1101	AI9_1																																			
0110	VDDA1	1110	OP3O																																			
0111	OPO	1111	OPO2																																			
Bit3~0	INN[3:0]	<p>SI±“-”輸入信號選擇器</p> <table border="1"> <thead> <tr> <th>INN<3:0></th> <th>ADC 輸入通道</th> <th>INN<3:0></th> <th>ADC 輸入通道</th> </tr> </thead> <tbody> <tr><td>0000</td><td>VSSA1</td><td>1000</td><td>OPO</td></tr> <tr><td>0001</td><td>OP1O</td><td>1001</td><td>AI1_1</td></tr> <tr><td>0010</td><td>TS0</td><td>1010</td><td>AI3_1</td></tr> <tr><td>0011</td><td>TS1</td><td>1011</td><td>AI5_1</td></tr> <tr><td>0100</td><td>DACO</td><td>1100</td><td>AI6_1</td></tr> <tr><td>0101</td><td>V12_1</td><td>1101</td><td>AI7_1</td></tr> <tr><td>0110</td><td></td><td>1110</td><td>AI10_1</td></tr> <tr><td>0111</td><td></td><td>1111</td><td>R_N</td></tr> </tbody> </table>	INN<3:0>	ADC 輸入通道	INN<3:0>	ADC 輸入通道	0000	VSSA1	1000	OPO	0001	OP1O	1001	AI1_1	0010	TS0	1010	AI3_1	0011	TS1	1011	AI5_1	0100	DACO	1100	AI6_1	0101	V12_1	1101	AI7_1	0110		1110	AI10_1	0111		1111	R_N
INN<3:0>	ADC 輸入通道	INN<3:0>	ADC 輸入通道																																			
0000	VSSA1	1000	OPO																																			
0001	OP1O	1001	AI1_1																																			
0010	TS0	1010	AI3_1																																			
0011	TS1	1011	AI5_1																																			
0100	DACO	1100	AI6_1																																			
0101	V12_1	1101	AI7_1																																			
0110		1110	AI10_1																																			
0111		1111	R_N																																			

AD1CN5 控制暫存器：

位元	名稱	描述
Bit5	ENTPS	<p>內部 TPS 啟用控制</p> <p><0> 關閉(預設)</p> <p><1> 啟用，需設置相對的 ADC 網路</p>
Bit4	TPSCH	<p>TPS 輸出反向控制</p> <p><0> 正常(預設)</p> <p><1> 反向</p>
Bit3~2	INX[1:0]	<p>SI±輸入信號轉置器</p> <p><00> INH→SI+,INL→SI-(預設)</p> <p><01> INH→SI+,INH→SI- & INL 浮接</p> <p><10> INL→SI+,INL→SI- & INH 浮接</p> <p><11> INL→SI+,INH→SI-</p> <p>INX[1:0] 設定狀態圖解說明如下:</p> 

33. AFE DAC

33.1. 12-bit DAC I

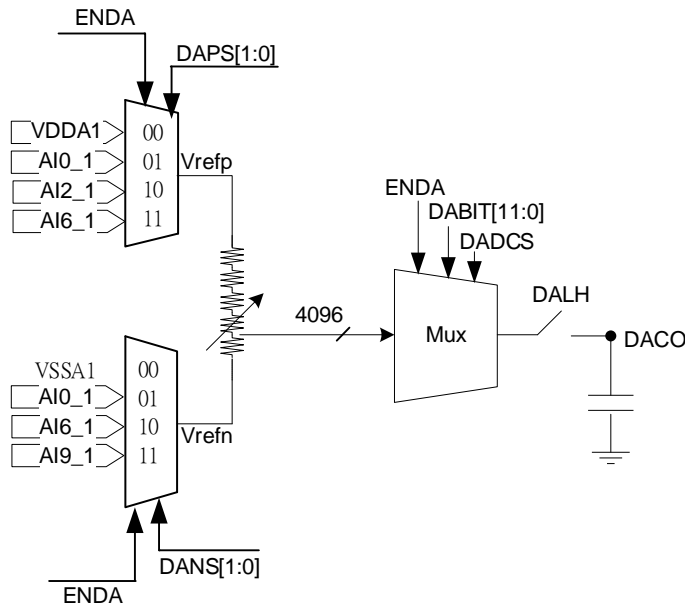


圖 33-1 12-bit DAC I Block

33.2. 12-bit DAC II

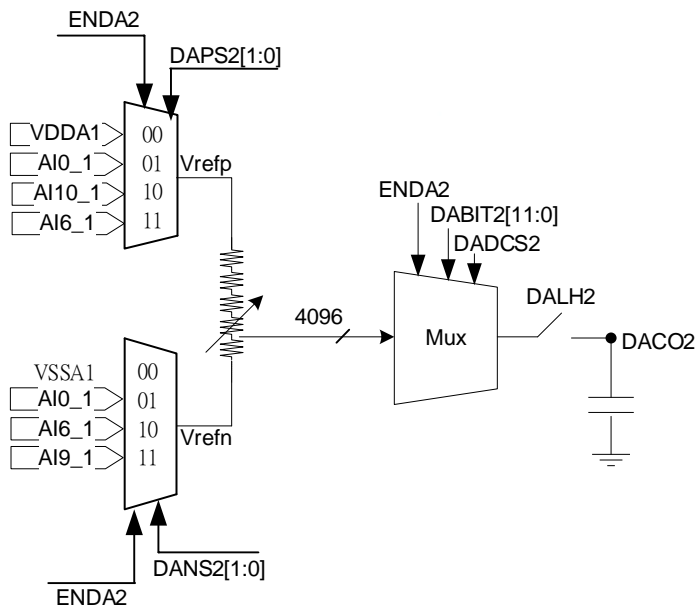


圖 33-2 12-bit DAC II Block

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



33.3. DACCN1 ~ DACCN4 Register

“-”no use, “r”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1
“.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W	
015h	DACCN1	ENAI10	DAPS[1:0]		DANS[1:0]		-	-	-	0000 0000	0000 0000	*****	
016h	DACCN2	ENOP3	ENOP2	ENOP1	DADCS	DALH	-	-	ENDA	0000 0000	0000 0000	*****	
017h	DACCN3	-	-	-	-	DABIT[11:8]			-	0000 0000	0000 0000	*****	
018h	DACCN4	DABIT[7:0]							-	-	0000 0000	0000 0000	*****

表 33-1 DACCN1 ~ DACCN4 控制暫存器

DACCN1 控制暫存器：

位元	名稱	描述
Bit7	ENAI10	AI10_1 PAD 開關選擇 <0> OFF(預設) , AI10_1 開關關閉 , AI10_1 為 HiZ 狀態 , 無輸入功能 <1> AI10_1 ON
Bit6~5	DAPS[1:0]	12-bit resistance ladder I 正向輸入源選擇 <00> VDDA1(預設) <01> AI0_1 <10> CLKOUT <11> AI6_1
Bit4~3	DANS[1:0]	12-bit resistance ladder I 負向輸入源選擇 <00> VSSA1(預設) <01> AI0_1 <10> AI6_1 <11> AI9_1

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

DACCN2 控制暫存器：

位元	名稱	描述
Bit7	ENOP3	Rail to Rail OPAMP3 啟用控制器 <0> 關閉(預設) <1> 開啟
Bit6	ENOP2	Rail to Rail OPAMP2 啟用控制器 <0> 關閉(預設) <1> 開啟
Bit5	ENOP1	Rail to Rail OPAMP1 啟用控制器 <0> 關閉(預設) <1> 開啟
Bit4	DADCS	12-bit Resistance Ladder I 補償控制器 <0> 不補償(預設) <1> 補償
Bit3	DALH	12-bit Resistance Ladder I 控制輸出至 DACO <0> 關閉(預設) <1> 開啟
Bit0	ENDA	12-bit resistance ladder I 功能開啟控制 <0> 關閉(預設) <1> 開啟

DACCN3 控制暫存器：

位元	名稱	描述
Bit3~0	DABIT[11:8]	12-bit resistance ladder I Bit11~ Bit8 輸出電壓的比例值設定

DACCN4 控制暫存器：

位元	名稱	描述
Bit7~0	DABIT[7:0]	12-bit resistance ladder I Bit7~ Bit0 輸出電壓的比例值設定

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

33.4. DAC2CN1 ~ DAC2CN3 Register

“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
019h	DAC2CN1	DAPS2[1:0]		DANS2[1:0]		DALH2	-	-	ENDA2	0000 0000	0000 0000	*****
01Ah	DAC2CN2	-	-	-	DADCS2	DABIT2[11:8]				0000 0000	0000 0000	*****
01Bh	DAC2CN3	DABIT2[7:0]								0000 0000	0000 0000	*****

表 33-2 DAC2CN1 ~ DAC2CN3 控制暫存器

DAC2CN1 控制暫存器：

位元	名稱	描述
Bit7~6	DAPS2[1:0]	12-bit Resistance Ladder II 正向輸入源選擇 <00> VDDA1(預設) <01> AI0_1 <10> AI10_1 <11> AI6_1
Bit5~4	DANS2[1:0]	12-bit resistance ladder II 負向輸入源選擇 <00> VSSA1(預設) <01> AI0_1 <10> AI6_1 <11> AI9_1
Bit3	DALH2	12-bit resistance ladder II 控制輸出至 DACO2 <0> 關閉(預設) <1> 開啟
Bit0	ENDA2	12-bit resistance ladder II 功能開啟控制 <0> 關閉(預設) <1> 開啟

DAC2CN2 控制暫存器：

位元	名稱	描述
Bit4	DADCS2	12-bit resistance ladder II 補償控制器 <0> 不補償(預設) <1> 補償
Bit3~0	DABIT2[11:8]	12-bit resistance ladder II Bit11~ Bit8 輸出電壓的比例值設定

DAC2CN3 控制暫存器：

位元	名稱	描述
Bit7~0	DABIT2[7:0]	12-bit resistance ladder II Bit7~ Bit0 輸出電壓的比例值設定

34. AFE OP

34.1. Rail to Rail OPAMP1

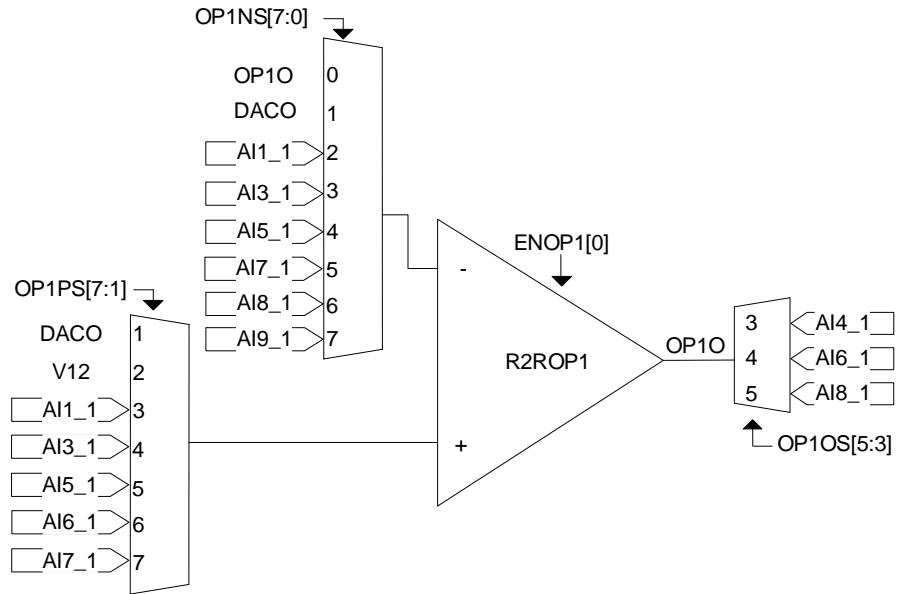


圖 34-1 Rail to Rail OPAMP1 Block

34.2. Rail to Rail OPAMP2

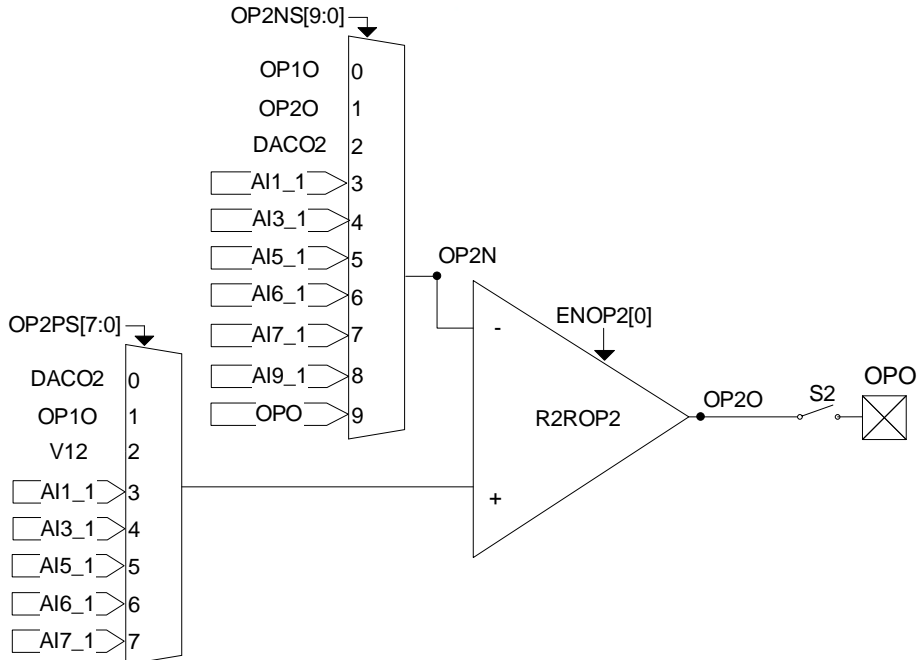


圖 34-2 Rail to Rail OPAMP2 Block

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

34.3. Rail to Rail OPAMP3

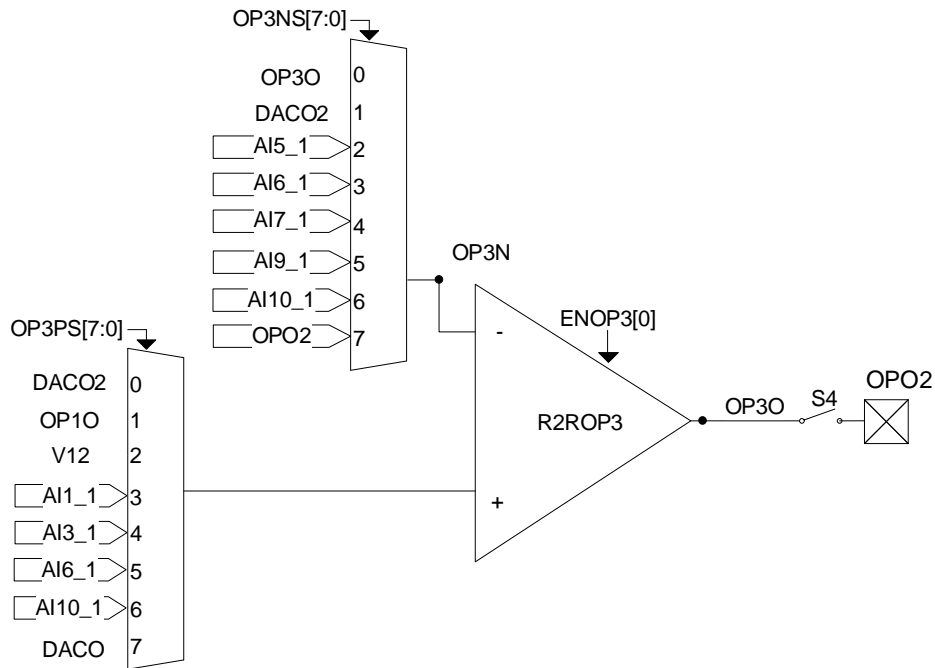


圖 34-3 Rail to Rail OPAMP3 Block

34.4. OP1NET1 ~ OP1NET3 Register

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
01Ch	OP1NET1	-	-	OP1OS[5:3]			-	-	-	0000 0000	0000 0000	*****
01Dh	OP1NET2	OP1PS[7:1]							-	0000 0000	0000 0000	*****
01Eh	OP1NET3	OP1NS[7:0]							-	0000 0000	0000 0000	*****

表 34-1 OP1NET1 ~ OP1NET3 控制暫存器

OP1NET1[5:3] Rail to Rail OPAMP1 輸出端開關控制暫存器：

位元	名稱	描述
Bit5	OP1OS[5]	<0> Off(預設) <1> AI8_1
Bit4	OP1OS[4]	<0> Off(預設) <1> AI6_1
Bit3	OP1OS[3]	<0> Off(預設) <1> AI4_1

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

OP1NET2[7:1] Rail to Rail OPAMP1 正輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP1PS[7]	<0> Off(預設) <1> AI7_1
Bit6	OP1PS[6]	<0> Off(預設) <1> AI6_1
Bit5	OP1PS[5]	<0> Off(預設) <1> AI5_1
Bit4	OP1PS[4]	<0> Off(預設) <1> AI3_1
Bit3	OP1PS[3]	<0> Off(預設) <1> AI1_1
Bit2	OP1PS[2]	<0> Off(預設) <1> V12
Bit1	OP1PS[1]	<0> Off(預設) <1> DACO

OP1NET3[7:0] Rail to Rail OPAMP1 負輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP1NS[7]	<0> Off(預設) <1> AI9_1
Bit6	OP1NS[6]	<0> Off(預設) <1> AI8_1
Bit5	OP1NS[5]	<0> Off(預設) <1> AI7_1
Bit4	OP1NS[4]	<0> Off(預設) <1> AI5_1
Bit3	OP1NS[3]	<0> Off(預設) <1> AI3_1
Bit2	OP1NS[2]	<0> Off(預設) <1> AI1_1
Bit1	OP1NS[1]	<0> Off(預設) <1> DACO
Bit0	OP1NS[0]	<0> Off(預設) <1> OP1O

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



34.5. OP2NET1 ~ OP2NET3 Register

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1
 “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
01Fh	OP2NET1	-	-	-	-	-	-	-	OP2NS[9:8]	0000 0000	0000 0000	*****
020h	OP2NET2	OP2NS[7:0]								0000 0000	0000 0000	*****
021h	OP2NET3	OP2PS[7:0]								0000 0000	0000 0000	*****

表 34-2 OP2NET1 ~ OP2NET3 控制暫存器

OP2NET1[1:0] Rail to Rail OPAMP2 控制暫存器：

位元	名稱	描述
Bit1	OP2NS[9]	<0> Off(預設) <1> OPO
Bit0	OP2NS[8]	<0> Off(預設) <1> AI9_1

OP2NET2[7:0] Rail to Rail OPAMP2 負輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP2NS[7]	<0> Off(預設) <1> AI7_1
Bit6	OP2NS[6]	<0> Off(預設) <1> AI6_1
Bit5	OP2NS[5]	<0> Off(預設) <1> AI5_1
Bit4	OP2NS[4]	<0> Off(預設) <1> AI3_1
Bit3	OP2NS[3]	<0> Off(預設) <1> AI1_1
Bit2	OP2NS[2]	<0> Off(預設) <1> DACO2
Bit1	OP2NS[1]	<0> Off(預設) <1> OP2O
Bit0	OP2NS[0]	<0> Off(預設) <1> OP1O

OP2NET3[7:0] Rail to Rail OPAMP2 正輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP2PS[7]	<0> Off(預設) <1> AI7_1
Bit6	OP2PS[6]	<0> Off(預設) <1> AI6_1
Bit5	OP2PS[5]	<0> Off(預設) <1> AI5_1
Bit4	OP2PS[4]	<0> Off(預設) <1> AI3_1
Bit3	OP2PS[3]	<0> Off(預設) <1> AI1_1

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



Bit2	OP2PS[2]	<0> Off(預設) <1> V12
Bit1	OP2PS[1]	<0> Off(預設) <1> OP10
Bit0	OP2PS[0]	<0> Off(預設) <1> DACO2

34.6. OP3NET1 ~ OP3NET3 Register

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1
“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
022h	OP3NET1	S4	-	S2	-	-	-	-	-	0000 0000	0000 0000	*****
023h	OP3NET2	OP3NS[7:0]								0000 0000	0000 0000	*****
024h	OP3NET3	OP3PS[7:0]								0000 0000	0000 0000	*****

表 34-3 OP3NET1 ~ OP3NET3 控制暫存器

OP3NET1 Rail to Rail OPAMP3 控制暫存器：

位元	名稱	描述
Bit7	S4	OP30 與 OPO2 PAD 之間的連接開關控制 <0> 開路(預設) <1> OPAMP3 輸出端 OP30 短路到 OPO2 PAD
Bit5	S2	OP20 與 OPO PAD 之間的連接開關控制 <0> 開路(預設) <1> OPAMP2 輸出端 OP20 短路到 OPO PAD

OP3NET2[7:0] Rail to Rail OPAMP3 負輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP3NS[7]	<0> Off(預設) <1> OPO2
Bit6	OP3NS[6]	<0> Off(預設) <1> AI10_1
Bit5	OP3NS[5]	<0> Off(預設) <1> AI9_1
Bit4	OP3NS[4]	<0> Off(預設) <1> AI7_1
Bit3	OP3NS[3]	<0> Off(預設) <1> AI6_1
Bit2	OP3NS[2]	<0> Off(預設) <1> AI5_1
Bit1	OP3NS[1]	<0> Off(預設) <1> DACO2
Bit0	OP3NS[0]	<0> Off(預設) <1> OP30

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

OP3NET3[7:0] Rail to Rail OPAMP3 正輸入端開關控制暫存器：

位元	名稱	描述
Bit7	OP3PS[7]	<0> Off(預設) <1> DAC0
Bit6	OP3PS[6]	<0> Off(預設) <1> AI10_1
Bit5	OP3PS[5]	<0> Off(預設) <1> AI6_1
Bit4	OP3PS[4]	<0> Off(預設) <1> AI3_1
Bit3	OP3PS[3]	<0> Off(預設) <1> AI1_1
Bit2	OP3PS[2]	<0> Off(預設) <1> V12
Bit1	OP3PS[1]	<0> Off(預設) <1> OP10
Bit0	OP3PS[0]	<0> Off(預設) <1> DAC02

35. AFE GPIO

35.1. GPIO PORT CLKOUT/IRQ/AI9_1

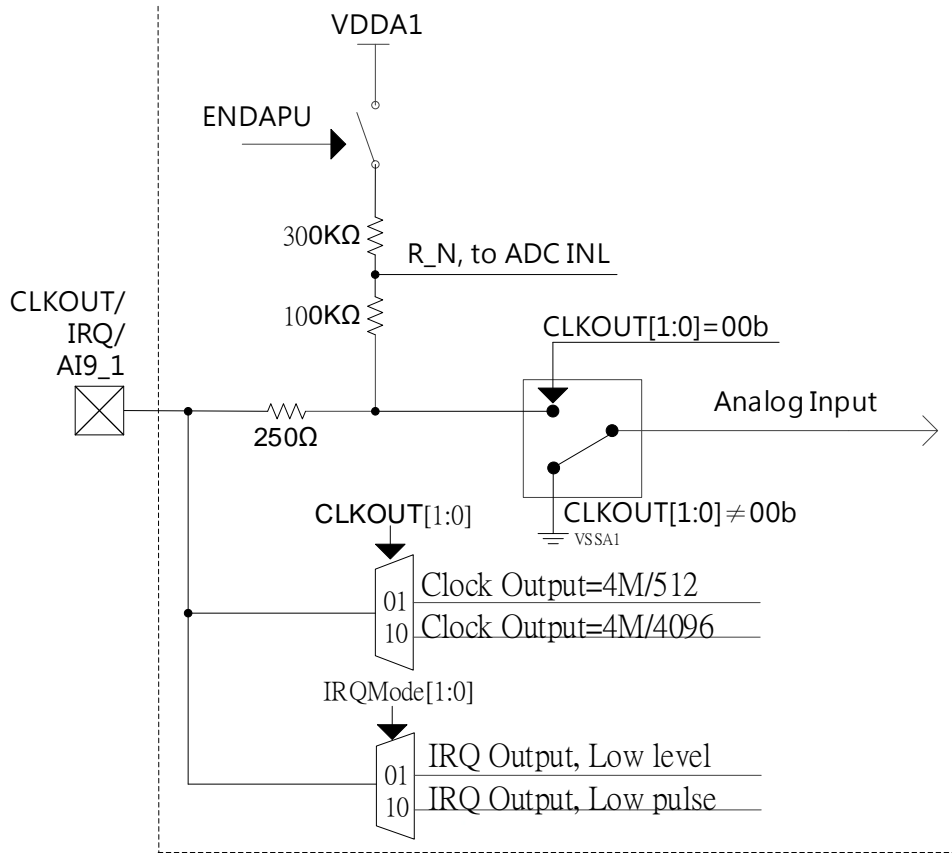


图 35-1 GPIO PORT CLKOUT/IRQ/AI9_1

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



36. AFE OSC

36.1. OSCCN1 Register

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
002h	OSCCN1	DADC[1:0]		CLKOUT[1:0]		IRQMode[1:0]		IRQSEL	ENDAPU	0011 0000	00xx 0000	*****

表 36-1 OSCCN1 控制暫存器

OSCCN1 控制暫存器：

位元	名稱	描述								
Bit7~6	DADC[1:0]	ADC Clock 的頻率分配選擇器 <00> Pre-Scale: HAO ÷ 4(預設) <01> Pre-Scale: HAO ÷ 8 <10> Pre-Scale: HAO ÷ 2 <11> Reserved								
Bit5~4	CLKOUT[1:0]	CLKOUT 功能輸出選擇器。(輸出引腳為 CLKOUT) <00> 關閉輸出，為高阻抗輸入狀態。 <01> 晶片內部高速 HAO 頻率輸出，Pre-Scale: HAO ÷ 512 <10> 晶片內部高速 HAO 頻率輸出，Pre-Scale: HAO ÷ 4096 <11> 輸入 VSSA1 電位(預設)								
Bit3~2	IRQMode[1:0]	<table border="1"> <thead> <tr> <th>IRQMode[1:0]</th> <th>IRQ 輸出功能</th> </tr> </thead> <tbody> <tr> <td><00></td> <td>關閉 IRQ 輸出功能(預設)</td> </tr> <tr> <td><01></td> <td> IRQ Mode 啟動，IRQ 腳位輸出低準位： ADC 發生中斷時，使 IRQ 腳位輸出 Low Level。 1. 當 IRQSEL<0>=CLKOUT 時， 直到發生 Host 讀取暫存器(包含 ADCH~ADQL， 03H~0BH)行為時才會解除 IRQ 狀態，恢復到 High Level。 該設定優先權高於 CLKOUT[1:0]設定，當設定 IRQ Mode[1:0]=01b or 10b 時，CLKOUT[1:0]的設定將會無 效。 2. 當 IRQSEL<1>= SDA1 時， 當 ADC 轉換完成需要觸發 IRQ 中斷時，此時若正在 I²C 通訊中，則 SDA1 輸出 Low Level 會在 I²C Stop 之後才 發生。之後需要透過 SCL1 送出 Low Pulse 才可以解開 SDA1，之後才可以重新進行 I²C 通訊。 </td> </tr> <tr> <td><10></td> <td> IRQ Mode 啟動，IRQ 腳位輸出 Low Pulse： ADC 發生中斷時，使 IRQ 腳位輸出 Low Pulse 維持 16 個 ADC Clock 時間(ADC Clock=1MHz, Low Pulse Time=1M/16=16 us)。 1. 當 IRQSEL<0>=CLKOUT 時， </td> </tr> </tbody> </table>	IRQMode[1:0]	IRQ 輸出功能	<00>	關閉 IRQ 輸出功能(預設)	<01>	IRQ Mode 啟動，IRQ 腳位輸出低準位： ADC 發生中斷時，使 IRQ 腳位輸出 Low Level。 1. 當 IRQSEL<0>=CLKOUT 時， 直到發生 Host 讀取暫存器(包含 ADCH~ADQL， 03H~0BH)行為時才會解除 IRQ 狀態，恢復到 High Level。 該設定優先權高於 CLKOUT[1:0]設定，當設定 IRQ Mode[1:0]=01b or 10b 時，CLKOUT[1:0]的設定將會無 效。 2. 當 IRQSEL<1>= SDA1 時， 當 ADC 轉換完成需要觸發 IRQ 中斷時，此時若正在 I ² C 通訊中，則 SDA1 輸出 Low Level 會在 I ² C Stop 之後才 發生。之後需要透過 SCL1 送出 Low Pulse 才可以解開 SDA1，之後才可以重新進行 I ² C 通訊。	<10>	IRQ Mode 啟動，IRQ 腳位輸出 Low Pulse： ADC 發生中斷時，使 IRQ 腳位輸出 Low Pulse 維持 16 個 ADC Clock 時間(ADC Clock=1MHz, Low Pulse Time=1M/16=16 us)。 1. 當 IRQSEL<0>=CLKOUT 時，
		IRQMode[1:0]	IRQ 輸出功能							
		<00>	關閉 IRQ 輸出功能(預設)							
<01>	IRQ Mode 啟動，IRQ 腳位輸出低準位： ADC 發生中斷時，使 IRQ 腳位輸出 Low Level。 1. 當 IRQSEL<0>=CLKOUT 時， 直到發生 Host 讀取暫存器(包含 ADCH~ADQL， 03H~0BH)行為時才會解除 IRQ 狀態，恢復到 High Level。 該設定優先權高於 CLKOUT[1:0]設定，當設定 IRQ Mode[1:0]=01b or 10b 時，CLKOUT[1:0]的設定將會無 效。 2. 當 IRQSEL<1>= SDA1 時， 當 ADC 轉換完成需要觸發 IRQ 中斷時，此時若正在 I ² C 通訊中，則 SDA1 輸出 Low Level 會在 I ² C Stop 之後才 發生。之後需要透過 SCL1 送出 Low Pulse 才可以解開 SDA1，之後才可以重新進行 I ² C 通訊。									
<10>	IRQ Mode 啟動，IRQ 腳位輸出 Low Pulse： ADC 發生中斷時，使 IRQ 腳位輸出 Low Pulse 維持 16 個 ADC Clock 時間(ADC Clock=1MHz, Low Pulse Time=1M/16=16 us)。 1. 當 IRQSEL<0>=CLKOUT 時，									
<10>	IRQ Mode 啟動，IRQ 腳位輸出 Low Pulse： ADC 發生中斷時，使 IRQ 腳位輸出 Low Pulse 維持 16 個 ADC Clock 時間(ADC Clock=1MHz, Low Pulse Time=1M/16=16 us)。 1. 當 IRQSEL<0>=CLKOUT 時，									

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



位元	名稱	描述	
			<p>ADC 發生中斷時，IRQ 腳位正常輸出 Low Pulse。 該設定優先權高於 CLKOUT[1:0]設定，當設定 IRQ Mode[1:0]=01b or 10b 時，CLKOUT[1:0]的設定將會無效。</p> <p>2. 當 IRQSEL<1>=SDA1 時， 當 ADC 轉換完成需要觸發 IRQ 中斷時，此時若正在 I²C 通訊中，則 SDA1 的輸出 Low Pulse 會在 I²C Stop 之後才發生。Host 需要在等待 IRQ Low Pulse 前須自行正確設定 Host 端 GPIO 帶有中斷觸發(High to Low trigger) 功能，才可以避免資料漏接問題。</p>
		<11>	Reserved
Bit1	IRQSEL	IRQ 功能輸出引腳選擇器 <0> CLKOUT(預設) <1> SDA1 IRQ Mode 啟動與設定,由 IRQMode[1:0]決定	
Bit0	ENDAPU	AI9_1 引腳上拉電阻啟動選擇器 <0> 關閉上拉電阻(預設) <1> 啟動 400K ohm 上拉電阻連接到 VDDA1 引腳	

HY16F3913 User's Guide

21-bit ENOB ΣADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver



37. AFE HAO

37.1. HAOTRIM Register

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
02Bh	HAOTRIM									0100 0000	uuuu uuuu	*****

表 37-1 HAOTRIM 控制暫存器

HAOTRIM[6:0] HAO 頻率調整控制暫存器：

位元	名稱	描述
Bit6~0	HAOTR[6:0]	HAO 頻率中心調整控制器 <0000000>可調整上限 . <1000000>中心點 0.0% . <1111111>可調整下限 Trim LSB ~ 0.5%

37.2. HAOCTL Register

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IIC RST	R/W
03Eh	HAOCTL	ENHAO	HAOM1	HAOM0	-	-	-	-	TRIMON	1000 0u00	1000 0x00	*****

表 37-2 HAOCTL 控制暫存器

HAOCTL 頻率控制器控制暫存器：

位元	名稱	描述
Bit7	ENHAO	HAO 啟動控制位元 <1> 啟動內部高速 HAO 震盪器(預設) <0> 關閉內部高速 HAO 震盪器
Bit6~5	HAOM[1:0]	HAO 頻率控制位元 <00> 2MHz HAO(預設) <01> 4MHz HAO <10> 8MHz HAO <11> Reserved
Bit0	TRIMON	HAO 校正值寫入保護控制位元 <0>解除保護狀態，可以更新 HAOTRIM :HAOTR[6:0]數值。 <1>保護狀態。該狀態下 HAOTRIM: HAOTR[6:0]數值無法修改。

38. AFE I²C 通訊協議

- 支援 ADC IRQ 向量(CLKOUT PIN)
- f_{SCL}=400KHz
- 從機地址定義為 0xA0h

晶片地址固定在 0xA0 即是 device address[6:0] = 1010000b。

通訊方式採用彈性的 I²C 的架構，使用時可規劃成 ADC 轉換完畢後具有 IRQ 通知或無 IRQ 通知以達到不同的應用方式。當通訊協議設置在無 IRQ 模式，對於 ADC 轉換完成的讀取時間必須由使用者自行計算，使用者可以讀取暫存器 ADCL[ADST]的狀態來判斷 ADC 輸出資料是否已經讀取過；

當通訊協議設置在具 IRQ 模式，則 ADC 轉換完成會有 IRQ 的信號輸出，IRQ 會透過 CLKOUT 或是 SDA1 腳位來輸出變化，設置在此模式時腳位輸出會處於高電位，待 ADC 轉換完成後會在腳位輸出產生低電位或是低脈衝信號以達到通知用戶的目的。在 IRQ 設定為 SDA1 複用輸出時，當 ADC 轉換完成需要觸發 IRQ 中斷時，此時若正在 I²C 通訊中，則 SDA1 的輸出狀態會在 I²C Stop 之後才發生。

I²C 支援 General Call Reset 功能，當晶片接收到 Reset 命令時，將會重置控制暫存器，除 HAOTRIM 暫存器與 SRAM 內資料不改變之外，其餘位址資料將回復到 BOR 之後的狀態。相關狀態可參考暫存器章節中的 I²C RST 欄位內容。

保留 07Fh 命令用來切換不同 Bank 區塊使用，當存取波形資料暫存器時需要切換正確 Bank 設定。設定資料為 0 時，存取 Bank 0 區塊資料；設定資料為 1 時，存取 Bank 1 區塊資料。當要存取第 1 點到第 64 點波形資料，使用 Bank 0 空間 080h~0FFh；當要存取第 65 點到第 128 點波形資料，使用 Bank 1 空間 180h~1FFh；

38.1. I²C 通訊時序圖

HY312x 的 I²C 從機端通訊格式說明如下圖所示，其細分為：

- a. 有效資料定義 (Data Validity)
- b. 開始與停止定義 (Start and Stop Definition)
- c. MACK 回應信號定義 (MACK Definition)
- d. IRQ 中斷信號定義 (IRQ Definition)
- e. 波形描述定義 (Wave Definition)
- f. 暫存器的寫入 (Write Register)
- g. 暫存器的讀取 (Read Register)
- h. 重新讀取暫存器 (Reread Register)
- i. 暫存器的寫入與確認 (Write Register then Read Register)
- j. 復位晶片 (General Call Reset)

有效資料定義 (Data Validity Definition)

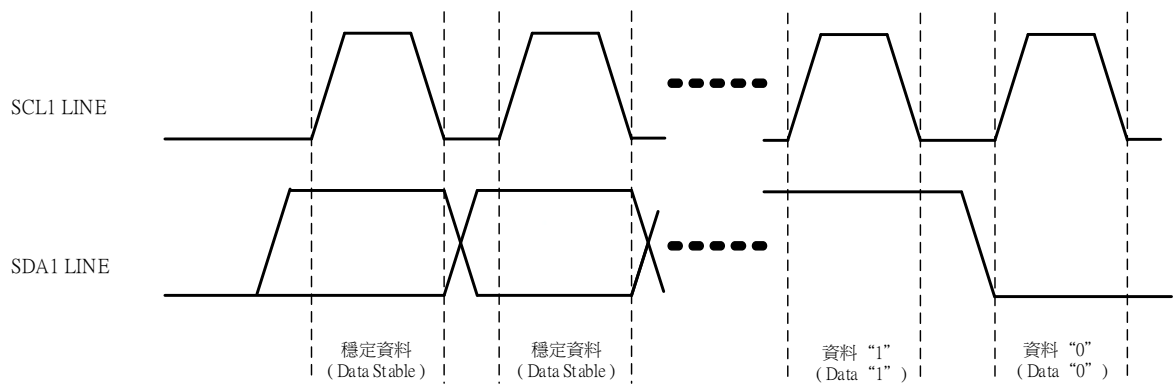


圖 38-1 有效資料波形

開始與停止定義 (Start and Stop Definition)

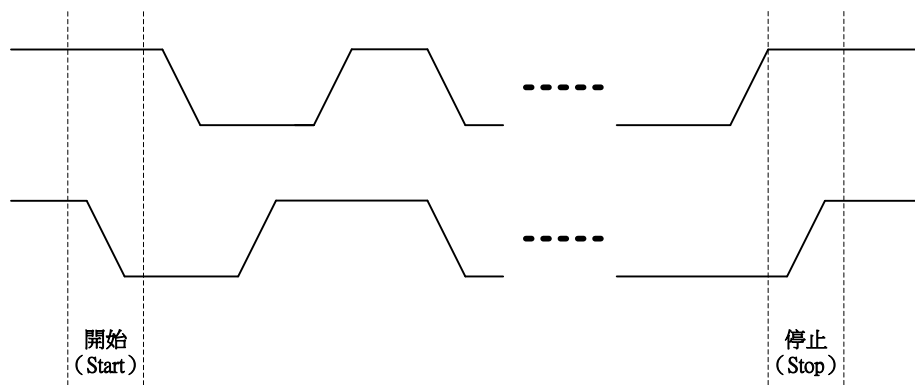
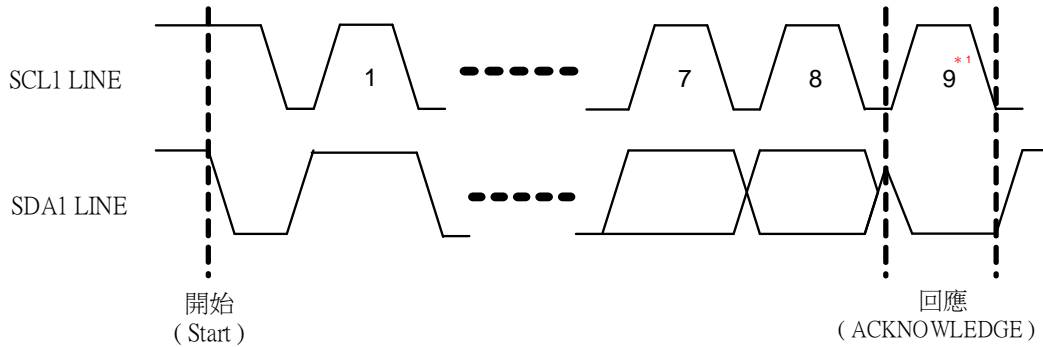


圖 38-2 開始與停止波形

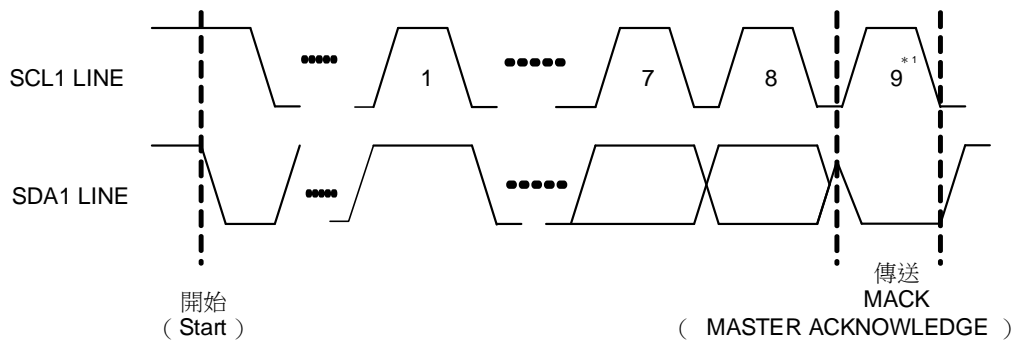
ACK 回應信號定義 (ACK Definition)



*1. 主控端 (Master) 向從機端 (Slave) 發送 SCL1 信號至第 8 個時鐘時，主控端的 SDA1 引腳必須由輸出狀態轉為輸入狀態，以接收從機端產生的回應 (ACK) 信號。

圖 38-3 回應信號波形 (ACK)

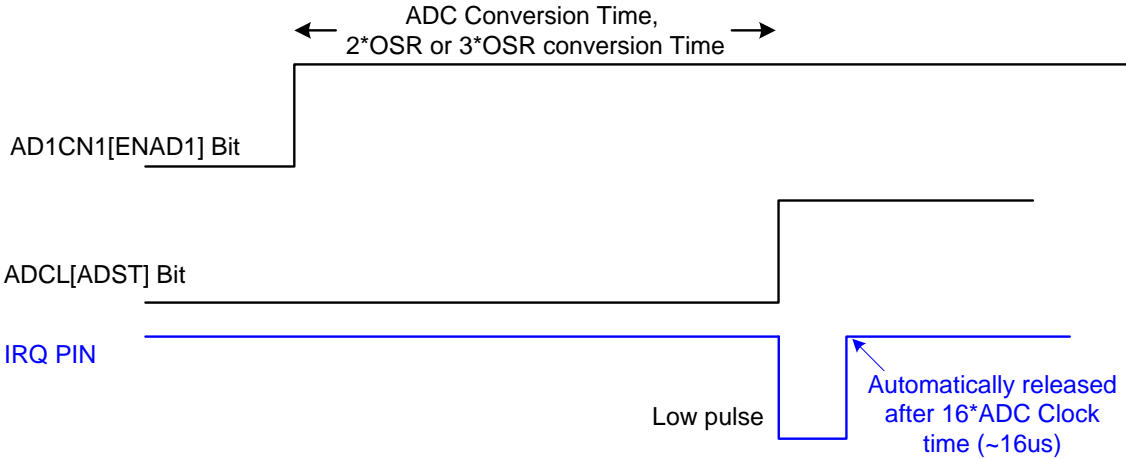
MACK 傳送信號定義 (MACK Definition)



*1 MACK 發生在連續讀取 Multi bytes 資料輸出時，當第二筆資料要輸出資料前，須在第 9 個 CLOCK 上升緣之前，由主控端 (Master) 控制 SDA1 為輸出引腳，設定輸出為 Low (ACK)，通知從機端 (Slave) 得以繼續輸出第二筆之後的資料。

圖 38-4 連續讀取傳送信號波形 (MACK)

IRQ Low Pulse Mode:



IRQ Low Level Mode:

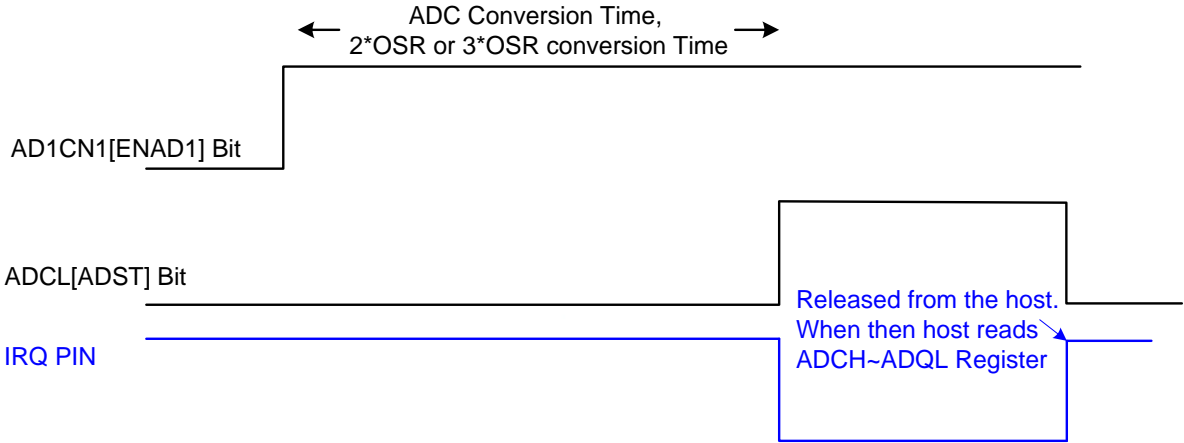


圖 38-5 中斷信號波形(IRQ)

波形描述定義 (Wave Definition)

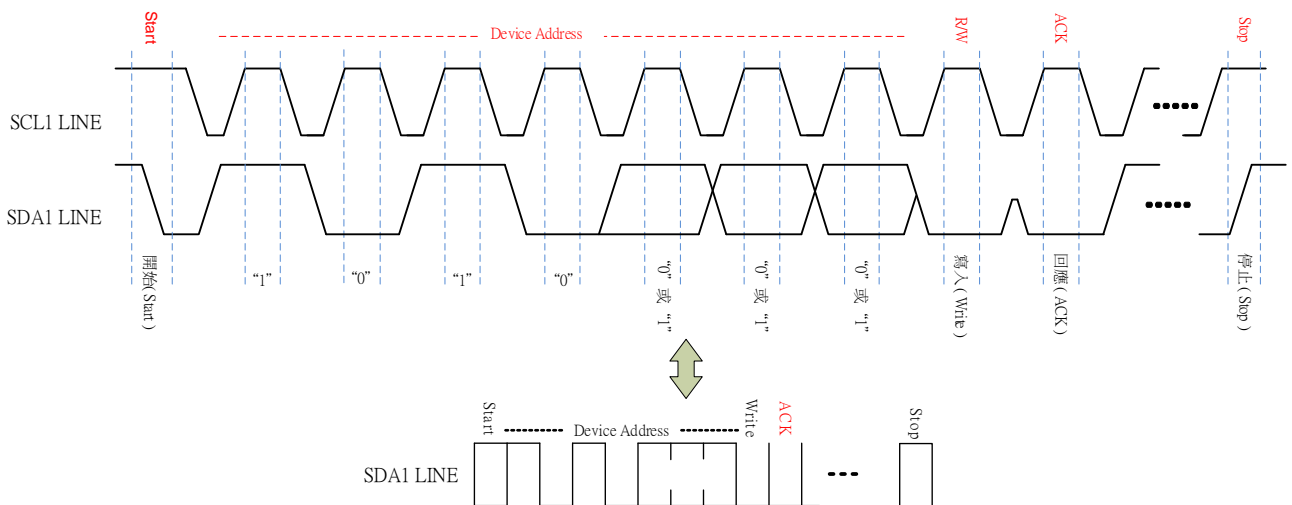


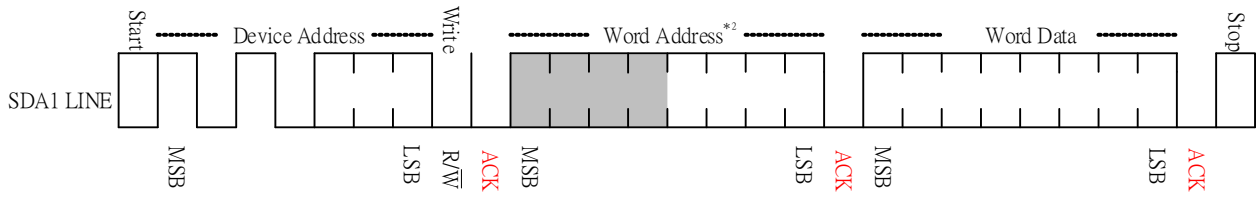
圖 38-6 波形描述定義

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

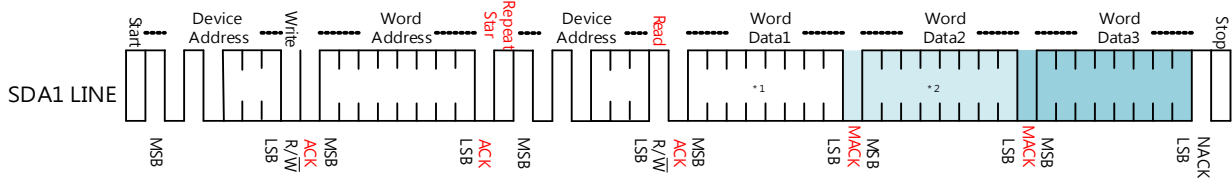
暫存器的寫入 (Write Register)



*2 Word Address: 保留0x7F為切換Bank特殊命令使用；以及使用者避免操作無效Address，將得不到ACK回應，必須先Stop再重新Start才可以繼續通訊。

圖 38-7 暫存器的寫入

暫存器的讀取 (Read Register)

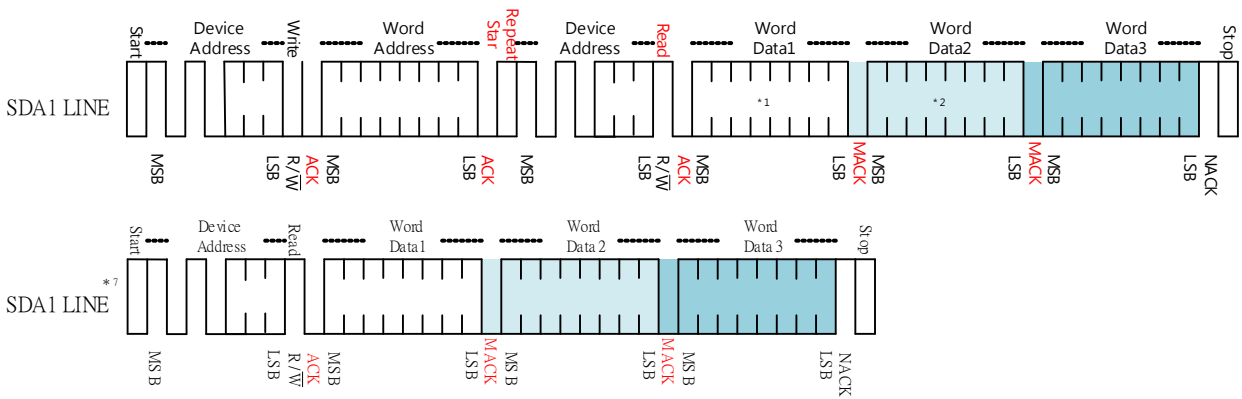


*1 當讀取單一Address資料，傳回的資料只有Word Data1；

*2 若要讀取連續Address資料，如ADCH~ADCL，傳回的資料有Word Data1 + Word Data2 + Word Data3。當需要傳回Data2/Data3資料，則MACK須由主控端設定為Low

圖 38-8 暫存器的讀取

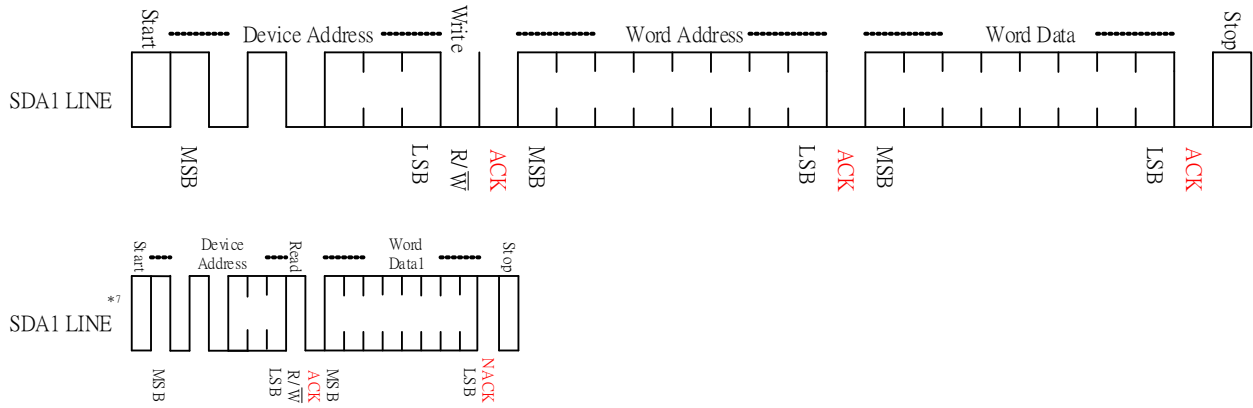
重新讀取暫存器 (Reread Register)



*7 當讀取過指定的 Word Address，再次讀取時無須重新指定 Word Address 即可進行讀取。

圖 38-9 重新讀取暫存器

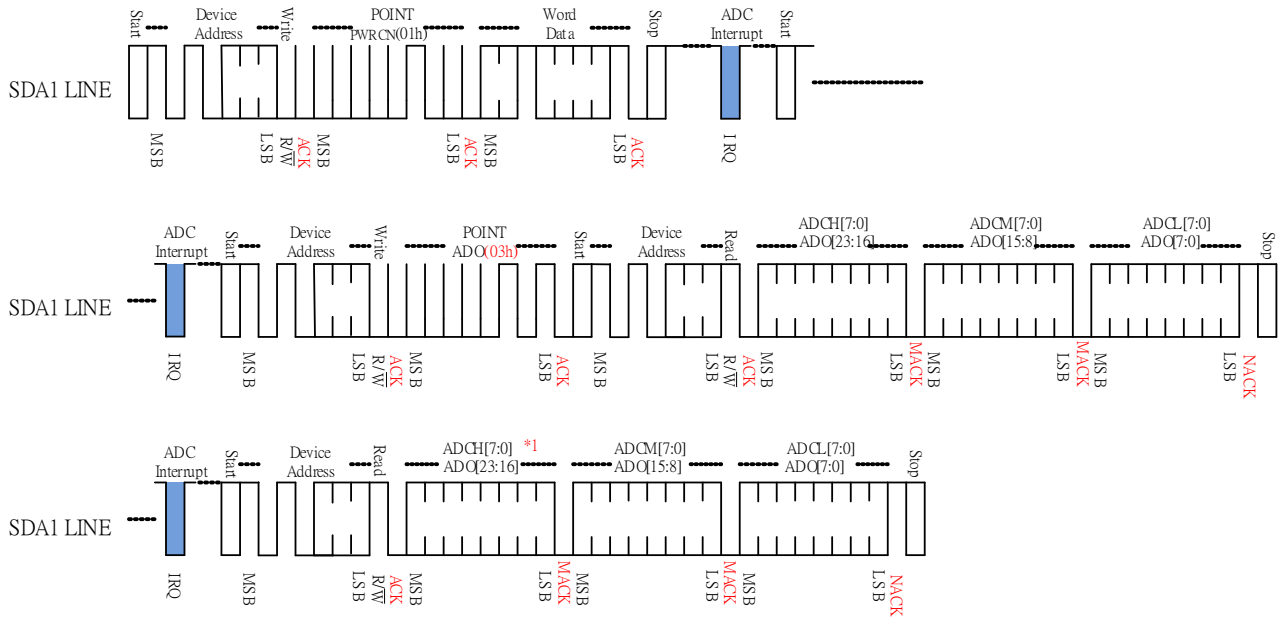
暫存器的寫入與確認 (Write Register then Read Register)



*7 當寫入過指定 Word Address 的 Word Data，接著進行讀取時無須再次指定 Word Address 即可進行讀取。

圖 38-10 暫存器的寫入後重複確認

中斷 IRQ 的 ADC 暫存器讀取 (IRQ Read Register)



*1, 當POINT address為03H=ADCH[7:0], 或是06H=ADIH[7:0]時, 可以支援資料連續讀取功能, 而且當重新讀取時不用重新下POINT Address

圖 38-11 中斷 IRQ 的 ADC 暫存器讀取

復位晶片 (Call Chip Reset)

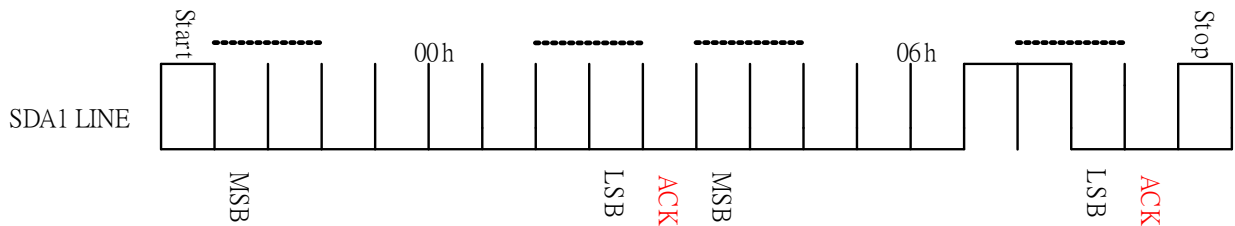


圖 38-12 復位晶片

39. AFE BIA Module

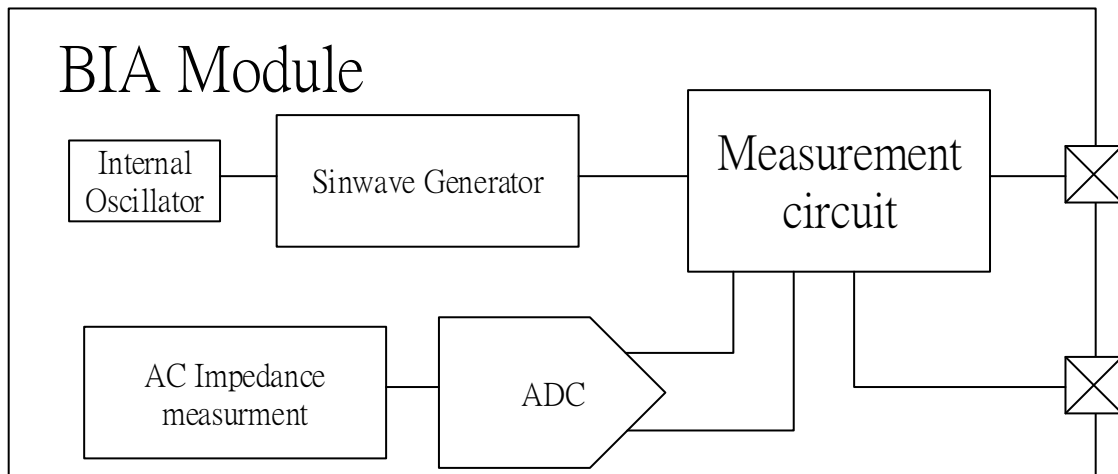


圖 39-1 BIA Block

※BIA Module 詳細資料請洽紘康科技聯繫窗口

HY16F3913 User's Guide

21-bit ENOB ΣΔADC, 32-bit MCU & 128k Byte Flash

4 X 44~8 X 40 LCD Driver

40. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

文件版次	頁次	日期	摘要
V01	ALL	2022/11/09	初版發行