



HY15S50

User's Guide

Mixed Signal Microcontroller

Table of Contents

1.	閱讀導覽	6
1.1.	關於這份操作手冊	6
1.2.	名詞定義, Terms and Definition	7
2.	中央處理器, CPU	9
2.1.	處理器核心, CPU Core	9
2.2.	記憶體, Memory	10
3.	震盪器、時脈源與功耗管理	20
3.1.	震盪器	20
3.2.	CPU及週邊電路時脈源	21
3.3.	暫存器說明-工作時脈源控制器	24
4.	復位, RESET	28
4.1.	復位事件說明	28
4.2.	狀態暫存器	29
4.3.	暫存器說明-復位狀態	31
5.	中斷, INTERRUPT	32
5.1.	暫存器說明-中斷	33
6.	硬體乘法器	36
7.	輸入/輸出埠, I/O	37
7.1.	PORT相關暫存器介紹	38
7.2.	輸入/輸出埠 1, I/O Port1	39
7.3.	輸入/輸出埠 2, I/O Port2	40
7.4.	輸入/輸出埠 6, I/O Port6	40

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



7.5.	輸入/輸出埠 7 ,I/O Port7	41
7.6.	暫存器說明-PORT	42
8.	低電壓檢測, LOW VOLTAGE DETECT.....	45
8.1.	低電壓偵測使用說明.....	45
8.2.	暫存器說明-LVD	47
9.	看門狗,WATCH DOG.....	48
9.1.	WDT 使用說明.....	48
9.2.	WDT控制暫存器列表與說明：	50
10.	計數器A,TIMER-A	51
10.1.	暫存器說明-TMA	52
11.	16-BIT計數器B,TMB (16-BIT TIMERB)	53
11.1.	TMB四種計數模式.....	55
11.2.	PWM脈衝寬度調變.....	61
11.3.	TMB1 控制暫存器列表與說明：	79
12.	電源系統,POWER SYSTEM.....	82
12.1.	VDDA 使用說明	82
12.2.	暫存器說明-PWR.....	83
13.	類比數位轉換器SD18,$\Sigma\Delta$ADC.....	84
13.1.	SD18 使用說明	85
13.2.	類比通道輸入特性	88
13.3.	絕對溫度感測器,TPS	89
13.4.	暫存器說明-SD18.....	91
14.	LCD/LED驅動器	94

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



14.1.	LCD使用說明.....	95
14.2.	LCD輸出波形.....	96
14.3.	LED輸出波形.....	97
14.4.	暫存器說明-LCD/LED.....	98
15.	同步串列通訊介面,SERIAL PERIPHERAL INTERFACE.....	102
15.1.	SPI使用說明.....	103
15.2.	SPI主動模式.....	104
15.3.	SPI被動模式.....	106
15.4.	SPI主被動模組傳輸方式.....	109
15.5.	暫存器說明- SPI.....	112
16.	同步串列通訊介面, INTER-INTEGRATED CIRCUIT SERIAL INTERFACE.....	114
16.1.	數據傳輸速率計算.....	116
16.2.	計時功能(Time-Out).....	116
16.3.	I ² C串列介面通訊流程圖.....	116
16.4.	I ² C暫存器說明.....	122
17.	非同步串列通訊介面,ENHANCED UNIVERSAL ASYNCHRONOUS RECEIVER TRANSMITTER	126
17.1.	EUART使用說明.....	127
17.2.	串列傳輸速率發生器 (BRG).....	128
17.3.	硬體同位元檢查.....	130
17.4.	EUART非同步模式.....	130
17.5.	暫存器說明- UART.....	137
18.	內建EPROM, BUILD-IN EPROM.....	140
18.1.	暫存器說明- BIE.....	141

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



19. 修訂記錄	142
----------------	-----

1. 閱讀導覽

1.1. 關於這份操作手冊

本文件所述的應用訊息及其他類似內容敘述僅為提供使用者便利，紘康對於內容的使用與因而引起的後果並不負擔相關責任。規格內容隨時可被更新訊息所替代，使用者有責任必需承擔並確保應用符合規範。

未經紘康授權，不得將紘康產品使用于生命維持系統中作為關鍵器件。紘康有不需事先通知即可修改產品的權力，產品最新訊息，請參考我們的網站：

<http://www.hycontek.com>

注意:

- ◆ 本說明書中的內容，隨著產品的改進，有可能不經過預告而更改。請客戶及時到本公司網站下載更新。
- ◆ 本規格書中的圖形、應用電路等，因第三方工業所有權引發的問題，本公司不承擔其責任。
- ◆ 本產品在單獨應用的情況下，本公司保證它的性能、典型應用和功能符合說明書中的條件。當使用在客戶的產品或設備中，以上條件我們不作保證，建議客戶做充分的評估和測試。
- ◆ 請注意輸入電壓、輸出電壓、負載電流的使用條件，使 IC 內的功耗不超過封裝的容許功耗。對於客戶在超出說明書中規定額定值使用產品，即使是瞬間的使用，由此所造成的損失，本公司不承擔任何責任。
- ◆ 本產品雖內置防靜電保護電路，但請不要施加超過保護電路性能的過大靜電。
- ◆ 本規格書中的產品，未經書面許可，不可使用在要求高可靠性的電路中。例如健康醫療器械、防災器械、車輛器械、車載器械及航空器械等對人體產生影響的器械或裝置，不得作為其部件使用。
- ◆ 本公司一直致力於提高產品的品質和可靠度，但所有的半導體產品都有一定的失效概率，這些失效概率可能會導致一些人身事故、火災事故等。當設計產品時，請充分留意冗餘設計，採用安全指標，這樣可以避免事故的發生。
- ◆ 本規格書中內容，未經本公司許可，嚴禁用於其他目的之轉載或複製。

1.2. 名詞定義, Terms and Definition

1.2.1. 常用詞彙索引

1MW	1MegaWord	
1KB	1KiloByte	
ADC	Analog to Digital Converter	類比數位轉換器
Bit	bit	位元
BOR	Brown-Out Reset	
BSR	Bank Select Register	
Byte	Byte	位元組
CCP	Capture and Compare	擷取器與比較器
CPU	Central Processing Unit	中央處理器
DAC	Digital-to-Analog Converter	數位類比轉換器
DM	Data Memory	資料記憶體
ECAP	Enhance Comparator	增強型比較器
FSR	File Select Register	間接定址指標暫存器
GPR	General Purpose Register	一般用途暫存器
HAO	High Accuracy Oscillator	高精度震盪器
LNOP	Low Noise OP AMP	低雜訊放大器
LPO	Low Power Oscillator	低功率消耗震盪器
LSB	Least Significant Bit	最低有效位元
MEM	Memory	記憶體
MPM	Main Program Memory	
MSB	Most Significant Bit	最高有效位元
OTP	One Time Program-EPROM	一次性寫入記憶體
PC	Program Counter	程式計數器
PPF	PWM and PFD	脈波寬度調整器與頻率輸出調整器
SD18	Sigma-Delta ADC	類比數位轉換器
SR	Special Register	
SRAM	Static Random Access Memory	靜態隨機存取記憶體
STK	Stack	堆疊
WDT	Watch Dog Timer	看門狗計時器
WREG	Work Register	工作暫存器

1.2.2. 暫存器相關字彙

[]	Register length	暫存器長度
< >	Register value	暫存器內容
ABC[7:0]	ABC register had 0 to 7bit	ABC 暫存器總共有 8 位元
ABC<111>	ABC register had 3bit and value had 111 of binary	ABC 暫存器總共有 3 位元，內容為二進制 111
ABC<11x>	x: can be neglected, it can be set as 1 or 0	ABC 暫存器總共有 3 位元，內容為二進制。可為 110 或 111
rw	Read/Write	可讀可寫
r	Read only	唯讀
r0	Read as 0	讀值只有 0
r1	Read as 1	讀值只有 1
w	Write only	唯寫
w0	Write as 0	寫入值只有 0
w1	Write as 1	寫入值只有 1
h0	cleared by Hardware	硬體 置<0>
h1	set by Hardware	硬體 置<1>
u0	cleared by User	使用者 設置<0>
u1	set by User	使用者 設置<1>
-	Not use	未使用
!	users are forbidden to change	使用者禁止變更
u	unchanged	無法改變
x	unknown	未知
d	depends on condition	依照設定條件

2. 中央處理器, CPU

2.1. 處理器核心, CPU Core

中央處理器的核心 CPU Core(H08)為了使其有較高的執行效率，採用了 Harvard architecture 理念，將程式記憶體與資料記憶體分別獨立且程式記憶體的位址，增加了使用者撰寫程式的便利性。

CPU 特色包含：

- ◆ 程式記憶體與資料記憶體各自獨立設計架構，使得指令執行速度提升且提高 CPU 效率。
- ◆ 最多 66 個操作指令包含 16-bit 查表、8x8 硬體乘法器、資料記憶體區塊切換與堆疊控制
- ◆ 一個指令完成暫存器 A 至暫存器 B 的資料搬移且不改變工作暫存器(Work register)的資料
- ◆ 一個指令完成最長 16-bit 的 FSR 暫存器資料搬移與定址 1MW 程式記憶體的查表指令。
- ◆ 資料記憶體的操作包含程式計數器(PC)、狀態暫存器(Status)與堆疊暫存器(Stack)的資料搬移。
- ◆ 處理器核心為精簡版 H08A 核心。

2.2. 記憶體,Memory

記憶體的構成分為兩種，一為程式記憶體由 OTP 構成另一為資料記憶體由 SRAM 構成。在不同型號的產品上，所規劃的記憶體大小會不一樣，故閱讀各產品的說明書時必須特別留意該產品的規格說明。

程式記憶體：

主記憶體區(Main Program Memory,MPM)

程式計數器(Program Counter,PC)

堆疊(Stack,STK)

資料記憶體：

特殊暫存器(Special Register,SR)

一般暫存器(General Purpose Register,GPR)

記憶體相關暫存器摘要：(x：表示由多個暫存器組成)

PC[11:0]	PCHSR[2:0],PCLATH[3:0],PCLATL[7:0]
TOS[10:0]	TOSH[2:0],TOSL[7:0]
FSRx[8:0]	FSRxH[8],FSRxL[7:0]
INDFx	INDF0[7:0],INDF1[7:0]
POINCx	POINC0[7:0], POINC1[7:0]
PODECx	PODEC0[7:0], PODEC1[7:0]
PRINCx	PRINC0[7:0], PRINC1[7:0]
PLUSWx	PLUSW0[7:0], PLUSW1[7:0]
STKCN	STKFL[0],STKOV[0],STKUN[0],STKPRT[2:0]
PSTAT	SKERR[0]
BSRCN	BSR[0]

2.2.1. 程式記憶體, Program Memory

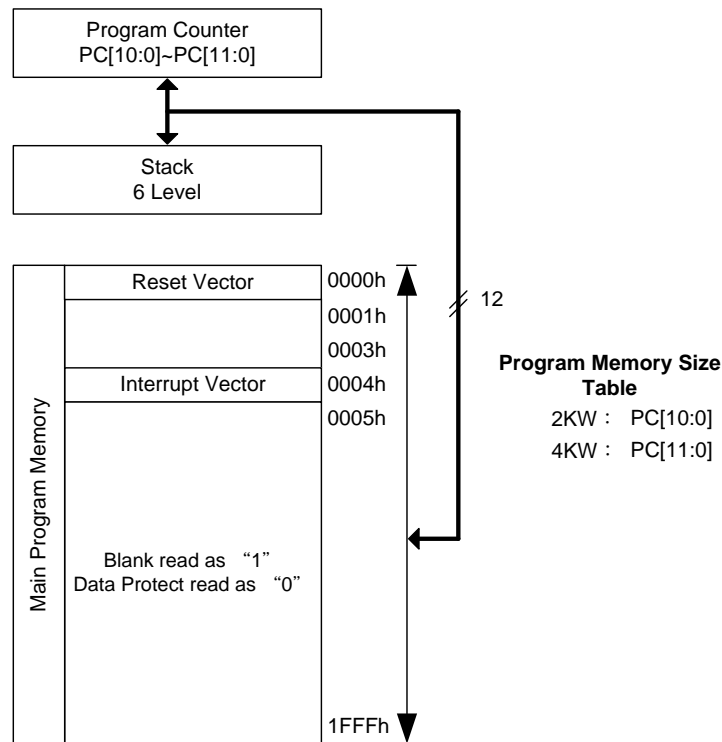


圖 2-1 程式記憶體架構圖

2.2.1.1. 主記憶體, MPM

主記憶體架構如下：

- ◆ 中斷服務向量位置(Interrupt Vector)
- ◆ 復位向量位置(Reset Vector)

定址能力由 0x0000h 至 0x1FFFh，總計容量為 8192 位元，依不同型號產品大小會有所不同。

晶片在未進行程式寫入時，所有位址的資料型態均為 1；寫入後，位址將依寫入的資料型態呈現 1 或 0。必需注意，程式開發時若模擬軟體(HYIDE)的組譯選項有設置燒錄保護功能，則晶片在燒錄所能讀出的位址資料型態皆為 0。

2.2.1.2. 程式計數器, PC

程式計數器 PC 由位移暫存器 PCSRH、緩衝暫存器 PCLAT 組成，如圖 2-2。

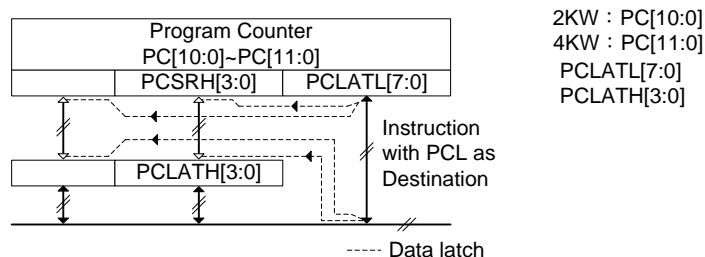


圖 2-2 程式計數器架構圖

程式計數器 PC[11:0]在開發工具所使用的晶片具有 12 位元的資料長度,由兩個特殊暫存器 PCSRH [3:0]與 PCLATL [7:0]組成。其中 PCLATL[7:0]與 PCLATH[3:0] 可直接讀/寫,而 PCSRH [3:0]無法直接讀/寫,必須透過緩衝暫存器 PCLATH[3:0]做間接讀/寫。

- ◆ 讀取 PC[11:0], 必須先讀取 PCLATL[7:0]接著讀取 PCLATH[3:0]才能取得正確資料, 順序反之則將讀取到不正確的資料。
- ◆ 寫入 PC[11:0], 必須先寫入 PCLATH[3:0]最後再寫 PCLATL[7:0], 順序反之會寫入不正確的資料。

2.2.1.3. 堆疊,STK

堆疊 STK 主要由堆疊指標控制暫存器 STKCN、堆疊錯誤旗標 SKERR(Stack Error)與堆疊錯誤復位控制器 SKRST 組成。

當堆疊發生溢位與欠位時可能導致程式有不預期的執行結果,必要時可透過設置重新啓動晶片。在程式開發過程中,透過軟體設置可將堆疊復位控制位元SKRST¹ 設置<1>,當堆疊發生欠位或溢位時會產生復位信號並將SKERR置<1>後重新啓動晶片。

- 滿位: STKFL 置<1>, PC[11:0]不受影響。
- 欠位: STKUN 置<1>, PC[11:0]移至 0x00000h 位置堆疊指標 STKPRT 指向 0 Level。若 SKRST 設置<1>, 則欠位後會產生復位信號且 SKERR 置<1>, 復位後 STKUN 置<0>。
- 溢位: STKOV 置<1>, PC[11:0]不受影響但 STKPRT 仍停滯於最後一層且會壓入新的數值, 即滿位後會保存最近一次壓入的資料。若 SKRST 設置<1>, 則溢位後產生復位信號且 SKERR 置<1>, 復位後 STKOV 置<0>。
- 錯誤: SKERR 置<1>, 晶片已發生堆疊錯誤。若 SKRST 設置<1>, 則溢位後產生復位信號且 SKERR 置<1>, 復位後 STKUN、STKOV 置<0>。

¹ SKRST 為堆疊錯誤產生復位信號控制位元, 無法直接讀/寫只能在程式發展階段透過開發軟體的設置。即程式開發階段必須選定是否在堆疊錯誤時產生復位信號, 若選定復位則晶片供電後該位元即被設置 1, 反之設置<0>。

2.2.2. 資料記憶體,DM

資料記憶體 DM 由特殊暫存器 Specially Register,SR 與一般暫存器 General Purpose Register,GPR 組成，且以每 256byte 為一個區塊。128byte 的特殊暫存器與 128byte 一般暫存器如 圖 2-3。

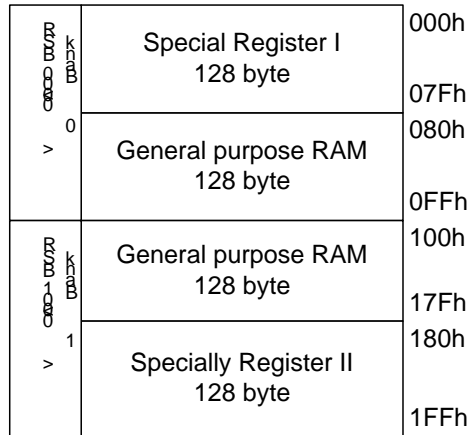


圖 2-3 資料記憶體架構圖

2.2.2.1. 記憶體與指令

H08 指令集可分為 A、B 兩版本其在記憶體運用有很大的差異性，例如定址能力、硬體乘法器、查表指令、支援功能與參數的定義，在此僅說明指令記憶體參數的定義。詳細的指令參數說明請參見指令集,Instruction 章節。

指令集中帶有位址運算功能的指令至多會有“f”、“d”、“a”等三個參數。

“f”是指資料(Data)或資料暫存器位址(Data Memory Address)。

“d”是指運算後的資料要存放地方。d=0 存於 WREG register、d=1 存於 Data Memory Register。

“a”是指定記憶體操作的區塊；a=0 操作於區塊 0、a=1 操作於 BSR[3:0]指定區塊。

- 先將指標暫存器 FSR0[8:0]的數值加一指向下一個位址。
- 再傳回目前 FSR0[8:0]所指到位址的內容。
- ◆ PLUSW0 [7:0]: 當透過指令讀/寫 PLUSW0 [7:0]暫存器時會發生以下事件
 - 先將指標暫存器 FSR0[8:0]的數值加上工作暫存器 W 的內容。
 - 再傳回目前 FSR0[9:0]所指到位址的內容。其中 W 的內容為帶有符號位的數值即 $\pm 128d$ 。

2.2.2.3.3. 一般暫存器, General Purpose Register

一般暫存器 GPR 為使用者進行資料儲存、運算、旗標設置等等自由規劃區域。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



2.2.2.4. 暫存器說明-資料記憶體控制器

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1											
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition											
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	R/W
000h	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	***** 1 1 1 1 1 1 1
001h	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
002h	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	***** 1 1 1 1 1 1 1
003h	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
004h	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	***** 1 1 1 1 1 1 1
005h	INDF1	Contents of FSR1 to address data memoryvalue of FSR0 not changed								xxxx xxxx	***** 1 1 1 1 1 1 1
006h	POINC1	Contents of FSR1 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
007h	PODEC1	Contents of FSR1 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	***** 1 1 1 1 1 1 1
008h	PRINC1	Contents of FSR0 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	***** 1 1 1 1 1 1 1
009h	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	***** 1 1 1 1 1 1 1
00Fh	FSR0H	-	-	-	-	-	-	-	FSR0[8] xxxx	1 1 1 1 1 1 1 1
010h	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	***** 1 1 1 1 1 1 1
011h	FSR1H	-	-	-	-	-	-	-	FSR1[8]xxx	1 1 1 1 1 1 1 1
012h	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	***** 1 1 1 1 1 1 1
016h	TOSH	-	-	-	-	TOS[11]	TOS[10]	TOS[9]	TOS[8]	..xx xxxx	1 1 1 1 1 1 1 1
017h	TOSL	Top-of-Stack Low Byte (TOS<7:0>)								xxxx xxxx	***** 1 1 1 1 1 1 1
029h	WREG	Working Register								xxxx xxxx	***** 1 1 1 1 1 1 1
02Ah	BSRCN	-	-	-	-	-	-	-	BSR[0] xxxx	1 1 1 1 1 1 1 1

表 2-2 資料記憶體控制暫存器

INDF0/POINC0/PODEC0/PRINC0/PLUSW0: 不同功能性的索引暫存器

INDF0[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

POINC0[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PODEC0[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PRINC0[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

PLUSW0[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

FSR0: 間接定址的指標暫存器

FSR0H[1:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

FSR0L[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

FSR1: 間接定址的指標暫存器

FSR1H[1:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

FSR1L[7:0]: 詳見 2.2.2.3.2 間接定址暫存器,FSR 與 INDF 說明

WREG: 工作暫存器

WREG[7:0]: 詳見 2.2.2.3.1 工作暫存器,WREG 說明

BSRCN: 記憶體區塊讀/寫控制暫存器

位元	名稱	描述
Bit0	BSR[0]	記憶體讀/寫區塊指標暫存器 <0> 區塊 0, 位址 0x000h~0x0FFh <1> 區塊 1, 位址 0x100h~0x1FFh。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



2.2.1. 暫存器列表-資料記憶體

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1

“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
000h	INDF0	Contents of FSR0 to address data memoryvalue of FSR0 not changed								xxxx xxxx	uuuu uuuu	* * * * *	
001h	POINC0	Contents of FSR0 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	uuuu uuuu	* * * * *	
002h	PODEC0	Contents of FSR0 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	uuuu uuuu	* * * * *	
003h	PRINC0	Contents of FSR0 to address data memoryvalue of FSR0 pre-incremented								xxxx xxxx	uuuu uuuu	* * * * *	
004h	PLUSW0	Contents of FSR0 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	uuuu uuuu	* * * * *	
005h	INDF1	Contents of FSR1 to address data memoryvalue of FSR0 not changed								xxxx xxxx	uuuu uuuu	* * * * *	
006h	POINC1	Contents of FSR1 to address data memoryvalue of FSR0 post-incremented								xxxx xxxx	uuuu uuuu	* * * * *	
007h	PODEC1	Contents of FSR1 to address data memoryvalue of FSR0 post-decremented								xxxx xxxx	uuuu uuuu	* * * * *	
008h	PRINC1	Contents of FSR0 to address data memoryvalue of FSR1 pre-incremented								xxxx xxxx	uuuu uuuu	* * * * *	
009h	PLUSW1	Contents of FSR1 to address data memoryvalue of FSR0 offset by W								xxxx xxxx	uuuu uuuu	* * * * *	
00Fh	FSR0H	-	-	-	-	-	-	-	FSR0[8]	... xxxx	... uuuu	-,-,-, * * * *	
010h	FSR0L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	* * * * *	
011h	FSR1H	-	-	-	-	-	-	-	FSR1[8]xxxuuu	-,-,-, * * * *	
012h	FSR1L	Indirect Data Memory Address Pointer 0 Low Byte,FSR0[7:0]								xxxx xxxx	uuuu uuuu	* * * * *	
016h	TOSH	-	-	-	-	TOS[11]	TOS[10]	TOS[9]	TOS[8]	..xx xxxx	..uu uuuu	-,-,-, * * * *	
017h	TOSL	Top-of-Stack Low Byte (TOS<7:0>)								xxxx xxxx	uuuu uuuu	* * * * *	
018h	SKCN	SKFL	SKUN	SKOV	-	-	SKPRT[2:0]			000. 0000	u\$\$.\$\$\$	rw0,rw0,rw0,- * * * *	
01Ah	PCLATH	-	-	-	-	PC[11]	PC[10]	PC[9]	PC[8]	..00 0000	..00 0000	* * * * *	
01Bh	PCLATL	PC Low Byte for PC<7:0>								0000 0000	0000 0000	* * * * *	
01Dh	TBLPTRH	-	-	-	Program Memory Table Pointer High Byte (TBLPTR<12:8>)						..xx xxxx	..uu uuuu	-,-,-, * * * *
01Eh	TBLPTRL	Program Memory Table Pointer Low Byte (TBLPTR<7:0>)								xxxx xxxx	uuuu uuuu	* * * * *	
01Fh	TBLDH	Program Memory Table Latch High Byte								xxxx xxxx	uuuu uuuu	* * * * *	
020h	TBLDL	Program Memory Table Latch Low Byte								xxxx xxxx	uuuu uuuu	* * * * *	
021h	PRODH	Product Register of Multiply High Byte								xxxx xxxx	uuuu uuuu	* * * * *	
022h	PRODL	Product Register of Multiply Low Byte								xxxx xxxx	uuuu uuuu	* * * * *	
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	* * * * *	
024h	INTE1	-	SPIIE	TXIE	RCIE	I2CERIE	I2CIE	E3IE	E2IE	0000 0000	uuuu uuuu	* * * * *	
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	E0IF	..00 0000	..uu uuuu	* * * * *	
027h	INTF1	-	SPIIF	TXIF	RCIF	I2CERIF	I2CIF	E3IF	E2IF	0000 0000	uuuu uuuu	* * * *,r,r,*	
029h	WREG	Working Register								xxxx xxxx	uuuu uuuu	* * * * *	
02Ah	BSRCN	-	-	-	-	-	-	-	BSR[0]	... xxxx	... uuuu	-,-,-, * * * *	
02Bh	MSTAT	-	-	-	C	DC	N	OV	Z	...x xxxx	...u uuuu	-,-,-, * * * *	
02Ch	PSTAT	BOR	PD	TO	IDL	RST	SKERR	-	-	\$000 \$00.	\$uuu \$u\$.	rw0,rw0,rw0,rw0 rw0,rw0,rw0,-	
02Eh	BIECN	1			ENBVD	VPPHV	ENBCP	BIEWR	BIERD	1... \$000	1... \$uuu	r1,-,-,-,r,* * *	
02Fh	BIEARH	IFR & eIFR		1	1	1	1	1	1	0... xxxx	u... uuuu	* * * * *	
030h	BIEARL	BIE Address Register as BIEAL[5:0]								xxxx xxxx	uuuu uuuu	* * * * *	
031h	BIEDRH	BIE High Byte Data Register								xxxx xxxx	uuuu uuuu	* * * * *	
032h	BIEDRL	BIE Low Byte Data Register								xxxx xxxx	uuuu uuuu	* * * * *	
033h	PWRCN	ENBGR	LDOC[2:0]			LDOM[0]	LDOM	ENLDO	CSFON	0000 0000	uuuu u00u	* * * *,wr0,wr0,*	
034h	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]			CUPS	0000 0000	uuuu uuuu	* * * * *	
035h	OSCCN1		LCPS	DADC[1:0]		DTMB[1:0]		TMBS	LCDS	0000 0000	uuuu uu.	* * * * *	
036h	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		-	HAOM0	ENHAO	0000 0011	uuuu uu11	* * * * *,r	
037h	WDTCN	ENBZ	BZS	BZ[1:0]		ENWDT	DWDT[2:0]			0000 0000	uuuu \$000	-,-,-, * * * *,nw1,* * *	
038h	TMACN	ENTMA	TMACL	TMAS	DTMA[2:0]			-	-	0000 00..	u0uu uu..	* * * *,nw1,* * *,-,-	
039h	TMAR	TMA counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0,rw0,rw0,rw0,-	
03Ah	AD1H	ADC1 conversion high byte data register								..00 0000	..uu uuuu	-,-, * * * * *	
03Bh	AD1M	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	* * * * *	
03Ch	AD1L	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	* * * * *	
03Dh	AD1CN0	ENAD1	-	-	OSR[3:0]			CMFR		000. 0000	uuu. uuuu	* * * * *	
03Eh	AD1CN1	-	-	VREGN	PGAGN[1:0]		ADGN[2:0]			xxxx xxxx	uuuu uuuu	* * * * *	
03Fh	AD1CN2	-	-	-	-	DCSET[3:0]				xxxx xxxx	uuuu uuuu	* * * * *	
040h	AD1CN3	-	-	INP[1:0]		-	-	INN[1:0]		xxxx xxxx	uuuu uuuu	* * * * *	
041h	AD1CN4	-	VRH[0]	-	-	INX[1:0]		-	INIS	0010 0000	uuuu uuuu	* * * * *	
042h	AD1CN5	-	-	-	-	-	-	ENTPS	TPSCH	0000 0000	uuuu uuuu	* * * * *	

表 2-3 資料記憶體列表

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1

“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	ARST	IRST	R/W	
043h	CSFCN0	SKRST	x	HAOTR[5:0]					0u	r,r,r,r,r,r,r,r	
045h	LVDCN	-	-	PWRS	LVDS[3:0]				LVDO	0000 0000	uuuu uuuu	*****	
04Eh	TB1Flag	-	-	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	.00 0000	.uu uuuu	r,r,r,r,r,r,r,r	
04Fh	TB1CN0	ENTB1	TB1M[1:0]		TB1RT[1:0]		TB1CL	-	-	0000 0000	uuuu u0uu	***,*,r,w1,*	
050h	TB1CN1	PA1IV	PWMA1[2:0]			PA0IV	PWMA0[2:0]			0000 0000	uuuu uuuu	*****	
051h	TB1RH	TimerB1 counter Register [15:8]									xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
052h	TB1RL	TimerB1 counter Register [7:0]									xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
053h	TB1C0H	TimerB1 counter Condition Register [15:8]									xxxx xxxx	uuuu uuuu	*****
054h	TB1C0L	TimerB1 counter Condition Register [7:0]									xxxx xxxx	uuuu uuuu	*****
055h	TB1C1H	TimerB1 counter Condition Register [15:8]									xxxx xxxx	uuuu uuuu	*****
056h	TB1C1L	TimerB1 counter Condition Register [7:0]									xxxx xxxx	uuuu uuuu	*****
057h	TB1C2H	TimerB1 counter Condition Register [15:8]									xxxx xxxx	uuuu uuuu	*****
058h	TB1C2L	TimerB1 counter Condition Register [7:0]									xxxx xxxx	uuuu uuuu	*****
059h	TCCN0	-	TC1S[1:0]		-	-	-	-	-	0000 0000	uuuu uuuu	*****	
05Eh	SSPCN0	ENSSP	CKP	CKE	SMP	-	-	SSPM[1:0]		0000 .00	uuuu .uu	***,*,r,w1,*	
05Fh	SSPSTA	SSPBY	SSPOV	-	-	-	-	-	BF	00..0	uu..uu	***,*,r,w1,*	
060h	SSPBUF	SSP Receive/Transmit Buffer Register									xxxx xxxx	uuuu uuuu	*****
061h	CFG	-	-	-	-	-	GCRst	ENI2CT	ENI2C	0000 0000uu	r,r,r,r,r,r,r,r	
062h	ACT	SLAVE	ADR10	SLAVE24	I2CER	START	STOP	I2CINT	ACK	0000 0000	uuuu uuuu	*****	
063h	STA	MACTF	SACTF	RDBF	RWF	DFF	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	*****	
064h	CRG	CRG[7:0]									0000 0000	uuuu uuuu	*****
065h	TOC	I2CTF	DI2C[2:0]			I2CTL[3:0]				0000 0000	uuuu uuuu	*****	
066h	RDB	RDB[7:1]							RDB[0]	xxxx xxxx	uuuu uuuu	*****	
067h	TDB0	TDB0[7:1]							TDB0[0]	xxxx xxxx	uuuu uuuu	*****	
068h	SID0	SID0[7:1],The corresponding address of the 7-bit mode or address 10-bit mode 15-9bit								SID0V[0]	0000 0000	uuuu uuuu	*****
069h	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0..0	uuuu u..u	***,*,r,w1,*	
06Ah	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	r,r,r,r,r,r,r,r,w0	
06Bh	BA0CN	-	-	-	-	ENCR	RC9	ENADD	ENABD 0000 uuuu	r,r,r,r,r,r,r,r	
06Ch	BGORH	Baud Rate Generator Register High Byte									...x xxxx	...u uuuu	r,r,r,r,r,r,r,r
06Dh	BGORL	Baud Rate Generator Register Low Byte									xxxx xxxx	uuuu uuuu	*****
06Eh	TX0R	UART Transmit Register									xxxx xxxx	uuuu uuuu	*****
06Fh	RCREG	UART Receive Register									xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
070h	PT1	PT1.7	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	xxxx xxxx	xxxx xxxx	*****	
071h	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****	
072h	PT1DA	-	-	-	-	-	DA1.2	-	-	0000 0000	uuuu uuuu	*****	
073h	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*****	
074h	PT1M1	-	-	-	-	INTEG1[1:0]		INTEG0[1:0]		0000 0000	uuuu uuuu	*****	
075h	PT1M2	-	PM1.7[0]	-	PM1.6[0]	-	PM1.5[0]	-	PM1.4[0]	xxxx xxxx	xxxx xxxx	*****	
076h	PT1INT	INTEG7	INTEG6	INTEG5	INTEG4	INTEG3	INTEG2	-	-	0000 0000	uuuu uuuu	*****	
077h	PT2	-	-	-	-	-	-	PT2.1	PT2.0	0000 0000	uuuu uuuu	*****	
078h	TRISC2	-	-	-	-	-	-	TC2.1	TC2.0	0000 0000	uuuu uuuu	*****	
07Ah	PT2PU	-	-	-	-	-	-	PU2.1	PU2.0	0000 0000	uuuu uuuu	*****	
080h - 017Fh	General Purpose Register as 256Byte									uuuu uuuu	uuuu uuuu	*****	
180h	LCDCN1	ENLCP	LCDV[2:0]			ENLB	SELPLCK	PWMO1	-	0000 00..	uuuu uu..	*****	
181h	LCDCN2	S9_2MODE		S13M	S12M	S11M	S10M	LCDL	LCI	0000 00..	uuuu uu..	*****	
182h	LCD0/LED0	Display and GPIO data register 0									xxxx xxxx	uuuu uuuu	*****
183h	LCD1/LED1	Display and GPIO data register 1									xxxx xxxx	uuuu uuuu	*****
184h	LCD2/LED2	Display and GPIO data register 2									xxxx xxxx	uuuu uuuu	*****
185h	LCD3/LED3	Display and GPIO data register 3									xxxx xxxx	uuuu uuuu	*****
186h	LCD4/LED4	Display and GPIO data register 4									xxxx xxxx	uuuu uuuu	*****
187h	LCD5/LED5	Display and GPIO data register 5									xxxx xxxx	uuuu uuuu	*****
188h	LCD6/LED6	Display(LED) data register 6									xxxx xxxx	uuuu uuuu	*****
189h	LCD7/LED7	Display(LED) data register 7									xxxx xxxx	uuuu uuuu	*****

表 2-4 資料記憶體列表(續)

3. 震盪器、時脈源與功耗管理

HY15P 系列具有 HAO、LPO 兩個時脈源，如 表 3-1。透過時脈控制器暫存器的設置可彈性的分配與管理 CPU 與週邊工作頻率，更能適當調整晶片消耗功率達到節約能源的目的。

時脈控制暫存器摘要：

OSCCN0 OSCS[1:0], DHS[1:0], DMS[2:0], CUPS

OSCCN1 LCPS, DADC[1:0], DTMB[1:0], TMBS, LCDS

OSCCN2 DLCD[1:0], ENXT, XTS[1:0], HAOM[1:0], ENHAO

符號	頻率	頻率源控制器 CLKCN[7:0]配置		指令執行狀態	
		ENHAO	HAOM[1:0]	SLP	IDLE
HAO	2MHz	1	00	停止	震盪
	4MHz	1	01	停止	震盪
	-	1	10	停止	震盪
	-	1	11	停止	震盪
LPO	14KHz	晶片上電後即起振		停止	震盪

表 3-1 內部 RC 震盪器參數、頻率控制器配置與指令狀態

3.1. 震盪器

3.1.1. HAO 震盪器

HAO 為內部高速 RC 震盪器，典型輸出頻率為 2.0~4.0MHz。

HY15P 系列產品在 CPU 使用其他的震盪器作為工作時脈源時，可透過 ENHAO 設置<0>將 HAO 震盪器關閉。

3.1.2. LPO 震盪器

LPO 為內部低速 RC 震盪器，典型的輸出頻率為 14KHz。主要應用於低速省電的 CPU 工作模式時脈源。

HY15P 系列產品在執行 Sleep 指令後 LPO 震盪器會被關閉，而當晶片被喚醒時 LPO 將自動開啓振盪器。

3.2. CPU 及週邊電路時脈源

3.2.1. 時脈源分配

兩組震盪器輸出(HS_CK、LS_CK)會先經過前置工作時脈分配器進行啓用/停止、切換與預先除頻後再進入晶片的 CPU 與各週邊電路。如圖 3-1 所示。

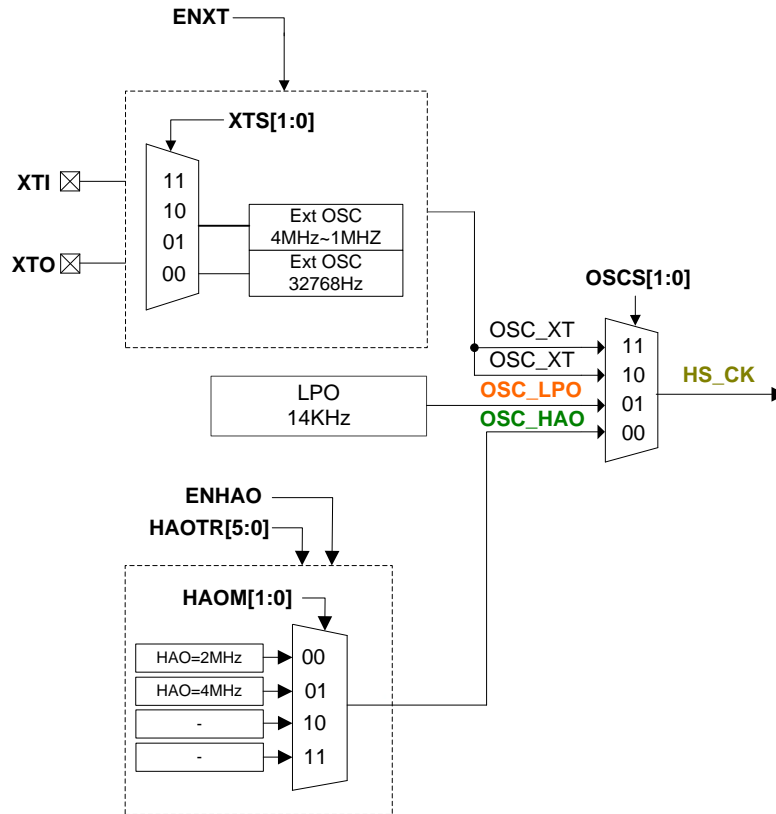


圖 3-1 前置工作時脈分配器

3.2.2. CPU 時脈源

CPU 有多種工作頻率可以選擇，透過 CPUS 可選擇工作頻率來自 HS_CK 或 DHS_CK。

指令工作頻率則採 1/4 的 CPU_CK 設計且分頻出 INTR_CK 的頻率源。

- 操作 $\Sigma\Delta$ ADC 時，建議 CPU 使用 HS_CK 後分頻當工作頻率，以得到較佳的性能。
- 當 CPU_CK 的頻率與指令執行週期，如表如圖 3-2。表 3-2 簡略列出 CPU 工作頻率與指令週期的關係。

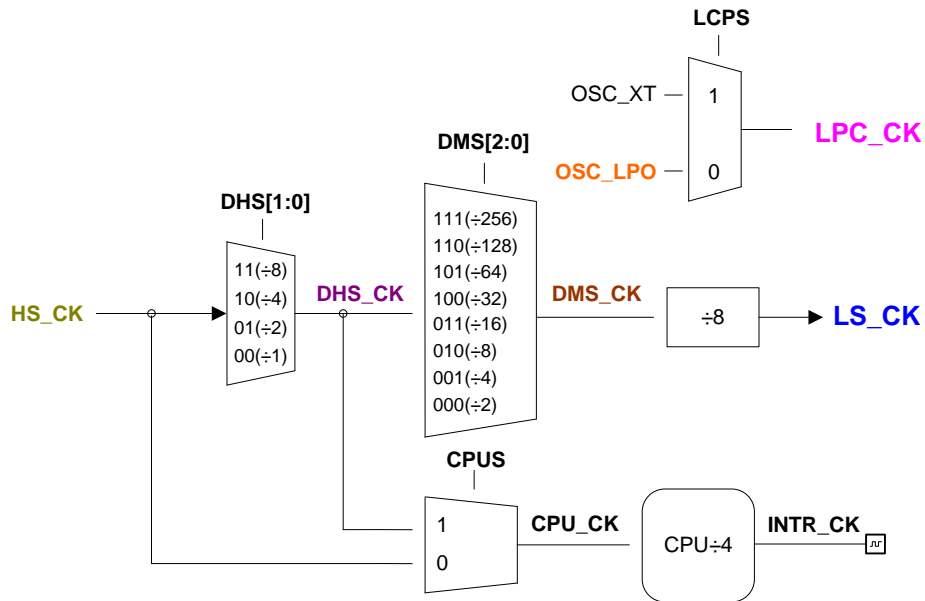


圖 3-2 CPU 與週邊工作時脈

工作頻率 CPU_CK	CPU		指令	
	頻率	頻率	週期	
4MHZ	4MHZ	1MHz	1us	
2MHZ	2MHZ	0.5MHz	2us	
32.768KHZ	32.768KHZ	16.384KHz	122.07us	
14KHz	14KHz	3.5KHz	285.71us	

表 3-2 CPU 工作頻率與指令執行週期

3.2.3. CPU 周邊電路時脈源

HY15P 系列週邊電路的工作時脈係由不同的分配控制器與預除頻器進行配置，該配置將於各週邊單元作詳細說明故於此只附上週邊工作時脈配置圖，如圖 3-3。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

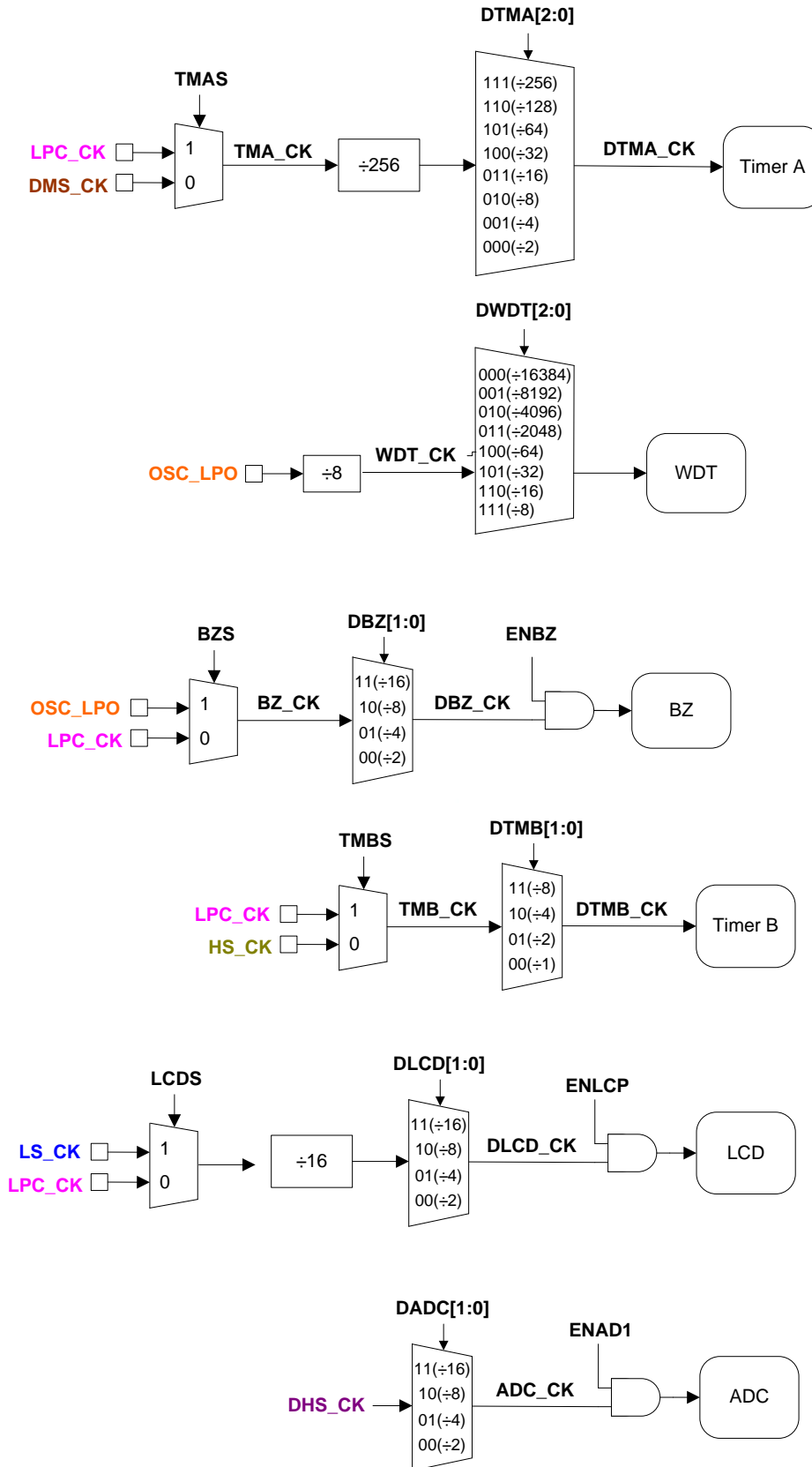


圖 3-3 週邊工作時脈配置圖

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



3.3. 暫存器說明-工作時脈源控制器

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1													
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
033h	PWRCN								CSFON	0000 0000	uuuu u00u	***,*,wr0,wr0,*	
034h	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]		CUPS		0000 0000	uuuu uuuu	*****	
035h	OSCCN1		LCPS	DADC[1:0]		DTMB[1:0]		TMBS	LCDS	0000 0000	uuuu uuu.	***,*,*,*	
036h	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0011	uuuu uu11	***,*,*,*,r	
043h	CSFCN0			HAOTR[5:0]						0u	-,-,-,-,-,-,*

表 3-3 工作時脈源控制暫存器

OSCCN0[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述
Bit7~6	OSCS[1:0]	HS_CK 的頻率選擇器 <00>OSC_HAO <01>OSC_LPO <10> OSC_XT <11>OSC_XT
Bit5~4	DHS[1:0]	DHS_CK 的頻器分配選擇器 <00>HS_CK ÷ 1 <01>HS_CK ÷ 2 <10>HS_CK ÷ 4 <11>HS_CK ÷ 8
Bit3~1	DMS[2:0]	DMS_CK 的頻器分配選擇器 <000>DHS_CK ÷ 2 <001>DHS_CK ÷ 4 <010>DHS_CK ÷ 8 <011>DHS_CK ÷ 16 <100>DHS_CK ÷ 32 <101>DHS_CK ÷ 64 <110>DHS_CK ÷ 128 <111>DHS_CK ÷ 256
Bit0	CUPS	CPU_CK 的頻率選擇器 <0>HS_CK <1>DHS_CK

OSCCN1[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述
Bit6	LCPS	LPC_CK 的頻率擇器 <0>OSC_LPO <1>OSC_XT
Bit5~4	DADC[1:0]	ADC_CK 的頻率分配選擇器

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



位元	名稱	描述										
		<table border="1"> <thead> <tr> <th>DADC[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>DHS_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>DHS_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>DHS_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>DHS_CK ÷ 16</td> </tr> </tbody> </table>	DADC[1:0]	Pre-scale	00	DHS_CK ÷ 2	01	DHS_CK ÷ 4	10	DHS_CK ÷ 8	11	DHS_CK ÷ 16
DADC[1:0]	Pre-scale											
00	DHS_CK ÷ 2											
01	DHS_CK ÷ 4											
10	DHS_CK ÷ 8											
11	DHS_CK ÷ 16											
Bit3~2	DTMB[1:0]	DTMB_CK 的頻率分配選擇器 <table border="1"> <thead> <tr> <th>DTMB[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>TMB_CK ÷ 1</td> </tr> <tr> <td>01</td> <td>TMB_CK ÷ 2</td> </tr> <tr> <td>10</td> <td>TMB_CK ÷ 4</td> </tr> <tr> <td>11</td> <td>TMB_CK ÷ 8</td> </tr> </tbody> </table>	DTMB[1:0]	Pre-scale	00	TMB_CK ÷ 1	01	TMB_CK ÷ 2	10	TMB_CK ÷ 4	11	TMB_CK ÷ 8
DTMB[1:0]	Pre-scale											
00	TMB_CK ÷ 1											
01	TMB_CK ÷ 2											
10	TMB_CK ÷ 4											
11	TMB_CK ÷ 8											
Bit1	TMBS	TMB_CK 的頻率選擇器 <0>HS_CK <1>LPC_CK										
Bit0	LCDS	LCD_CK 選擇控制制器。 <0> LPC_CK <1> LS_CK										

OSCCN2[7:0] : 晶片工作頻率控制暫存器

位元	名稱	描述										
Bit7~6	DLCD[1:0]	DLCD_CK 頻率分配控制制器 注意：在 LCD Mode 時候 DLCD 為除頻分配控制制器，但是在 LED Mode 時候 DLCD 為 LED Duty 選擇控制制器 <table border="1"> <thead> <tr> <th>DLCD[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>LCD_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>LCD_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>LCD_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>LCD_CK ÷ 16</td> </tr> </tbody> </table>	DLCD[1:0]	Pre-scale	00	LCD_CK ÷ 2	01	LCD_CK ÷ 4	10	LCD_CK ÷ 8	11	LCD_CK ÷ 16
DLCD[1:0]	Pre-scale											
00	LCD_CK ÷ 2											
01	LCD_CK ÷ 4											
10	LCD_CK ÷ 8											
11	LCD_CK ÷ 16											
Bit5	ENXT	外部震盪器 XT 啓用控制制器 <0>關閉外部 XT 震盪器 <1>啓用外部 XT 震盪器										
Bit4~3	XTS[1:0]	外部震盪器震盪頻率選擇器 <table border="1"> <thead> <tr> <th>XTS[1:0]</th> <th>外部震盪器頻率範圍</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>~ 32768Hz</td> </tr> <tr> <td>01</td> <td>~ 32768Hz</td> </tr> <tr> <td>10</td> <td>2M (low power)</td> </tr> <tr> <td>11</td> <td>2~ 4MHz</td> </tr> </tbody> </table>	XTS[1:0]	外部震盪器頻率範圍	00	~ 32768Hz	01	~ 32768Hz	10	2M (low power)	11	2~ 4MHz
XTS[1:0]	外部震盪器頻率範圍											
00	~ 32768Hz											
01	~ 32768Hz											
10	2M (low power)											
11	2~ 4MHz											

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

位元	名稱	描述
Bit2~1	HAOM[1:0]	內部震盪器 HAO 震盪頻率選擇器
		HAOM[1:0] HAO 震盪頻率
		00 2MHz
		01 4MHz
		10 不可設置
11 不可設置		
Bit0	ENHAO	內部 HAO 啟用控制位 <0> 停止 <1> 啟用

PWRCN[7:0]線性穩壓器與類比共地控制暫存器

位元	名稱	描述
Bit0	CSFON	CSF(Chip Special Function)啟用寫入控制器 <0> 不啟用 CSF 功能 <1> 啟用 CSF 寫入功能，當使用者需要進行此區控制暫存器設置時，必須將 CSFON[0]設置<1>才能寫入 CSFCN0[7:0]。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



CSFCN0[7:0]特殊控制位暫存器

位元	名稱	描述
Bit5~0	HAOTR	HAO 頻率中心調整控制器
		<000000>調整 10.00%(最大) <010110>調整 3.13% <101100>調整 -3.87%
		<000001>調整 9.69% <010111>調整 2.81% <101101>調整 -4.19%
		<000010>調整 9.38% <011000>調整 2.50% <101110>調整 -4.52%
		<000011>調整 9.06% <011001>調整 2.19% <101111>調整 -4.84%
		<000100>調整 8.75% <011010>調整 1.88% <110000>調整 -5.16%
		<000101>調整 8.44% <011011>調整 1.56% <110001>調整 -5.48%
		<000110>調整 8.13% <011100>調整 1.25% <110010>調整 -5.81%
		<000111>調整 7.81% <011101>調整 0.94% <110011>調整 -6.13%
		<001000>調整 7.50% <011110>調整 0.63% <110100>調整 -6.45%
		<001001>調整 7.19% <011111>調整 0.31% <110101>調整 -6.77%
		<001010>調整 6.88% <100000>中心點 0.00% <110110>調整 -7.10%
		<001011>調整 6.56% <100001>調整 -0.32% <110111>調整 -7.42%
		<001100>調整 6.25% <100010>調整 -0.65% <111000>調整 -7.74%
		<001101>調整 5.94% <100011>調整 -0.97% <111001>調整 -8.06%
		<001110>調整 5.63% <100100>調整 -1.29% <111010>調整 -8.39%
		<001111>調整 5.31% <100101>調整 -1.61% <111011>調整 -8.71%
		<010000>調整 5.00% <100110>調整 -1.94% <111100>調整 -9.03%
		<010001>調整 4.69% <100111>調整 -2.26% <111101>調整 -9.35%
		<010010>調整 4.38% <101000>調整 -2.58% <111110>調整 -9.68%
		<010011>調整 4.06% <101001>調整 -2.90% <111111>調整 -10%(最小)
		<010100>調整 3.75% <101010>調整 -3.23%
		<010101>調整 3.44% <101011>調整 -3.55%

4. 復位,RESET

HY15P 系列的復位線路包含以下幾種事件來觸發復位訊號，復位方塊圖如 圖 4-1。

- ◆ **BOR** 電源干擾復位。
- ◆ **RST** 外部復位輸入引腳。
- ◆ **WDT** 看門狗復位。
- ◆ **SKERR** 堆疊錯誤復位。(使用者決定)

操作狀態暫存器摘要：

PSTAT BOR[0],PD[0],TO[0],IDL[0],SKERR[0]

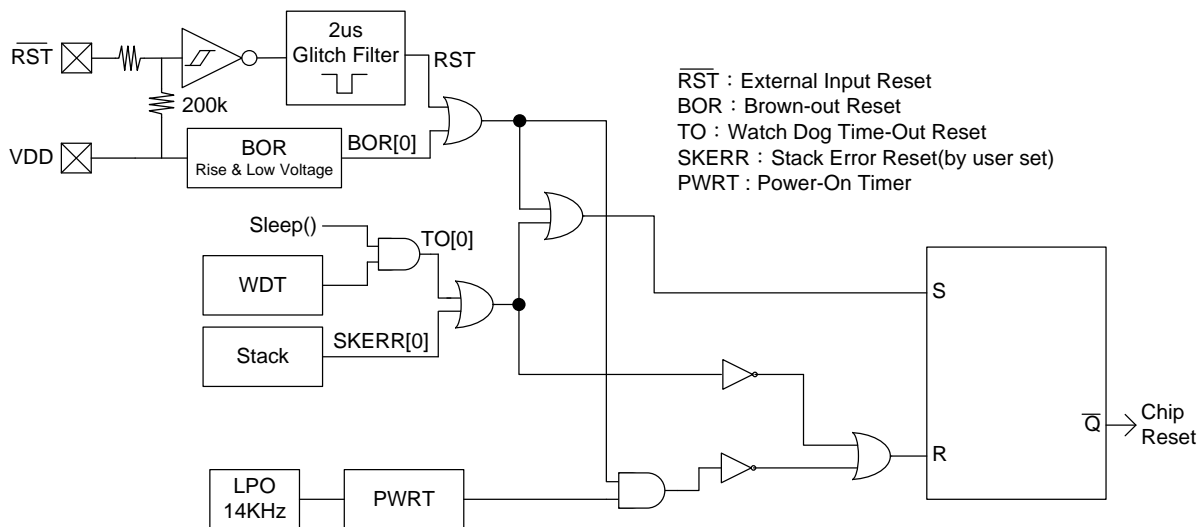


圖 4-1 復位方塊圖

這些復位事件可區分為硬體復位及軟體復位，說明如表 4-1。CPU 經復位後程式由 0x0000h 啟動。

復位種類	事件	符號	說明
硬體復位	BOR	A-RESET	CPU 重新啟動，須等待內部震盪器啟動計數完成後方能進入正常工作狀態。
低階復位	SKERR	I-RESET	僅清除部分暫存器，CPU 快速回到正常工作狀態。

表 4-1 復位等級表

4.1. 復位事件說明

4.1.1. BOR 電源干擾復位

當 CPU 在上電過程或電源受外界干擾時，CPU 會由不正常工作的過低工作電壓進入正常工作電壓。因此，如 CPU 在過低工作電壓時無法處於復位狀態，將會造成 CPU 當機使週邊電路工作異常。所以必須靠著 BOR 線路功能，在偵測到工作電壓受到干擾且電壓準位低於設計值，會產生復位信號使晶片進入重新啟動狀態，直至回復工作電壓才會解除復位信號使晶片進入正常工作模式。

當發生 BOR 復位時，PSTAT[7:0]暫存器中的 BOR 旗標會被置<1>以記錄發生的事件。

HY15P 系列的 BOR 線路會產生約 0.6uA 的電流消耗，無法透過程式或其他設置方式使其關閉。

4.1.2. SKERR 堆疊錯誤復位

程式發生堆疊溢位或欠位時會產生復位信號使晶片進入快速啟動狀態。當發生 SKERR 堆疊錯誤復位時 PSTAT[7:0]暫存器中的 SKERR 旗標會被置<1>以記錄發生的事件。詳細的操作說明請參見**記憶體, Memory** 章節。

4.2. 狀態暫存器

晶片的操作狀態顯示於 PSTAT[7:0]復位暫存器，相互間關係如表 4-2。

“0”：未發生，“1”：已發生，“u”：不改變，“-”：未使用

名稱/狀態	位址	7	6	5	4	3	2	1	0
PSTAT	02CH	BOR	PD	TO	IDL	RST	SKERR	-	-
硬體復位 (A-RESET)	BOR	1	0	0	0	0	0	-	-
	RST	0	0	0	0	1	0	-	-
軟體復位 (I-RESET)	WDT	u	u	1	u	u	u	-	-
	SKERR	u	u	u	u	u	1	-	-

表 4-2 復位狀態旗標關係表

4.2.1. 復位狀態的時序圖

硬體復位信號發生後至晶片進入操作狀態的時序圖，如圖 4-2。不同復位信號信號發生後至晶片進入操作狀態的時間。

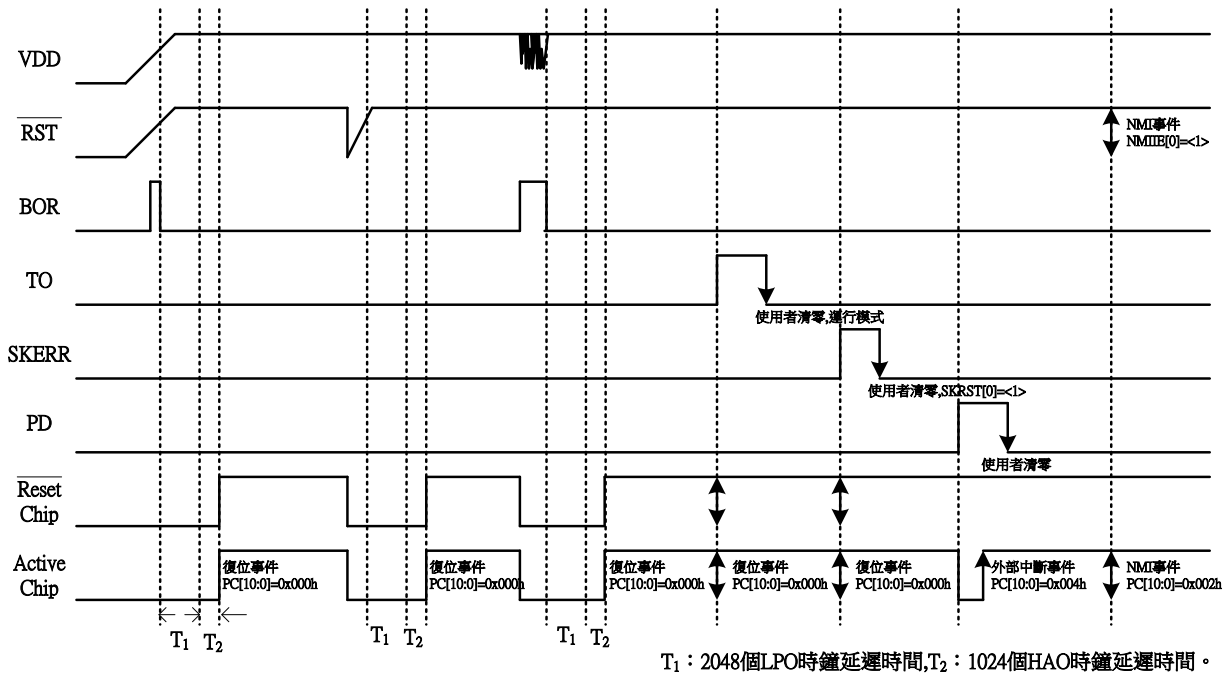


圖 4-2 復位及操作模式與狀態旗標時序圖

“-”：無定義

復位信號	延遲時間		操作狀態		
	符號	T1	T2	運行	待機
BOR	t _{RST}	T1 + T2	有效	有效	有效
SKERR	-	-	有效	無效	無效

表 4-3 復位狀態的延遲時間與操作狀態關係表

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



4.3. 暫存器說明-復位狀態

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
02Ch	PSTAT	BOR	PD	TO	IDL	RST	SKERR	-	-	\$000 \$00.	uu\$u u\$.	rw0,rw0,rw0,rw0,rw0,rw0,-
043h	CSFCN0	SKRST							0u	rw0,rw0,rw0,rw0,rw0,rw0,*

表 4-4 復位暫存器

PSTAT: 狀態暫存器

位元	名稱	描述
Bit7	BOR	電源干擾 BOR 復位旗標。 <0> 未發生電源干擾復位。 <1> 已發生電源干擾復位；清除需透過 RST 或指令。
Bit6	PD	休眠 SLEEP 狀態旗標 <0> 未發生休眠事件。 <1> 已發生休眠事件；清除需透過 BOR、RST 或指令。
Bit5	TO	看門狗 WDT 運行模式計數溢位旗標 <0> 未發生 WDT 計數溢位事件。 <1> 已發生 WDT 復位事件；清除需透過 BOR、RST 或指令。
Bit4	IDL	待機 IDLE 事件旗標 <0> 未發生 IDLE 事件。 <1> 已發生 IDLE 事件；清除需透過 BOR、RST 或指令。
Bit3	RST	外部 RST 引腳低電位復位事件旗標 <0> 未發生 RST 引腳復位事件。 <1> 已發生 RST 引腳復位事件；清除需透過 BOR 或指令。
Bit2	SKERR	堆疊錯誤復位旗標 <0> 堆疊未錯誤。 <1> 堆疊錯誤；清除需透過 BOR、RST 或指令。

CSFCN0: 特殊控制位暫存器

位元	名稱	描述
Bit7	SKRST	堆疊錯誤復位控制器 <0> 不啟用錯誤復位晶片 <1> 啟用錯誤復位晶片

5. 中斷, Interrupt

中斷 Interrupt 由中斷啓用控制器 INTE 與中斷事件旗標 INTF 組成。中斷服務 Interrupt service 成立時若產生中斷事件，將使得程式計數器 PC 跳至程式記憶體的中斷向量位址 0x0004h 執行中斷服務程式。

中斷控制暫存器暫存器摘要：

INTE0 GIE, ADIE, WDTIE, TB1IE, TMAIE, E1IE, E0IE

INTE1 SPIIE, TXIE, RCIE, I2CERIE, I2CIE, E3IE, E2IE

INTF0 ADIF, WDTIF, TB1IF, TMAIF, E1IF, E0IF

INTF1 SPIIF, TXIF, RCIF, I2CERIF, I2CIF, E3IF, E2IF

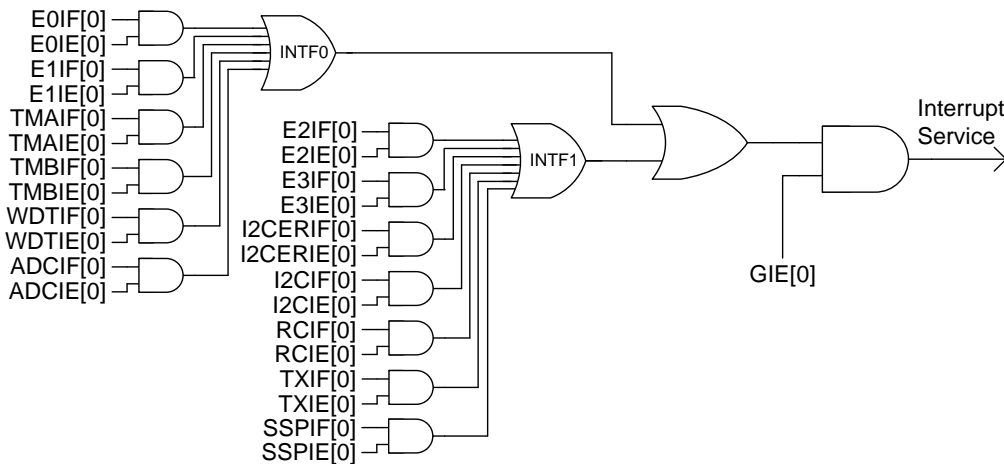


圖 5-3 中斷向量方塊圖

中斷服務事件的節制器共有兩層，最高層為中斷服務控制器 GIE、次一層為中斷事件的啓用控制位元。

- 啓用中斷事件只需將相對於中斷事件啓用控制器INTEx[7:0]的控制器設置<1>即可；反之，設置<0>則為關閉中斷事件。
- 啓用中斷服務只需將相對於中斷控制暫存器INTE0[7:0]的中斷服務控制器GIE設置<1>即可；反之，設置<0>則為關閉中斷服務。

當進入中斷服務向量時 GIE 會自動被置<0>，在中斷服務程式執行完畢後欲返回中斷發生位址時可直接執行中斷返回指令 RETI，此時 GIE 將自動被置<1>；或執行返回指令 RET，此時 GIE 狀態維持 0。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



5.1. 暫存器說明-中斷

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1 “\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	* * * * *
024h	INTE1	-	SPIIE	TXIE	RCIE	I2CERIE	I2CIE	E3IE	E2IE	0000 0000	uuuu uuuu	* * * * *
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	E0IF	.000 0000	.uuu uuuu	* * * * *
027h	INTF1	-	SPIIF	TXIF	RCIF	I2CERIF	I2CIF	E3IF	E2IF	0000 0000	uuuu uuuu	* * * * * r,r,*

表 5-1 中斷暫存器

INTE0: 中斷啓用控制暫存器 0

位元	名稱	描述
Bit7	GIE	中斷服務控制器 <0> 關閉。 <1> 啓用。
Bit5	ADCIE	ADC 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(類比數位轉換器,SD18)
Bit4	WDTIE	Watch Dog 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(看門狗,WDT)
Bit3	TMBIE	Timer-B 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(計時/計數器 B,TMB)
Bit2	TMAIE	Timer-A 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(計時/計數器 A,TMA)
Bit1	E1IE	輸入引腳 1 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(外部輸入引腳,PT1.1)
Bit0	E0IE	輸入引腳 0 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(外部輸入引腳,PT1.0)

INTE1: 中斷啓用控制暫存器 1

位元	名稱	描述
Bit6	SPIIE	SPI 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(通訊介面,SPI)
Bit5	TXIE	TX 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(通訊介面,EUART)

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller

位元	名稱	描述
Bit4	RCIE	RC 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(通訊介面,EUART)
Bit3	I2CERIE	週邊I ² C 錯誤中斷向量服務控制器 <0>關閉I ² C 中斷向量服務 <1>啓用I ² C 中斷向量服務
Bit2	I2CIE	週邊I ² C中斷向量服務控制器 <1>啓用I ² C中斷向量服務 <0>關閉I ² C中斷向量服務
Bit1	E3IE	輸入引腳 3 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(外部輸入引腳,PT1.3)
Bit0	E2IE	輸入引腳 2 中斷事件啓用控制器 <0> 關閉。 <1> 啓用。(外部輸入引腳,PT1.2)

INTF0: 中斷事件旗標暫存器 0

位元	名稱	描述
Bit5	ADCIF	ADC 中斷事件旗標 <0> 未發生。 <1> 已發生。(類比數位轉換器,SD18)
Bit4	TMBIF	Timer-B 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 B,TMB)
Bit3	TMAIF	Timer-A 中斷事件旗標 <0> 未發生。 <1> 已發生。(計時/計數器 A,TMA)
Bit2	WDTIF	Watch Dog 中斷事件旗標 <0> 未發生。 <1> 已發生。(看門狗,WDT)
Bit1	E1IF	輸入引腳 1 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.1)
Bit0	E0IF	輸入引腳 0 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.0)

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

INTF1: 中斷事件旗標暫存器 1

位元	名稱	描述
Bit6	SPIIF	SPI 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,SPI)
Bit5	TXIF	TX 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART)
Bit4	RCIF	RC 中斷事件旗標 <0> 未發生。 <1> 已發生。(通訊介面,EUART)
Bit3	I2CERIF	週邊I ² C錯誤中斷事件旗標控制器 <0>未發生I ² C中斷事件 <1>已發生I ² C中斷事件
Bit2	I2CIF	週邊I ² C中斷事件旗標控制器 <0>未發生I ² C中斷事件 <1>已發生I ² C中斷事件
Bit1	E3IF	輸入引腳 3 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.3)
Bit0	E2IF	輸入引腳 2 中斷事件旗標 <0> 未發生。 <1> 已發生。(外部輸入引腳,PT1.2)

6. 硬體乘法器

H08A 指令集具有 8x8 硬體乘法器的處理指令“MULF 和 MULL”。8x8 硬體乘法器的運算結果會放至乘法器暫存器 PRODH[7:0]與 PRODL[7:0]且不會改變 PSTAT[7:0]狀態暫存器中的任何標誌。而 PRODH[7:0]與 PRODL[7:0]為唯讀暫存器，使用時必須注意。

硬體乘法器可進行有號數與無號數運算，如範例 6-1 與範例 6-2

```
例1 : V1 x V2 = V
MVL    V1
MVF    BUF0,1,0    ; V1值放入記憶體區塊0的 BUF0 暫存器
MVL    V2          ; V2值放入 W 暫存器。
MULF   BUF0,0      ; 執行 V1 x V2 並將運算結果放入 PRODH/L
```

範例 6-1 無號數運算

```
例2 : N1 x N2 = N ,s=7,B
MVL    N1          ; N1 值放入 W 暫存器
MVF    BUF0,1,0    ; N1 值放入記憶體區塊0的 BUF0 暫存器
MVL    N2          ; N2 值放入 W 暫存器。
MVF    BUF1,1,0    ; N2 值放入 BUF1 暫存器。
MULF   BUF0,0      ; 執行 V1 x V2 並將運算結果放入PRODH/L
MVFF   PRODH,SWP   ; 將 PRODH 暫存器內的值放入 SWP 暫存器
BTSZ   BUF0,s      ; 判斷 N1， 若為負數則
SUBF   SWP,1,0     ; 將 SWP - N2 放入 SWP 暫存器
MVF    BUF0,0,0    ; 將 N1 值放入 W 暫存器
BTSZ   BUF1,s      ; 判斷 N2， 若為負數則
SUBF   SWP,1,0     ; 將 SWP - N1 放入 SWP運算處理後，N = SWP/PRODL
; -----
; N1=07Fh,N2=0FFh 乘法器運算後得到 PRODH/L = 7E81h
; 判斷 N1 是否為負數，若是負數則將 PRODH - N2
; 判斷 N2 是否為負數，若是負數則將 PRODH - N1
; 運算處理後即可得到有號數 N 的值
; 7Fh x FFh    = 7Fh x ( 0FFh - 100h )
;              = 7Fh x 0FFh - 7Fh x 100h
;              = 7E81h - 7F00h
;              = FF81h
```

範例 6-2 有號數運算

7. 輸入/輸出埠,I/O

輸入/輸出埠 I/O 每個引腳為一個埠，可作數位的輸入與輸出通道。每個埠由一組暫存器做控制。

I/O 相關暫存器摘要：

PT PT1[7:0], PT2[1:0]

TRISC TC1[7:0], TC2[2:0]

PTDA DA1[2:0]

PTPU PU1[7:0], PU2[2:0]

PT1M1 INTEG1[1:0], INTEG0[1:0]

PT1M2 PM1.7[0], PM1.6[0], PM1.5[0], PM1.4[0]

PT1INT INTEG7[0], INTEG6[0], INTEG5[0], INTEG4[0], INTEG3[0], INTEG2[0],

PT2 PT2.1, PT2.0

TRISC2 TC2.1, TC2.0

PT2PU PU2.1, PU2.0

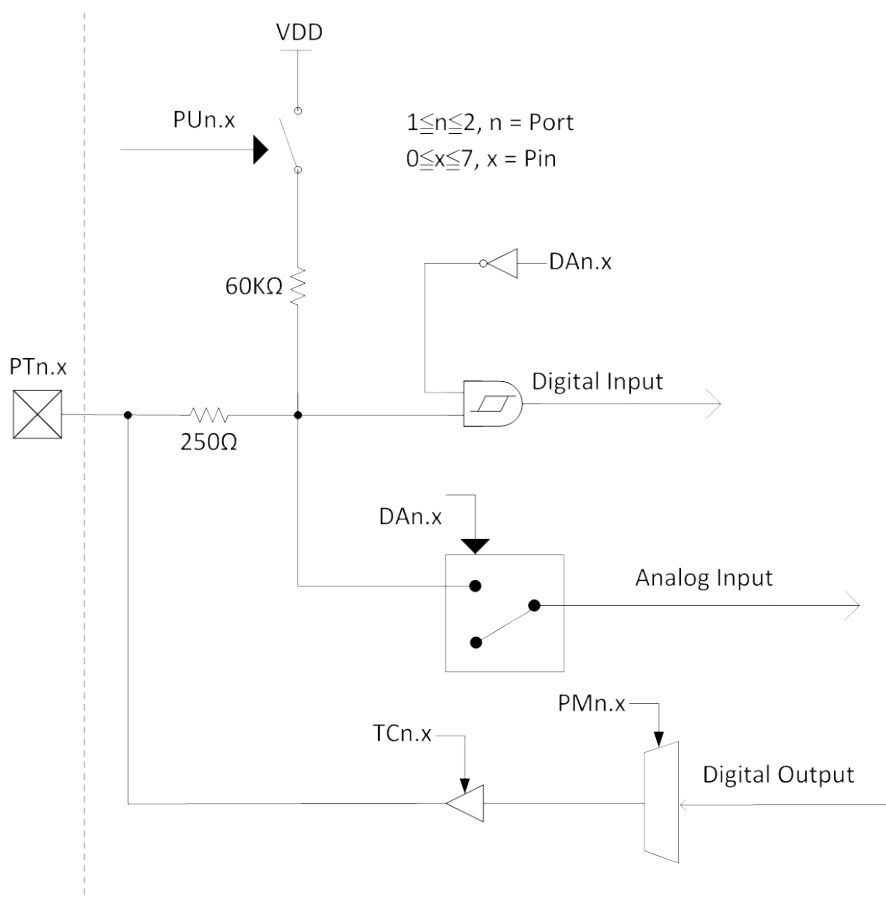


圖 7-1 I/O 架構方塊圖

7.1. PORT 相關暫存器介紹

PORT 主要提供數位的信號輸入與輸出引腳。

7.1.1. PTEG 中斷信號產生條件

I/O 外部輸入電位屬於何種變化時產生中斷信號，電位變化條件可分上升緣 (0→1) 變化、下降緣 (1→0) 變化與電位轉態 (0→1 或 1→0) 變化。

7.1.2. PTPU 上拉電阻控制暫存器

設定 I/O 上拉電阻功能是否啓用，設置<1>則 I/O 啓用、設置<0>斷開。在晶片進入休眠模式前，若 I/O 設置為數位輸入狀態且外部電路連接方式會造成 I/O 有浮接現象時即可啓用上拉電阻，以避免 I/O 浮接而導致晶片進入休眠模式後產生漏電流。

7.1.3. TC 輸入/輸出控制暫存器

選擇 I/O 為輸入或輸出，設置<1>I/O 為輸出狀態、設置<0>為輸入狀態。當 I/O 設定為輸入狀態，則在晶片進入休眠模式時必須給定一明確的輸入電位，不可讓 I/O 呈現浮接狀態，以避免造成晶片產生漏電現象。

7.1.4. PTIO 狀態控制暫存器

當 I/O 被設置為輸入則在相對的暫存器位置可以讀得目前 I/O 的狀態，讀值 1 則此時的 I/O 輸入高電位、讀值 0 則此時的 I/O 輸入低電位。

當 I/O 被設置為輸出則在相對的暫存器位置可以控制輸出狀態，設置<1>則 I/O 輸出為高電位、設置<0>則 I/O 輸出為低電位。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



7.2. 輸入/輸出埠 1, I/O Port1

“i”：輸入,“o”：輸出,“a”：類比,“c”：cmos i/o,“x”：未定義,“p”：電源,

引腳名稱	設計		暫存器設置			描述
	型式	緩衝	TC[0]	DA[0]	PM[1:0]	
PT1.0	i	c	x	0	00	數位輸入引腳
INT0	i	s	0	0	00	外部中斷源
SCL	i/o	s	1	0		I ² C 通訊介面引腳
PSCK	i	s	0	0	00	OTP 讀/寫介面 SCK 引腳
PT1.1	i	c	x	0	00	數位輸入引腳
INT1	i	s	0	0	00	外部中斷源
SCE	i	s	0	0	00	SPI 通訊介面 SCE 引腳
PSDI	i	s	0	0	00	OTP 讀/寫介面 SDI 引腳
PT1.2	i	c	x	0	00	數位輸入引腳
INT2	i	s	0	0	00	外部中斷源
SDI	i	s	0	0	00	SPI 通訊介面 SDI 引腳
LVDIN	a	a	0	1	00	LVD 外部信號輸入引腳
PT1.3	i	c	x	0	00	數位輸入引腳
INT3	i	s	0	0	00	外部中斷源
RC	i	s	0	0	00	EUART 通訊介面 RC 引腳
PT1.4	i/o	c	x	0	00	數位輸入/輸出引腳
INT4	i	s	0	0	00	外部中斷源
TX	o	c	1	0	01	EUART 通訊介面 TX 引腳
PT1.5	i/o	c	x	0	00	數位輸入/輸出引腳
SDO	o	c	1	0	01	SPI 通訊介面 SDO 引腳
PSDO	o	c	1	0	00	OTP 讀/寫介面 SDO 引腳
PT1.6	i/o	c	x	0	00	數位輸入/輸出引腳
SCK	i/o	s	1/0	0	0x	SPI 通訊介面 SCK 引腳, Master Mode 時 TC 為“1”, Slave Mode 時 TC 為“0”
PT1.7	i/o	c	x	0	00	數位輸入/輸出引腳
INT7	i	s	0	0	00	外部中斷源
SDA	i/o	s	1	0		I ² C 通訊介面引腳
BZ	o	c	1	0	01	Buzzer 輸出引腳

表 7-1 PORT1 功能

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

7.3. 輸入/輸出埠 2 ,I/O Port2

“i”：輸入,“o”：輸出,“a”：類比,“c”：cmos i/o,“x”：未定義,“p”：電源,

引腳名稱	設計		暫存器設置			描述
	型式	緩衝	TC[0]			
PT2.0	i/o	c	x			數位輸入/輸出引腳
XTO	a	a	0			外部震盪器引腳
PT2.1	i/o	c	x			數位輸入/輸出引腳
XTI	a	a	0			外部震盪器引腳

表 7-2 PORT2 功能

7.4. 輸入/輸出埠 6 ,I/O Port6

“i”：輸入,“o”：輸出,“a”：類比,“c”：cmos i/o,“x”：未定義,“p”：電源,

引腳名稱	設計		暫存器設置		描述
	型式	緩衝	S9_2MODE[1:0]	SEG _n _ENO (n=2~5)	
PT6.4	o	s	00	SEG2_ENO=1	數位輸出引腳
SEG2	o	a	01		LED Segment 輸出
	o	a	11		LCD Segment 輸出
PT6.5	o	s	00	SEG3_ENO=1	數位輸出引腳
SEG3	o	a	01		LED Segment 輸出
	o	a	11		LCD Segment 輸出
PT6.6	o	s	00	SEG4_ENO=1	數位輸出引腳
SEG4	o	a	01		LED Segment 輸出
	o	a	11		LCD Segment 輸出
PT6.7	o	s	00	SEG5_ENO=1	數位輸出引腳
SEG5	o	a	01		LED Segment 輸出
	o	a	11		LCD Segment 輸出

表 7-3 PORT6 功能

7.5. 輸入/輸出埠 7 ,I/O Port7

“i”：輸入,“o”：輸出,“a”：類比,“c”：cmos i/o,“x”：未定義,“p”：電源,

引腳名稱	設計		暫存器設置			描述
	型式	緩衝	S9_2MODE[1:0]	SEGN_ENO (n=6~13)		
PT7.0	o	s	00	SEG6_ENO=1		數位輸出引腳
SEG6	o	a	01			LED Segment 輸出
	o	a	11			LCD Segment 輸出
PT7.1	o	s	00	SEG7_ENO=1		數位輸出引腳
SEG7	o	a	01			LED Segment 輸出
	o	a	11			LCD Segment 輸出
PT7.2	o	s	00	SEG8_ENO=1		數位輸出引腳
SEG8	o	a	01			LED Segment 輸出
	o	a	11			LCD Segment 輸出
PT7.3	o	s	00	SEG9_ENO=1		數位輸出引腳
SEG9	o	a	01			LED Segment 輸出
	o	a	11			LCD Segment 輸出
引腳名稱	設計		暫存器設置			描述
	型式	緩衝	S10M~S13M	SEGN_ENO (n=6~13)		
PT7.4	o	s	x	SEG10_ENO=1		數位輸出引腳
SEG10	o	a	S10M=1			LCD Segment 輸出
COM4	o	a	S10M=1			LED COM 輸出
PT7.5	o	s	x	SEG11_ENO=1		數位輸出引腳
SEG11	o	a	S11M=1			LCD Segment 輸出
COM5	o	a	S11M=1			LED COM 輸出
PT7.6	o	s	x	SEG12_ENO=1		數位輸出引腳
PWM0	o	c	x			PWM0 輸出接口
SEG12	o	a	S12M=1			LCD Segment 輸出
COM6	o	a	S12M=1			LED COM 輸出
PT7.7	o	s	x	SEG13_ENO=1		數位輸出引腳
PWM1	o	c	x			PWM1 輸出接口
SEG13	o	a	S13M=1			LCD Segment 輸出
COM7	o	a	S13M=1			LED COM 輸出

表 7-4 PORT7 功能

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



7.6. 暫存器說明-PORT

"-"no use, "*"read/write, "w"write, "r"read, "r0"only read 0, "r1"only read 1, "w0"only write 0, "w1"only write 1 "\$"for event status, "."unimplemented bit, "x"unknown, "u"unchanged, "d"depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	* * * * *
024h	INTE1	-						E3IE	E2IE	0000 0000	uuuu uuuu	* * * * *
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	E0IF	.000 0000	.uuu uuuu	* * * * *
027h	INTF1	-						E3IF	E2IF	0000 0000	uuuu uuuu	* * * * *,r,r,*
037h	WDTCN	ENBZ	BZS	BZ[1:0]						0000 0000	uuuu \$000	-,*,*,*rw1,*,*,*
070h	PT1	PT1.7	PT1.6	PT1.5	PT1.4	PT1.3	PT1.2	PT1.1	PT1.0	xxxx xxxx	xxxx xxxx	* * * * *
071h	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	* * * * *
072h	PT1DA	-	-	-	-	-	DA1.2	-	-	0000 0000	uuuu uuuu	* * * * *
073h	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	* * * * *
074h	PT1M1	-	-	-	-	INTEG1[1:0]		INTEG0[1:0]		0000 0000	uuuu uuuu	* * * * *
075h	PT1M2	-	PM1.7[0]	-	PM1.6[0]	-	PM1.5[0]	-	PM1.4[0]	xxxx xxxx	xxxx xxxx	* * * * *
076h	PT1INT	INTEG7	INTEG6	INTEG5	INTEG4	INTEG3	INTEG2	-	-	0000 0000	uuuu uuuu	* * * * *
077h	PT2	-	-	-	-	-	-	PT2.1	PT2.0	0000 0000	uuuu uuuu	* * * * *
078h	TRISC2	-	-	-	-	-	-	TC2.1	TC2.0	0000 0000	uuuu uuuu	* * * * *
07Ah	PT2PU	-	-	-	-	-	-	PU2.1	PU2.0	0000 0000	uuuu uuuu	* * * * *
182h	LCD0	Display and GPIO data register 0								xxxx xxxx	uuuu uuuu	* * * * *
183h	LCD1	Display and GPIO data register 1								xxxx xxxx	uuuu uuuu	* * * * *
184h	LCD2	Display and GPIO data register 2								xxxx xxxx	uuuu uuuu	* * * * *
185h	LCD3	Display and GPIO data register 3								xxxx xxxx	uuuu uuuu	* * * * *
186h	LCD4	Display and GPIO data register 4								xxxx xxxx	uuuu uuuu	* * * * *
187h	LCD5	Display and GPIO data register 5								xxxx xxxx	uuuu uuuu	* * * * *

表 7-5 PORT 控制暫存器

INTE0/INTE1/INTF0/INTF1: 詳見 中斷,Interrupt 章節

WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述										
Bit7	ENBZ	蜂鳴器 BZ 啟用與關閉控制器 <0>關閉 <1>啟用										
Bit6	BZS	蜂鳴器 BZ 工作頻率選擇器 <0>LS_CK <1>LPC_CK										
Bit5~4	DBZ[1:0]	蜂鳴器輸出頻率控制器 <table border="1"> <thead> <tr> <th>DBZ[1:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>DBZ_CK ÷ 2</td> </tr> <tr> <td>01</td> <td>DBZ_CK ÷ 4</td> </tr> <tr> <td>10</td> <td>DBZ_CK ÷ 8</td> </tr> <tr> <td>11</td> <td>DBZ_CK ÷ 16</td> </tr> </tbody> </table>	DBZ[1:0]	Pre-scale	00	DBZ_CK ÷ 2	01	DBZ_CK ÷ 4	10	DBZ_CK ÷ 8	11	DBZ_CK ÷ 16
DBZ[1:0]	Pre-scale											
00	DBZ_CK ÷ 2											
01	DBZ_CK ÷ 4											
10	DBZ_CK ÷ 8											
11	DBZ_CK ÷ 16											

PT1: PT1 引腳狀態旗標與控制暫存器

位元	名稱	描述
Bit7~0	PT1.x	PT1.x 引腳的狀態旗標與控制器, 0 ≤ x ≤ 7

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

		PT1.x	當 TC1x 設置<0>	當 TC1x 設置<1>
		0	PT1.x 輸入為低電位(L)	PT1.x 輸出低電位(L)
		1	PT1.x 輸入為高電位(H)	PT1.x 輸出高電位(H)

TRISC1: PT1 引腳特性控制暫存器

位元	名稱	描述
Bit7~0	TC1.x	PT1.x 引腳輸出特性控制器， $0 \leq x \leq 7$ <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性

PT1DA: PT1 類比輸入控制暫存器

位元	名稱	描述
Bit7~0	DA1.2	PT1.2 類比輸入控制器 <0> 關閉 <1> 啟用

PT1PU: PT1 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit7~0	PU1.x	PT1.x 引腳上拉電阻控制器， $0 \leq x \leq 7$ <0>關閉 <1>啟用

PT1M1: 數位輸出模式選擇暫存器 1

位元	名稱	描述	
Bit3~2	INTEG1[1:0]	PT1.x 中斷信號產生條件 ($0 \leq x \leq 1$)	
Bit1~0	INTEG0[1:0]	INTEGx[1:0]	中斷信號產生條件
		00	下降緣 (1→0)
		01	上升緣 (0→1)
		10	電位轉態 (0→1 或 1→0)
		11	電位轉態 (0→1 或 1→0)

PT1M2: PT1 數位輸出模式選擇暫存器 2

位元	名稱	描述								
Bit6	PM1.7	PT1.x I/O 數位輸出模式 ($4 \leq x \leq 7$) 選擇器								
Bit4	PM1.6	<table border="1"> <tr> <td></td> <td>PM1.X</td> <td>1</td> <td>0</td> </tr> <tr> <td>PM1.X</td> <td></td> <td></td> <td></td> </tr> </table>		PM1.X	1	0	PM1.X			
	PM1.X		1	0						
PM1.X										
Bit2	PM1.5									
Bit0	PM1.4	PT1	4 TX(UART) $V_{OH/L}$							
			5 SDO(SPI) $V_{OH/L}$							

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

			6	SCK(SPI)	$V_{OH/L}$
			7	BZ/SDA(I ² C)	$V_{OH/L}$

PT1INT: I/O 中斷信號產生條件

位元	名稱	描述
Bit7~2	INTEGx	中斷信號產生條件 ($2 \leq x \leq 7$) <0> 下降緣 (1→0) <1> 上升緣 (0→1)

PT2: PT2 引腳狀態旗標與控制暫存器

位元	名稱	描述									
Bit1~0	PT2.x	PT2.x 引腳的狀態旗標與控制器， $0 \leq x \leq 1$ <table border="1"><thead><tr><th>PT2.x</th><th>當 TC2x 設置<0></th><th>當 TC2x 設置<1></th></tr></thead><tbody><tr><td>0</td><td>PT2.x 輸入為低電位(L)</td><td>PT2.x 輸出低電位(L)</td></tr><tr><td>1</td><td>PT2.x 輸入為高電位(H)</td><td>PT2.x 輸出高電位(H)</td></tr></tbody></table>	PT2.x	當 TC2x 設置<0>	當 TC2x 設置<1>	0	PT2.x 輸入為低電位(L)	PT2.x 輸出低電位(L)	1	PT2.x 輸入為高電位(H)	PT2.x 輸出高電位(H)
PT2.x	當 TC2x 設置<0>	當 TC2x 設置<1>									
0	PT2.x 輸入為低電位(L)	PT2.x 輸出低電位(L)									
1	PT2.x 輸入為高電位(H)	PT2.x 輸出高電位(H)									

TRISC2: PT2 引腳特性控制暫存器

位元	名稱	描述
Bit1~0	TC2.x	PT2.x 引腳輸出特性控制器， $0 \leq x \leq 1$ <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性

PT2PU: PT2 引腳上拉電阻控制暫存器

位元	名稱	描述
Bit1~0	PU2.x	PT2.x 引腳上拉電阻控制器， $0 \leq x \leq 1$ <0>關閉 <1>啟用

LCD0~LCD5: LED/LCD 字節資料暫存器詳見 LCD/LED 驅動器 章節

8. 低電壓檢測, Low Voltage Detect

低電壓檢測 LVD 具有偵測工作電壓或是外部輸入電壓的功能，其可以讓使用者準確的決定所監測的電壓在多低的電壓準位產生低電壓事件。

LVD 具有以下功能。

- ◆ VDD 工作電壓與外部輸入電壓偵測功能。
- ◆ 可設置十四段工作電壓的低電位檢測點。
- ◆ 簡易外部輸入電位比較功能。

LVD 相關暫存器摘要：

LVDCN PWRs[0], VLdX[3:0], LVDO[0]

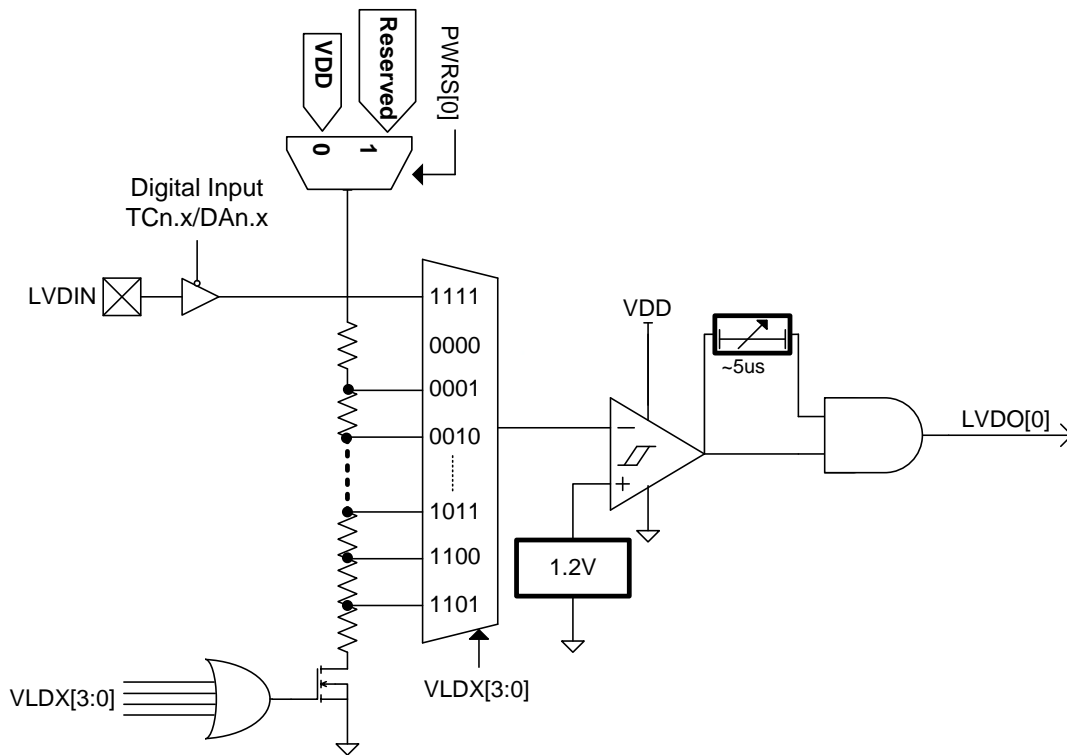


圖 8-1 看低電壓檢測方塊圖

8.1. 低電壓偵測使用說明

8.1.1. LVD 初始設置

設置監測電壓選擇器 VLdX[3:0]可以決定 LVD 偵測的電壓是由工作電壓分壓產生或是外部輸入引腳 LVDIN。

當 VLdX[3:0]設置為偵測工作電壓時，即可透過分壓電阻的匹配達到 14 段的監測的電壓點；若設置為外部輸入時，使用者可能需要設計電壓分壓電路產生適當的電壓信號後再由 LVDIN 引腳輸入至 LVD 比較器。

8.1.2. LVD 低電壓發生條件及事件記錄

LVD 偵測電壓的方式是透過內部比較器將監測的電壓信號與內部參考電壓進行比較，若偵測電壓比

參考電壓高，則比較器輸出 1 反之輸出 0。運作期間為了確保低電壓偵測動作正常必須參考穩定旗標 LVDO[0]的狀態，在每次變更 VLDX[3:0]的設置值後必須等待延遲時間 5 μ S，使線路達到穩定 LVDO[0]置<1>才可判斷低電壓反應旗標 LVD[0]。反之，若 LVDO[0]置<0>則所判斷的 LVD[0]可能是錯誤資訊。

8.1.3. LVD 啓用方式

當 VLDX[3:0]的設置不等於<0000>，LVD 即自動啓用。反之，VLDX[3:0]=<0000>則 LVD 自動關閉。

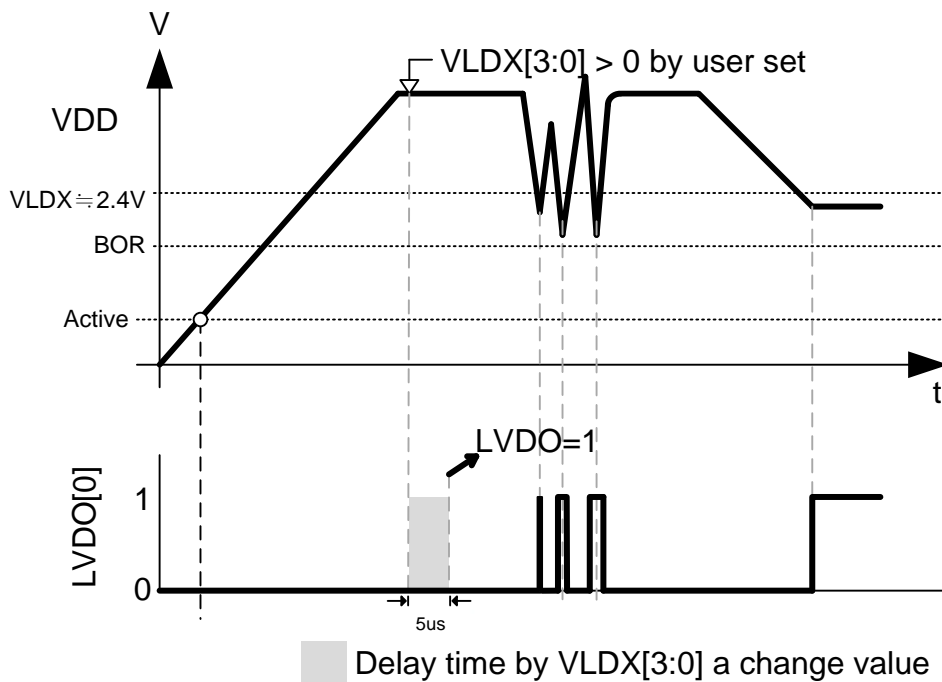


圖 8-2 LVD 時序圖

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



8.2. 暫存器說明-LVD

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
045h	LVDCN	-	-	PWRS	VLDX[3:0]				LVDO	0000 0000	uuuu uuuu	*,*,*,*,*,*

表 8-1 LVD 控制暫存器

PSTAT: 詳見 復位,RESET 章節

PT1/PT1DA/PT1PU: 詳見 輸入/輸出埠,I/O 章節

LVDCN: LVD 控制暫存器

位元	名稱	描述																																				
Bit5	PWRS	used to select which power source is monitored <0> VDD <1> Reserved																																				
Bit4~1	VLDX[3:0]	<p>監測電壓選擇器</p> <table border="1"> <thead> <tr> <th>VLDX[3:0]</th> <th>監測電壓</th> <th>VLDX[3:0]</th> <th>監測電壓</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>LVDOFF</td> <td>1000</td> <td>2.7V</td> </tr> <tr> <td>0001</td> <td>2.0V</td> <td>1001</td> <td>2.8V</td> </tr> <tr> <td>0010</td> <td>2.1V</td> <td>1010</td> <td>2.9V</td> </tr> <tr> <td>0011</td> <td>2.2V</td> <td>1011</td> <td>3.0V</td> </tr> <tr> <td>0100</td> <td>2.3V</td> <td>1100</td> <td>3.3V</td> </tr> <tr> <td>0101</td> <td>2.4V</td> <td>1101</td> <td>3.6V</td> </tr> <tr> <td>0110</td> <td>2.5V</td> <td>1110</td> <td>4.0V</td> </tr> <tr> <td>0111</td> <td>2.6V</td> <td>1111</td> <td>PT1.2(LVDIN)</td> </tr> </tbody> </table>	VLDX[3:0]	監測電壓	VLDX[3:0]	監測電壓	0000	LVDOFF	1000	2.7V	0001	2.0V	1001	2.8V	0010	2.1V	1010	2.9V	0011	2.2V	1011	3.0V	0100	2.3V	1100	3.3V	0101	2.4V	1101	3.6V	0110	2.5V	1110	4.0V	0111	2.6V	1111	PT1.2(LVDIN)
VLDX[3:0]	監測電壓	VLDX[3:0]	監測電壓																																			
0000	LVDOFF	1000	2.7V																																			
0001	2.0V	1001	2.8V																																			
0010	2.1V	1010	2.9V																																			
0011	2.2V	1011	3.0V																																			
0100	2.3V	1100	3.3V																																			
0101	2.4V	1101	3.6V																																			
0110	2.5V	1110	4.0V																																			
0111	2.6V	1111	PT1.2(LVDIN)																																			
Bit0	LVDO	<p>LVD output</p> <p>當 VLDX[3:0]=0001~1110 時候的狀態</p> <p><0> lower than detection voltage <1> higher than detection voltage</p> <p>當 VLDX[3:0]=1111=PT1.2(LVDIN)時候的狀態</p> <p><0> higher than detection voltage <1> lower than detection voltage</p>																																				

9. 看門狗, Watch Dog

看門狗 WDT 為顧名思義的為晶片的看守者，主要用於產生喚醒事件。

- ◆ 運行模式
 - 看門狗計數器溢位產生復位信號，重新啓動晶片
 - 可用軟體清歸零時器
- ◆ 休眠模式
 - 看門狗 WDT 關閉，無法使用
- ◆ 待機模式
 - 看門狗計數器溢位產生中斷事件，喚醒晶片

WDT 相關暫存器摘要：

INTE0 GIE[0], WDTIE[0]
INTF0 WDTIF[0]
PSTAT TO[0]
WDTCN ENWDT[0], DWDT[2:0]

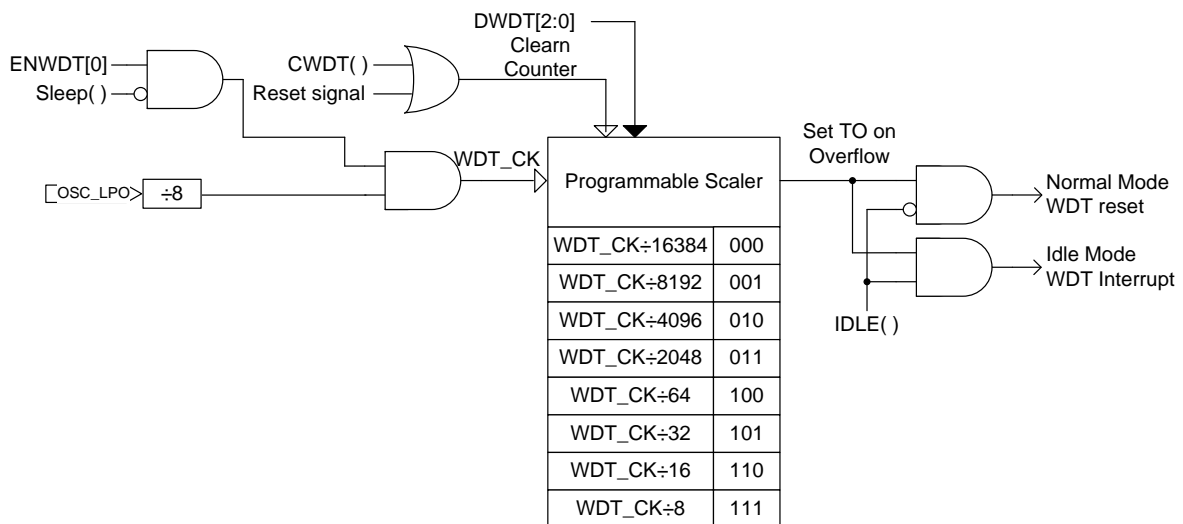


圖 9-1 看門狗方塊圖

9.1. WDT 使用說明

9.1.1. WDT 初始化設置

WDT計時控制器DWDT[2:0]可決定WDT計數器的工作頻率WDT_CK與溢位，計數器溢位後可產生WDT復位信號TO或中斷事件WDTIF²。

9.1.2. WDT 中斷事件服務

WDT 中斷事件只能操作在晶片處於待機模式，當 WDTIE[0]與 GIE[0]設置<1>時 WDT 計數器溢位後會產生中斷事件將 WDTIF[0]置<1>且程式計數器 PC 跳至中斷向量位置<0>x0004h。反之，WDTIE[0]與 GIE[0]設置<0>時不會產生任何中斷。

² WDT 使用內部時脈源 LPO，故可操作在晶片處於運行 Normal Mode 與待機 Idle Mode 模式。運行模式下可用軟體歸零計數器使之不會因計數終了而復位晶片，但在待機模式下則無法透過任何方式使 WDT 計時器歸零。

9.1.3. WDT 啓用

WDT 必須在晶片處於運行模式下啓用，即是將 WDT 啓用控制器 ENWDT[0]設置<1>以啓用 WDT。啓用後即無法用軟件再將 ENWDT[0]設置<0>，不論在運行模式或者待機模式都無法用軟件再將 ENWDT[0]設置<0>。DWDT[2:0]設定後，當發生 WDT 重置或中斷，DWDT 將會被清除為 000b，需要軟體重新再設定。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



9.2. WDT 控制暫存器列表與說明：

“-”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1												
“\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TBIE	TMAIE	ETIE	EOIE	0000 0000	0uuu uuuu	*** **
026h	INTF0	-	-	ADIF	WDTIF	TBIF	TMAIF	ETIF	EOIF	.000 0000	.uuu uuuu	*** **
02Ch	PSTAT			TO						\$000 \$00.	uu\$u u\$u.	rw0,rw0,rw0,rw0,rw0,rw0,-
037h	WDTCN					ENWDT			DWDT[2:0]	0000 0000	uuuu \$000	-.*** *rw1,***

表 9-1 WDT 相關暫存器

INTE0/INTF0: 詳見 中斷,Interrupt 章節

PSTAT[7:0]週邊狀態旗標暫存器

位元	名稱	描述
Bit5	TO	看門狗 WDT 運行模式計數溢位旗標 <0>未發生 WDT 計數溢位事件 <1>已發生 WDT 復位事件；清除需透過 BOR、RST 或指令

WDTCN[7:0]看門狗控制暫存器

位元	名稱	描述																		
Bit3	ENWDT[0]	WDT 計數器啓用與關閉控制器 <0> 關閉 <1> 啓用																		
Bit2~0	DWDT[2:0]	看門狗 WDT_CK 工作頻率選擇器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DWDT[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>WDT_CK ÷ 16384</td> </tr> <tr> <td>001</td> <td>WDT_CK ÷ 8192</td> </tr> <tr> <td>010</td> <td>WDT_CK ÷ 4096</td> </tr> <tr> <td>011</td> <td>WDT_CK ÷ 2048</td> </tr> <tr> <td>100</td> <td>WDT_CK ÷ 64</td> </tr> <tr> <td>101</td> <td>WDT_CK ÷ 32</td> </tr> <tr> <td>110</td> <td>WDT_CK ÷ 16</td> </tr> <tr> <td>111</td> <td>WDT_CK ÷ 8</td> </tr> </tbody> </table>	DWDT[2:0]	Pre-scale	000	WDT_CK ÷ 16384	001	WDT_CK ÷ 8192	010	WDT_CK ÷ 4096	011	WDT_CK ÷ 2048	100	WDT_CK ÷ 64	101	WDT_CK ÷ 32	110	WDT_CK ÷ 16	111	WDT_CK ÷ 8
DWDT[2:0]	Pre-scale																			
000	WDT_CK ÷ 16384																			
001	WDT_CK ÷ 8192																			
010	WDT_CK ÷ 4096																			
011	WDT_CK ÷ 2048																			
100	WDT_CK ÷ 64																			
101	WDT_CK ÷ 32																			
110	WDT_CK ÷ 16																			
111	WDT_CK ÷ 8																			

10. 計數器 A, Timer-A

計數器 A 為 8-bit 的設計架構，TMA 可工作於運行模式與待機模式。

- ◆ 遞增型計數器
- ◆ 四段溢位數值選擇
- ◆ 溢位產生中斷事件
- ◆ 可讀取計數器的值

TMA 暫存器摘要：

TMACN ENTMA[0], TMACL[0], TMACK[0], TMAS[0], DTMA[2:0]

TMAR TMAR[7:0]

INTE0 GIE, TMAIE

INTF0 TMAIF

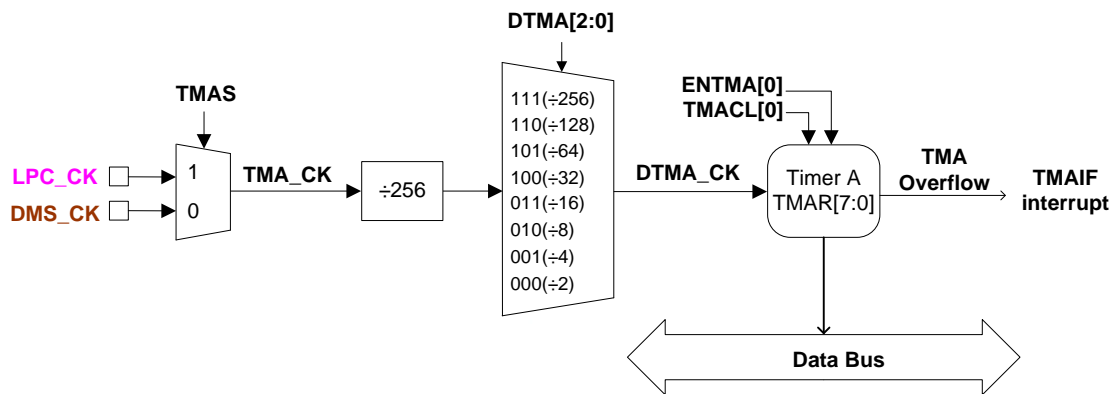


圖 10-1 計數器 A 方塊圖

- ◆ 操作說明：

設置 TMAS[0] 選擇 TMA_CK 的頻率，並經過預除頻器 256 降低頻率再輸入 DTMA 除頻器。

將 ENTMA[0] 設置 <1> 啟用 TMA；反之，設置 <0> 則關閉並清除 TMAR[7:0]。

DTMA[2:0] 計數條件成立產生中斷事件，並使得 TMAR[7:0] 累進加 1。

TMA 中斷事件 TMAIF[0] 必須在 TMAIE[0] 設置 <1> 且 GIE[0] 設置 <1> 才有中斷服務。

讀取 TMAR[7:0] 不會使得 TMA 計數器歸零。

使用者將 TMACL[0] 設置 <1> 清除 TMA 所有計數器後，TMACL[0] 自動置 <0>。

TMAR[7:0] 可讀取 TMA 累進計數器的數值，並可以以寫入動作清除 TMAR[7:0] 計數數值。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



10.1. 暫存器說明-TMA

“.”no use,“*”read/write,“w”write,“r”read,“r0”only read 0,“r1”only read 1,“w0”only write 0,“w1”only write 1 “\$”for event status,“.”unimplemented bit,“x”unknown,“u”unchanged,“d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	* * * * *
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	E0IF	.000 0000	.uuu uuuu	* * * * *
034h	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]		CUPS		0000 0000	uuuu uuuu	* * * * *
035h	OSCCN1		LCPS							0000 0000	uuuu uu.	* * * * *
036h	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0011	uuuu uu11	* * * * *,r
038h	TMACN	ENTMA	TMACL	TMAS	DTMA[2:0]		-	-		0000 00..	u0uu uu..	* ,rw1,*,*,*,r,-
039h	TMAR	TMA counter Register								0000 0000	uuuu uuuu	rw0,rw0,rw0,rw0,rw0,rw0,rw0

表 10-1 TMA 控制暫存器

INTE0/INTF0: 詳見 中斷,Interrupt 章節

OSCCN0/OSCCN1/OSCCN2:詳見 震盪器、時脈源與功耗管理章節

TMACN: 計數器 A 控制暫存器

位元	名稱	描述																				
Bit7	ENTMA	Timer-A 啟用控制器 <0> 關閉；計數器歸零 <1> 啟用																				
Bit6	TMACL	TMA 計數器歸零 <0>TMA 計數器歸零。 <1>TMA 計數。																				
Bit5	TMAS	TMA 工作頻率選擇器 <0>DMS_CK <1>LPC_CK																				
Bit4~2	DTMA[2:0]	啟用與關閉控制器 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>DTMA[2:0]</th> <th>頻率分配選擇器</th> <th>DTMA[2:0]</th> <th>頻率分配選擇器</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>TMA_CK ÷ 2</td> <td>100</td> <td>TMA_CK ÷ 32</td> </tr> <tr> <td>001</td> <td>TMA_CK ÷ 4</td> <td>101</td> <td>TMA_CK ÷ 64</td> </tr> <tr> <td>010</td> <td>TMA_CK ÷ 8</td> <td>110</td> <td>TMA_CK ÷ 128</td> </tr> <tr> <td>011</td> <td>TMA_CK ÷ 16</td> <td>111</td> <td>TMA_CK ÷ 256</td> </tr> </tbody> </table>	DTMA[2:0]	頻率分配選擇器	DTMA[2:0]	頻率分配選擇器	000	TMA_CK ÷ 2	100	TMA_CK ÷ 32	001	TMA_CK ÷ 4	101	TMA_CK ÷ 64	010	TMA_CK ÷ 8	110	TMA_CK ÷ 128	011	TMA_CK ÷ 16	111	TMA_CK ÷ 256
DTMA[2:0]	頻率分配選擇器	DTMA[2:0]	頻率分配選擇器																			
000	TMA_CK ÷ 2	100	TMA_CK ÷ 32																			
001	TMA_CK ÷ 4	101	TMA_CK ÷ 64																			
010	TMA_CK ÷ 8	110	TMA_CK ÷ 128																			
011	TMA_CK ÷ 16	111	TMA_CK ÷ 256																			

TMAR: TMA 的遞增型計數器，可讀取不可寫入。

11.16-bit 計數器 B, TMB (16-bit TimerB)

計數器 B (以下簡稱 TMB)，TMB 具有兩個 PWM 輸出，分別為 PWMA0/1。而每個 TMB 具有四種操作模式，每個模式的計數器皆具有特殊功能設計，以滿足不同的應用方式。

TMB 暫存器摘要：

INTE0	GIE, TMBIE
INTF0	TMBIF
OSCCN1	DTMB[1:0], TMBS
TB1Flag	PWM6A, PWM5A, PWM4A, PWM3A, PWM2A, PWM1A
TB1CN0	ENTB1, TB1M[1:0], TB1RT[1:0], TB1CL
TB1CN1	PA1IV, PWMA1[2:0], PA0IV, PWMA0[2:0]
TB1R	TB1RH[15:8], TB1RL[7:0]
TB1C0	TB1C0[15:8], TB1C0L[7:0]
TB1C1	TB1C1H[15:8], TB1C1L[7:0]
TB1C2	TB1C2H[15:8], TB1C2L[7:0]

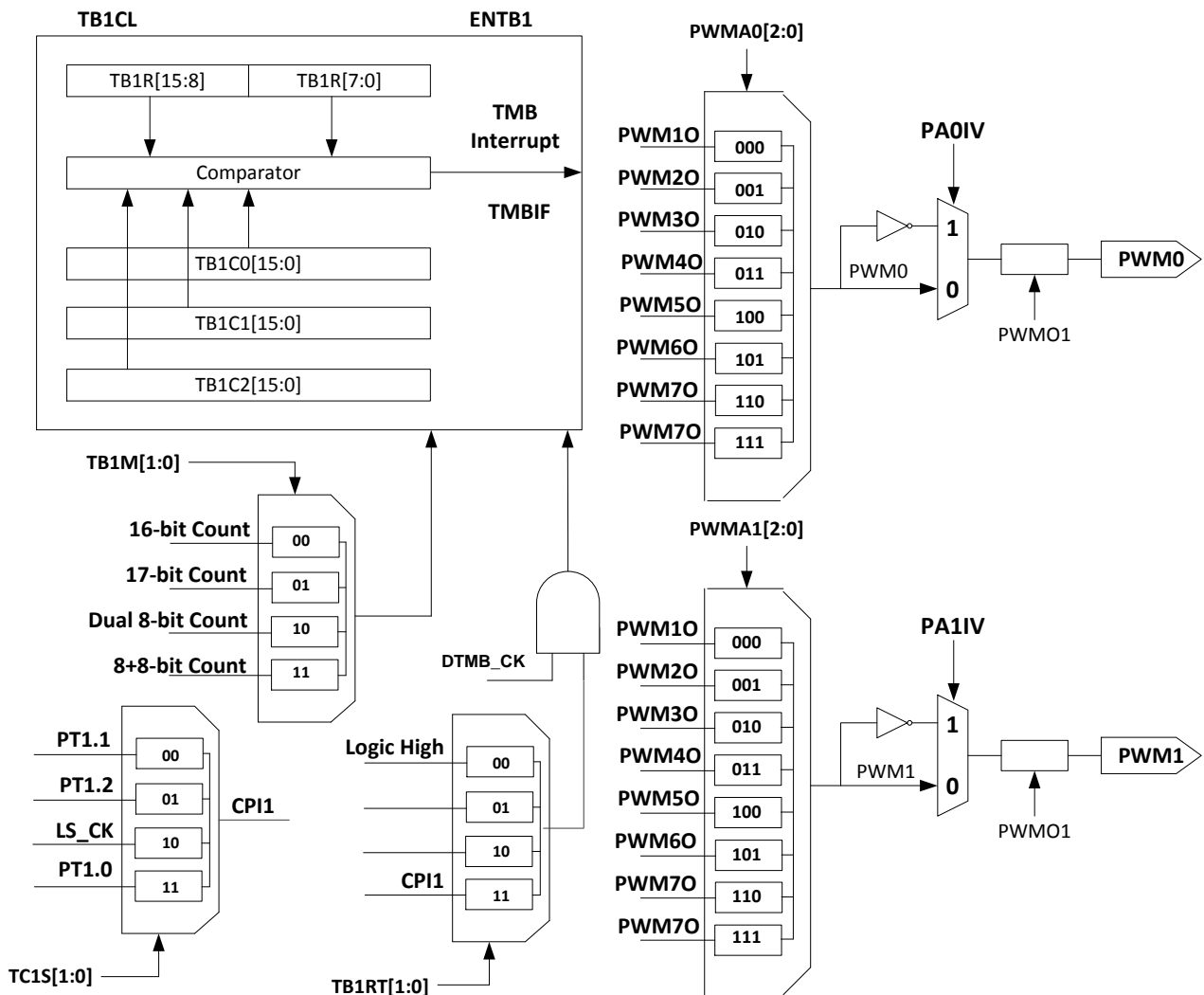


圖 11-1 TMB 計數器架構圖

- ◆ TMB 的計數暫存器分別為
 - 遞增/遞減式計數器 TB1R[15:0]
 - 溢位事件條件控制器 TB1C0[15:0]
 - PWMA 條件控制器 TB1C1[15:0]
 - PWMA 條件控制器 TB1C2[15:0]
 - 啓用控制器 ENTB1[0]
 - 模式控制器 TB1M[1:0]
 - 觸發控制器 TB1RT[1:0]
 - 歸零控制器 TB1CL[0]
 - PWM0 輸出波形選擇器 PWMA0[2:0]
 - PWM0 輸出反相控制器 PA0IV[0]
 - PWM1 輸出波形選擇器 PWMA1[2:0]
 - PWM1 輸出反相控制器 PA1IV[0]
 - 工作頻率源選擇器 TMBS[0]
 - 工作頻率預除頻器 DTMB[1:0]
- ◆ TMB 四種計數模式
 - 16-bit 計數
 - 17-bit 計數
 - 兩組 8-bit 計數
 - 8+8-bit 計數
- ◆ TMB 的系統功耗操作
 - 運行模式
 - 待機模式
 - 休眠模式
- ◆ TB1R[15:0]歸零重新計數條件
 - 讀取 TMB 相關暫存器，不會使得 TB1R[15:0]歸零重新計數
 - 寫入 TB1R[15:0](唯讀)、TB1C0[15:0]、TB1C1[15:0]與 TB1C2 [15:0]不會使得 TB1R[15:0]歸零重新計數
 - 寫入 TB1CN0 與 TB1CN1 控制暫存器不會使得 TB1R[15:0]歸零重新計數。
 - TB1R[15:0]採累進計數至大於 TB1C0[15:0]將使得 TB1R[15:0]歸零重新計數。
 - 使用者將 TB1CL[0]設置<1>清除 TB1R[15:0]計數器後，TB1CL[0]自動置<0>。

11.1. TMB 四種計數模式

計數器 B 的四種計數方式，可透過計數模式選擇器 TB1M[1:0]進行選擇。而每種計數模式具有不同的溢位與中斷事件方式，在此章節說明四種計數模式的操作方法。

另外，不同的計數模式與 PWM 條件選擇器搭配後可產生七種不同的 PWM 波形。在後續章節會逐一描述。

11.1.1. 16-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<00>使得 TMB 操作在 16-bit 計數模式下，在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時，產生溢位事件 TB1IF[0]並將 TB1R[15:0]歸零重新計數。

錯誤! 物件無法用編輯功能變數代碼來建立。

圖 11-2 16-bit 計數器波形與使用示意圖

- ◆ 16-bit 計數模式操作說明
 - 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
 - 寫入數據至 TB1C0[15:0]。
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用狀態 (Always Enable)，即循環計數。
 - 將 ENTB1[0]設置<1>以啓用計數器
 - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
 - 將 ENTB1[0]設置<0>以關閉計數器。

11.1.2. 17-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<01>使得 TMB 操作在 17-bit 計數模式下，在此模式下具有以下特性：

- ◆ TB1R[15:0]計數器的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[15:0]累進計數至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件 TB1IF[0]，並重新遞增計數。

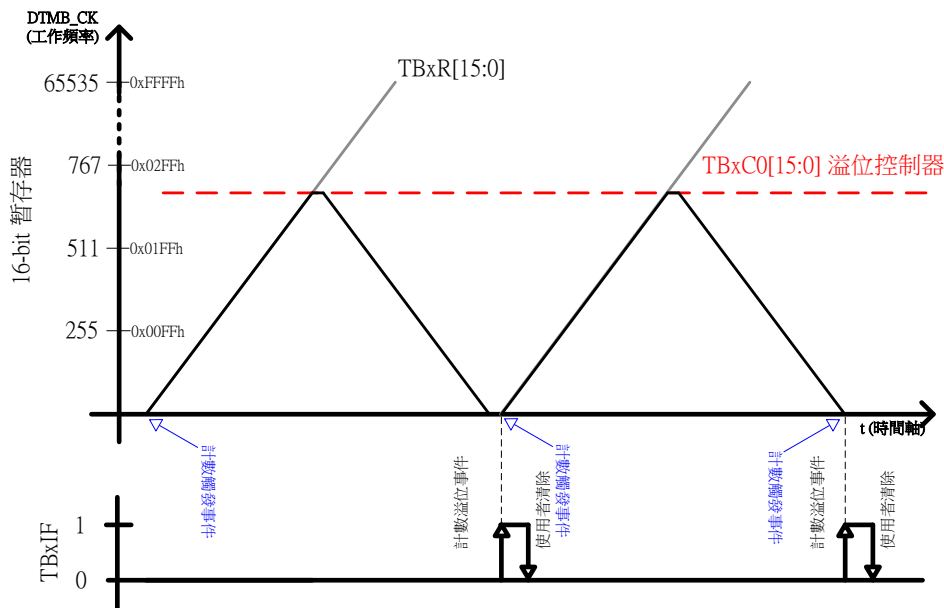


圖 11-3 17-bit 計數器波形與使用示意圖

- ◆ 17-bit 計數模式操作說明
 - 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
 - 寫入數據至 TB1C0[15:0]。
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用狀態 (Always Enable)，即循環計數。
 - 將 ENTB1[0]設置<1>以啓用計數器
 - 當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時延遲半個指令週期後改成遞減計數，且當遞減計數至 TB1R[15:0]為 0000h 則產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以重新計數，且 TB1CL[0]自動置<0>。
 - 將 ENTB1[0]設置<0>以關閉計數器。

11.1.3. 兩組 8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<10>使得 TMB 操作在兩組 8-bit 計數模式下，在此模式下具有以下特性：

- ◆ 兩個 8-bit 計數器 TB1R[7:0]與 TB1R[15:8]的計數開始可由 TB1RT[1:0]設置不同事件做同時觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並將 TB1R[7:0]歸零重新計數。
- ◆ TB1R[15:8]累進計數至等於 TB1C0[15:8]時產生溢位並將 TB1R[15:8]歸零重新計數。

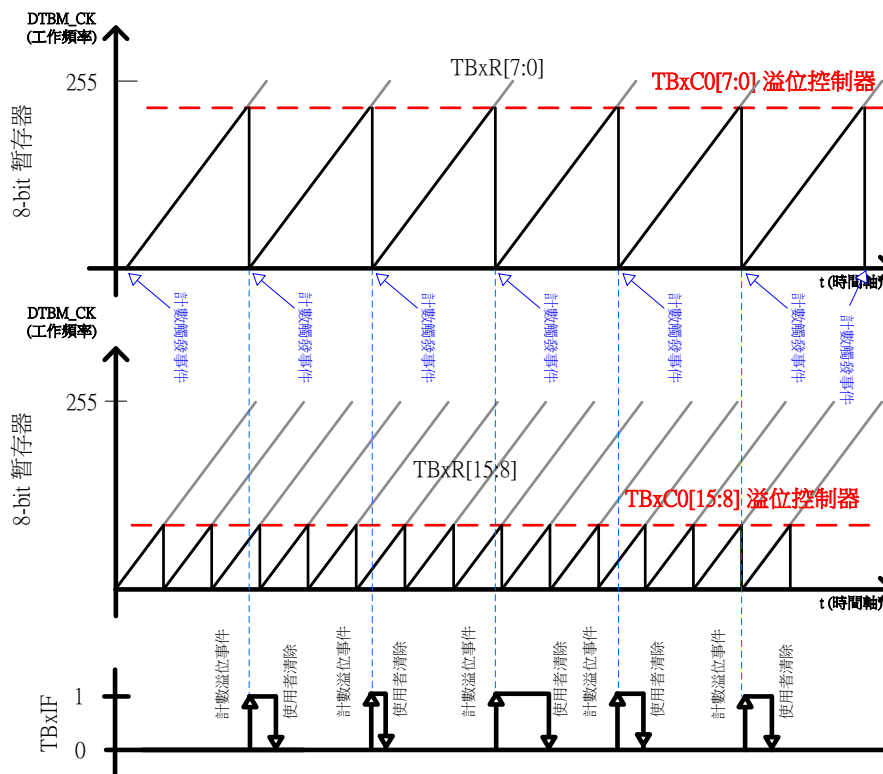


圖 11-4 兩組 8-bit 計數器波形與使用示意圖

- ◆ 兩組 8-bit 計數模式操作說明
 - 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
 - 分別寫入數據至 TB1C0[7:0]與 TB1C0[15:8]。
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用狀態 (Always Enable)，即循環計數。
 - 將 ENTB1[0]設置<1>以啓用計數器
 - 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時，產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
 - 當 TB1R[15:8]計數數值至等於 TB1C0[15:8]時，產生溢位並且 TB1R[15:8]歸零重新遞增計數。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



- 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數，且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

11.1.4. 8+8-bit 計數器

將計數模式選擇器 TB1M[1:0]設置<11>使得 TMB 操作在兩組 8+8-bit 計數模式下，在此模式下具有以下特性：

- ◆ 8+8-bit 計數器 TB1R[15:8]與 TB1R[7:0]與的計數開始可由 TB1RT[1:0]設置不同事件觸發。
- ◆ TB1R[7:0]累進計數至等於 TB1C0[7:0]時產生溢位事件 TB1IF[0]，並使得 TB1R[15:8]計數器累加 1 且 TB1R[7:0]歸零重新計數。

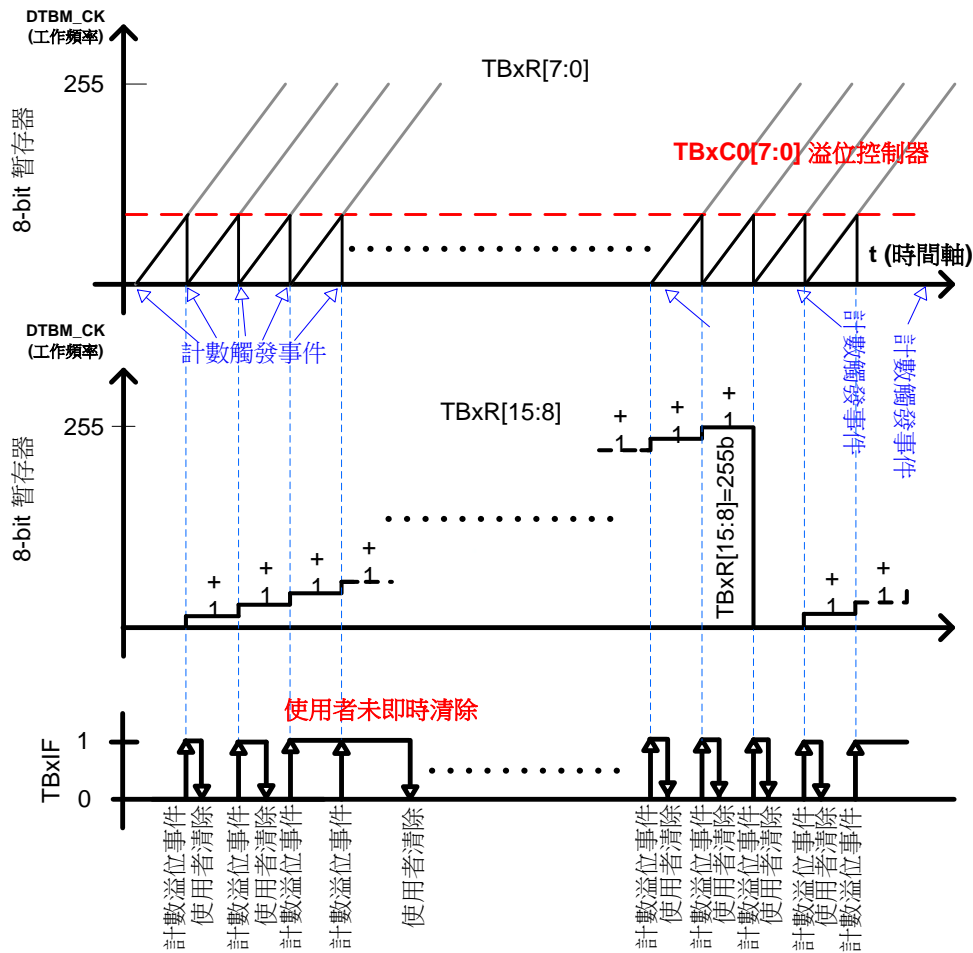


圖 11-5 8+8-bit 計數器波形與使用示意圖

- ◆ 8+8-bit 計數模式操作說明
 - 初始化
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
 - 寫入數據至 TB1C0[7:0]。
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用狀態 (Always Enable)，即循環計數。
 - 將 ENTB1[0]設置<1>以啓用計數器

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 當 TB1R[7:0]計數數值至等於 TB1C0[7:0]時，產生溢位事件使得 TB1IF[0]置<1>且 TB1R[15:8]計數器累加 1，此時 TB1IE[0]設置<1>則會產生中斷事件並歸零重新遞增計數。
- 當 TB1R[15:8]計數數值至等於 TB1R[15:8]=255b 時，再加 1 會使得 TB1R[15:8]歸零重新遞增計數。
- 計數過程，使用者可利用計數歸零控制器 TB1CL[0]設置<1>以使得 TB1R[7:0]與 TB1R[15:8]同時重新計數，且 TB1CL[0]自動置<0>。
- 將 ENTB1[0]設置<0>以關閉計數器。

11.2. PWM 脈衝寬度調變

當 TMB 不同的計數模式與脈衝寬度調變(簡稱 PWM)模式選擇器進行組合使用,可產生多種形式的 PWM 波形,其中 PWMA0/1 為實際可輸出之引腳。本章節介紹七種不同的使用方式予請使用者參考。

- ◆ TMB 與 PWM 輸出的關係與基本操作說明
- TMB1 控制 PWMA0 與 PWMA1 輸出
 - 由 PWM 模式選擇器 PWMA0[2:0]與 PWMA1[2:0],分別設置 PWMA0 與 PWMA1 輸出波形為 PWM1O~PWM7O 的其中一種。
 - 由波形狀態旗標 PWMA1[0]~PWMA6[0]可以分別讀到 PWM1O~PWM6O 為“H”或“L”狀態。
 - 透過 PWM 輸出反相器 PA0IV[0]與 PA1IV[0],可分別設置 PWMA0 與 PWMA1 實際輸出波形是否反相。
 - PWMA0 與 PWMA1 可分別由引腳 PT7.6(SEG12)與 PT7.7(SEG13)輸出。
- ◆ PWM 模式選擇器 PWMA0/1[2:0],可輸出 PWM1O~PWM7O 等波形。必須注意,當搭配不同 TMB 計數模式時 PWM1O~PWM7O 可輸出截然不同的波形,以下章節將以基本型態與常見應用描述。

11.2.1. PWM10 波形 (16-bit PWM)

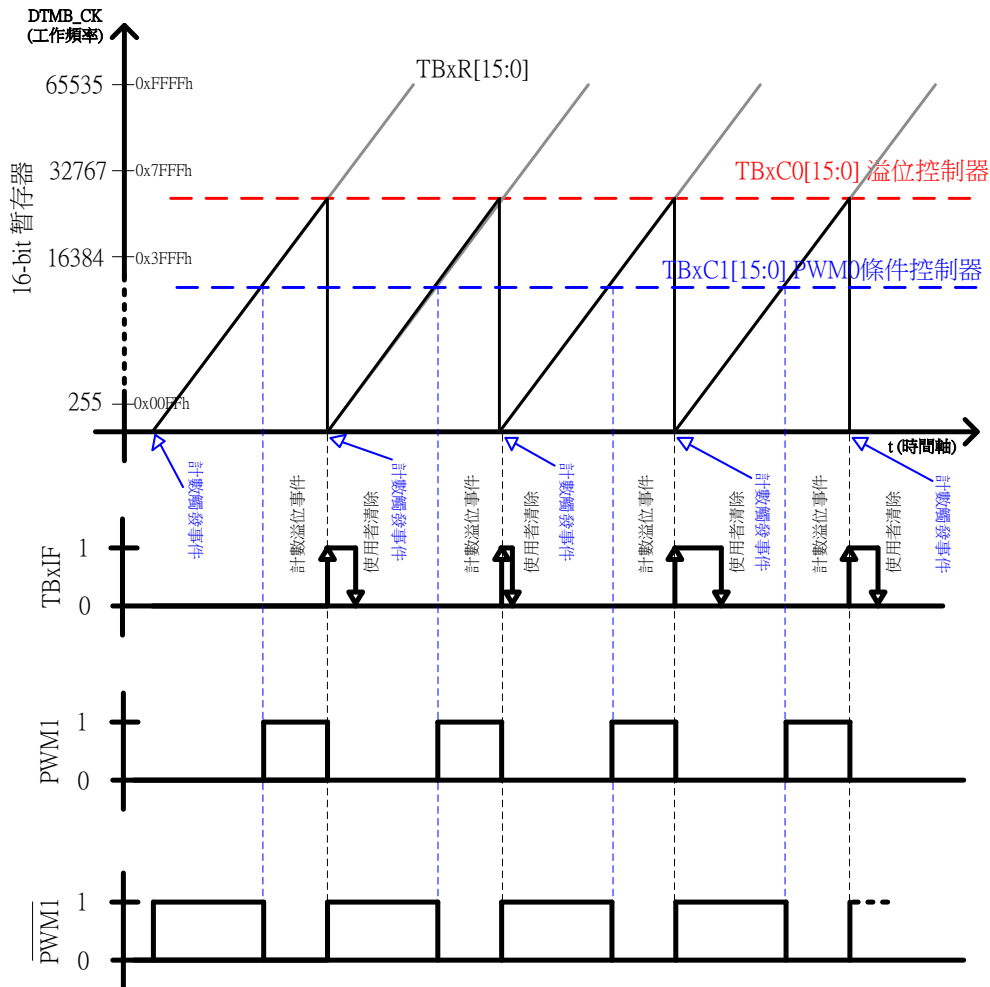


圖 11-6 PWM10 波形與使用示意圖

◆ PWM10 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<000>以輸出 PWM10 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為 Logic High。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啓用計數器。

■ 產生 PWM10 波形

- 當 TB1R[15:0]計數數值至等於 TB1C1[15:0]時，使得 PWM10 狀態由 0→1。
- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM10 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。

■ PWM 輸出控制

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
- 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
- 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM1O 頻率與工作週期計算公式：

$$\text{PWM1O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0}[15:0] + 1}$$

$$\text{PWM1O Duty Cycle} = \frac{(\text{TB1C0}[15:0] + 1) - \text{TB1C1}[15:0]}{\text{TB1C0}[15:0] + 1}$$

11.2.2. PWM2O 波形 (16-bit PWM)

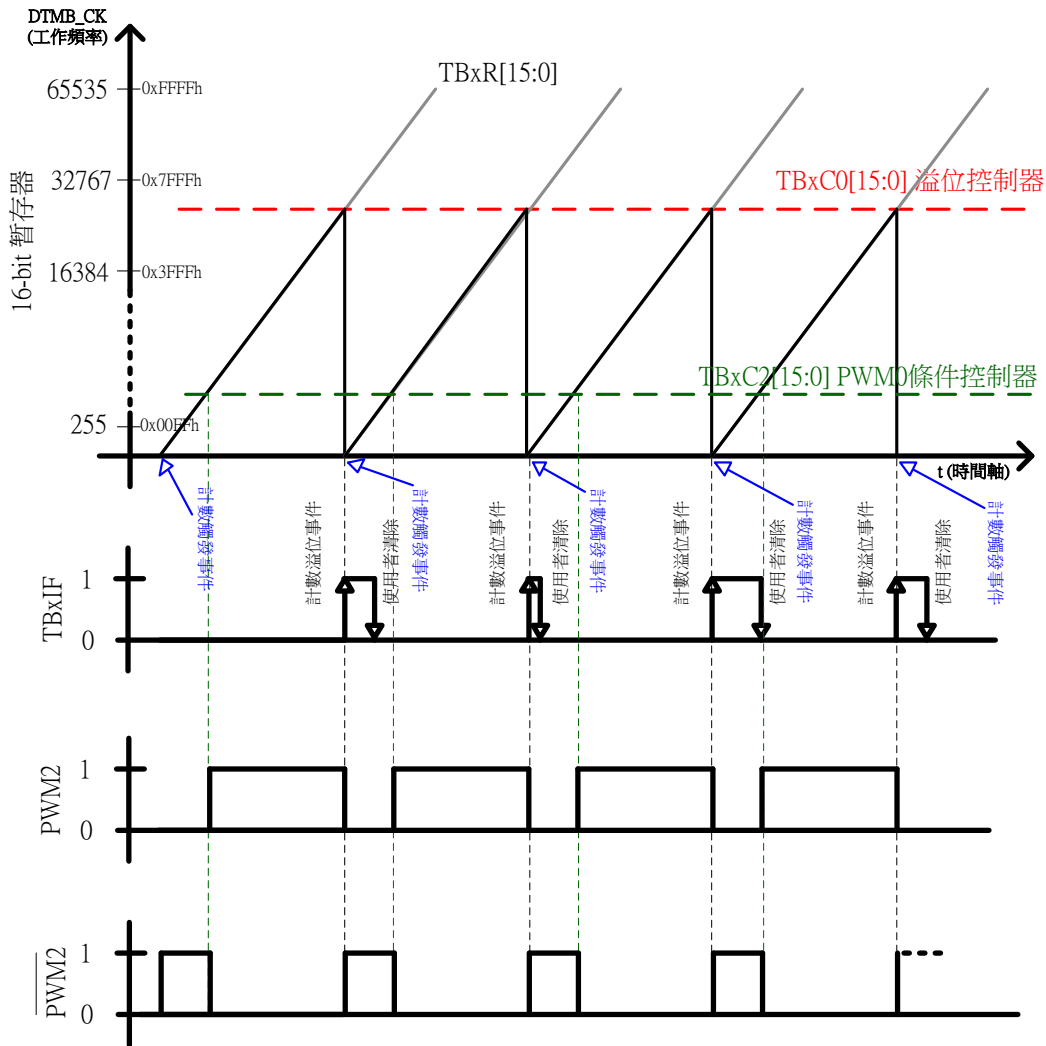


圖 11-7 PWM2O 波形與使用示意圖

◆ PWM2O 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0]設置<001>以輸出 PWM2O 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 將 ENTB1[0]設置<1>啓用計數器。

■ 產生 PWM2O 波形

- 當 TB1R[15:0]計數數值至等於 TB1C2[15:0]時，使得 PWM2O 狀態由 0→1。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM2O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM2O 頻率與工作週期計算公式：

$$\text{PWM2O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0}[15:0] + 1}$$

$$\text{PWM2O Duty Cycle} = \frac{(\text{TB1C0}[15:0] + 1) - \text{TB1C2}[15:0]}{\text{TB1C0}[15:0] + 1}$$

11.2.3. PWM3O 波形 (8-bit PWM)

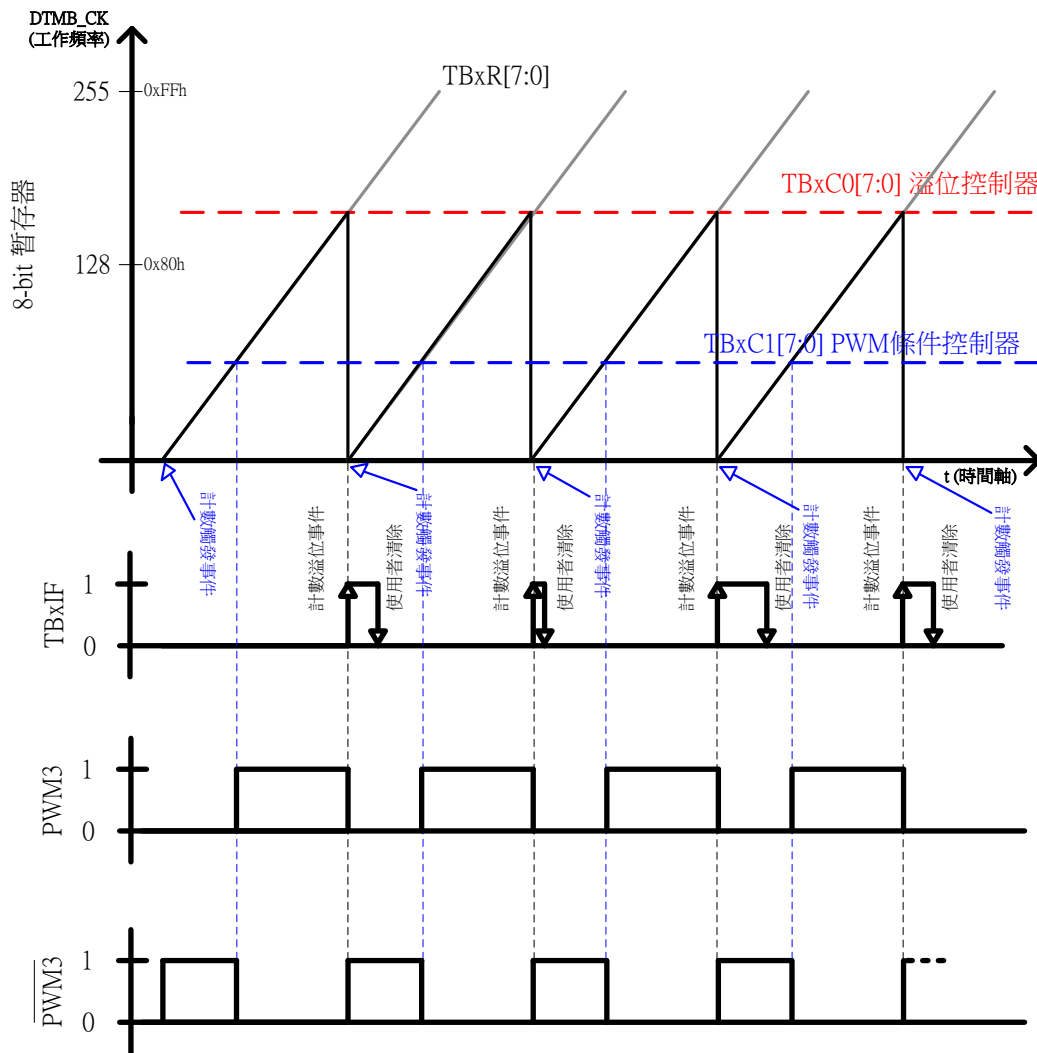


圖 11-8 PWM3O 波形與使用示意圖

- ◆ PWM3O 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
 - PWMA0/1[2:0]設置<010>以輸出 PWM3O 波形
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用 (Always Enable)，即循環計數。
 - 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
 - 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
 - 將 ENTB1[0]設置<1>啓用計數器。
- 產生 PWM3O 波形
 - 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM3O 狀態由 0→1。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM3O 狀態由 1→0；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM3O 頻率與工作週期計算公式：

$$\text{PWM3O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0L}[7:0] + 1}$$

$$\text{PWM3O Duty Cycle} = \frac{(\text{TB1C0L}[7:0] + 1) - \text{TB1C1L}[7:0]}{\text{TB1C0L}[7:0] + 1}$$

11.2.4. PWM4O 波形 (8-bit PWM)

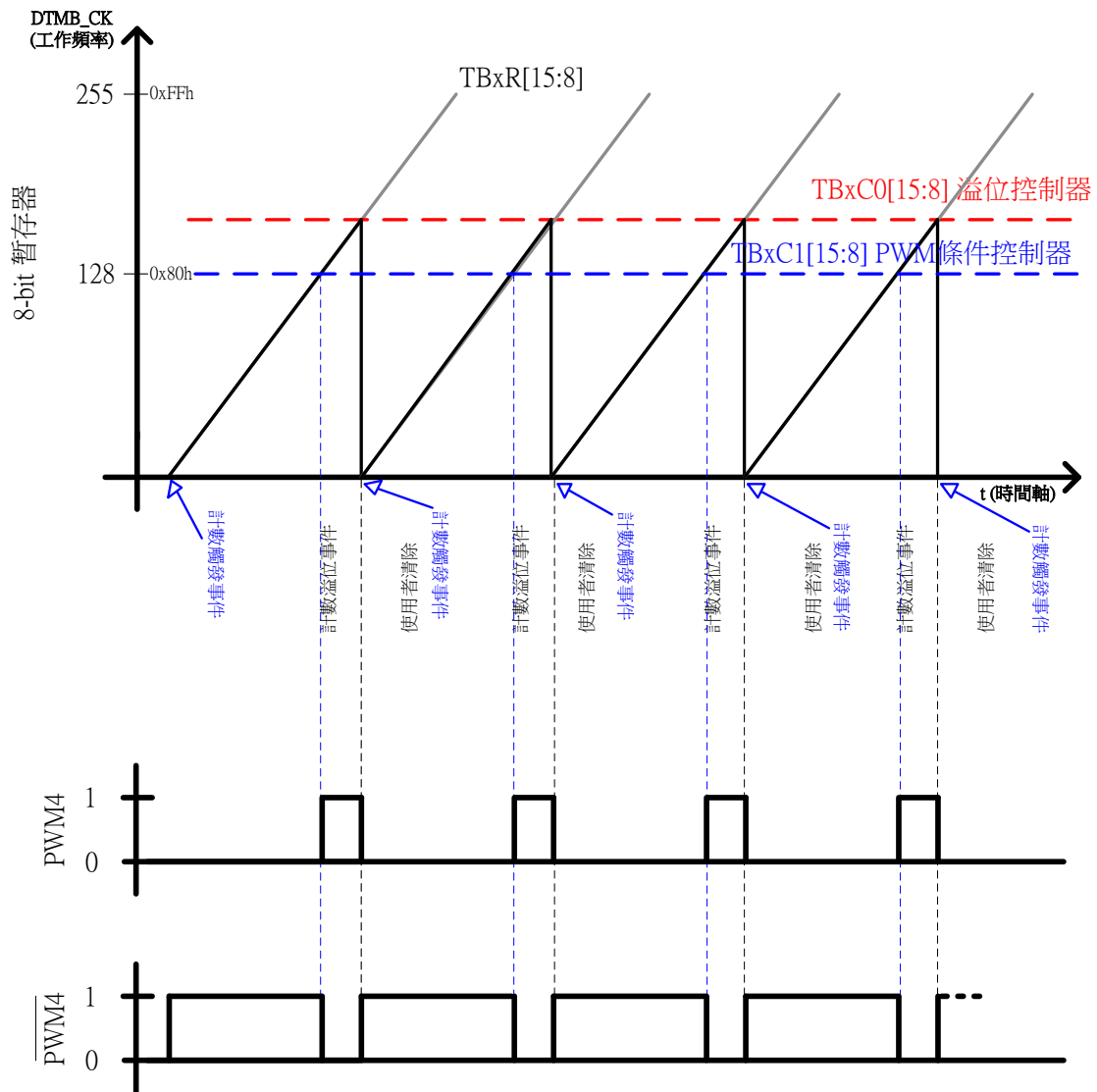


圖 11-9 PWM4O 波形與使用示意圖

- ◆ PWM4O 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<10>，將 TMB1 規劃為兩組 8-bit 計數器。
 - PWMA0/1[2:0]設置<011>以輸出 PWM4O 波形
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用 (Always Enable)，即循環計數。
 - 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。
 - 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
 - 將 ENTB1[0]設置<1>啓用計數器。
- 產生 PWM4O 波形
 - 當 TB1R[7:0]計數數值至等於 TB1C2L[7:0]時，使得 PWM4O 狀態由 0→1。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 當 TB1RL[7:0]再計數數值至等於 TB1C0H[15:8]時,使得 PWM4O 狀態由 1→0 並歸零重新遞增計數。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>, 開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>, 啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM4O 頻率與工作週期計算公式：

$$\text{PWM4O Frequency} = \frac{\text{DTMB_CK}}{\text{TB1C0H}[15:8] + 1}$$

$$\text{PWM4O Duty Cycle} = \frac{(\text{TB1C0H}[15:8] + 1) - \text{TB1C2L}[7:0]}{\text{TB1C0H}[15:8] + 1}$$

11.2.5. PWM50 波形 (8+8-bit PWM)

將 TMB 計數器設置在 8+8-bit 模式且 PWM 輸出波形選擇 PWM50，則可得到 8+8bit PWM 輸出。

8+8-bit PWM 由 TB1R[7:0]、TB1C0[7:0]、TB1C1[7:0]與 TB1C2[7:0]等控制暫存器以及內部數位電路組成。其中 TB1R[7:0]為累進計數器、TB1C0[7:0]為 PWM 頻率控制器、TB1C1[7:0]為 PWM 工作週期控制器、TB1C2[7:0]為 8+8-bit PWM 工作週期微調器。

8+8-bit PWM 工作週期微調器 TB1C2[7:0]設置與說明，如下表所示。

加權量	設置	TB1C2[7:0]							
		80h	40h	20h	10h	08h	04h	02h	01h
PWM 工作週期(duty cycle)微調		1/2	1/4	1/8	1/16	1/32	1/64	1/128	1/256
說明		2 次 TMB 溢位， $\frac{1}{2} N+1$ — $\frac{1}{2} N$	4 次 TMB 溢位， $\frac{1}{4} N+1$ — $\frac{1}{4} N$	8 次 TMB 溢位， $\frac{1}{8} N+1$ — $\frac{1}{8} N$	16 次 TMB 溢位， $\frac{1}{16} N+1$ — $\frac{1}{16} N$	32 次 TMB 溢位， $\frac{1}{32} N+1$ — $\frac{1}{32} N$	64 次 TMB 溢位， $\frac{1}{64} N+1$ — $\frac{1}{64} N$	128 次 TMB 溢位， $\frac{1}{128} N+1$ — $\frac{1}{128} N$	256 次 TMB 溢位， $\frac{1}{256} N+1$ — $\frac{1}{256} N$

表 11-1 工作週期微調器設置表

- ◆ 工作週期微調器 TB1C0[7:0]說明，其中 N 為工作週期的寬度 (註：N = TB1C0[7:0] - TB1C1[7:0])
- 基本型
 - TB1C2[7:0]設置 80h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 2 個輸出週期為一組的波形，其中 1 個輸出 N+1 另 1 個則為 N。
 - TB1C2[7:0]設置 40h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 4 個輸出週期為一組的波形，其中 2 個連續輸出 N+1 另 2 個則為 N。
 - TB1C2[7:0]設置 20h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形，其中 4 個連續輸出 N+1 另 4 個則為 N。
 - TB1C2[7:0]設置 10h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形，其中 8 個連續輸出 N+1 另 8 個則為 N。
 - TB1C2[7:0]設置 08h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形，其中 16 個連續輸出 N+1 另一個則為 N。
 - TB1C2[7:0]設置 04h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形，其中 32 個連續輸出 N+1 另一個則為 N。
 - TB1C2[7:0]設置 02h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形，其中 64 個連續輸出 N+1 另一個則為 N。
 - TB1C2[7:0]設置 01h，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形，其中 128 個連續輸出 N+1 另一個則為 N。

■ 邏輯運算 OR 疊合型

(僅以 $1/2+1/4, 1/2+1/8, -, 1/2+1/4+1/8+1/16+1/32+1/64+1/128, 1/2+1/4+1/8+1/16+1/32+1/64+1/256$ 說明與表示)

- TB1C2[7:0]設置 C0h($1/2+1/4$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 4 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 3 個則為 N。
- TB1C2[7:0]設置 A0h($1/2+1/8$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形，其中會有 2 個輸出 N+1 另 6 個則為 N。
- TB1C2[7:0]設置 90h($1/2+1/16$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形，其中會有 4 個輸出 N+1 另 12 個則為 N。
- TB1C2[7:0]設置 88h($1/2+1/32$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形，其中會有 8 個輸出 N+1 另 24 個則為 N。
- TB1C2[7:0]設置 84h($1/2+1/64$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形，其中會有 16 個輸出 N+1 另 40 個則為 N。
- TB1C2[7:0]設置 90h($1/2+1/128$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形，其中會有 32 個輸出 N+1 另 96 個則為 N。
- TB1C2[7:0]設置 90h($1/2+1/256$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形，其中會有 64 個輸出 N+1 另 192 個則為 N。
- TB1C2[7:0]設置 C0h($1/2+1/4+1/8$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 7 個則為 N。
- TB1C2[7:0]設置 C0h($1/2+1/4+1/8$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 8 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 7 個則為 N。
- TB1C2[7:0]設置 C0h($1/2+1/4+1/8+1/16$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 16 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 15 個則為 N。
- TB1C2[7:0]設置 C0h($1/2+1/4+1/8+1/16+1/32$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 32 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 31 個則為 N。
- TB1C2[7:0]設置 C0h($1/2+1/4+1/8+1/16+1/32+1/64$)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 64 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 63 個則為 N。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- TB1C2[7:0]設置 C0h(1/2+1/4+1/8+1/16+1/32+1/64+1/128)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 128 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 127 個則為 N。
 - TB1C2[7:0]設置 C0h(1/2+1/4+1/8+1/16+1/32+1/64+1/128+1/256)，使得 PWM 工作週期的波形發生 N+1 與 N 輸出。即是產生以 256 個輸出週期為一組的波形，其中會有 1 個輸出 N+1 另 255 個則為 N。
- ◆ 下錯誤! 找不到參照來源。、錯誤! 找不到參照來源。與錯誤! 找不到參照來源。部分列出 TB1C2[7:0]在不同設置下，8+8-bit PWM 波形變化以供使用者參考。

8+8bit PWM			TBN 溢位次數																		
型態	TBC2 [7:0]	邏輯運算	0	1	2	3	4	5	6	7	8	9	10	~	1	1	~	2	2	2	2
																2	2	~	5	5	5
基本波形	80h	1/2	N	N+1	N	N+1	N	N+1	N	N+1	N	N+1	N	~	N+1	N	~	N	N+1	N	N+1
	40h	1/4	N	N	N+1	N	N	N	N+1	N	N	N	N+1	~	N	N	~	N	N	N+1	N
	20h	1/8	N	N	N	N	N+1	N	N	N	N	N	N	~	N	N	~	N+1	N	N	N
	10h	1/16	N	N	N	N	N	N	N	N	N+1	N	N	~	N	N	~	N	N	N	N
	08h	1/32	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N
	04h	1/64	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N
	02h	1/128	N	N	N	N	N	N	N	N	N	N	N	~	N	N	~	N	N	N	N
	01h	1/256	N	N	N	N	N	N	N	N	N	N	N	~	N	N+1	~	N	N	N	N
邏輯運算疊何形	C0h	3/4	N	N+1	N+1	N+1	N	N+1	N+1	N+1	N	N+1	N+1	~	N+1	N	~	N	N+1	N+1	N+1
	A0h	5/8	N	N+1	N	N+1	N+1	N+1	N	N+1	N	N+1	N	~	N+1	N	~	N+1	N+1	N	N+1
	E0h	7/8	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	N+1	N	~	N+1	N	~	N+1	N+1	N+1	N+1
	F0h	15/16	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	~	N+1	N	~	N+1	N+1	N+1	N+1
	A1h	161/256	N	N+1	N	N+1	N+1	N+1	N	N+1	N	N+1	N	~	N+1	N+1	~	N+1	N+1	N	N+1
	F1h	241/256	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N	~	N+1	N+1	~	N+1	N+1	N+1	N+1
	FFh	255/256	N	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	N+1	~	N+1	N+1	~	N+1	N+1	N+1	N+1

表 11 -2 PWM50 輸出波形示意表

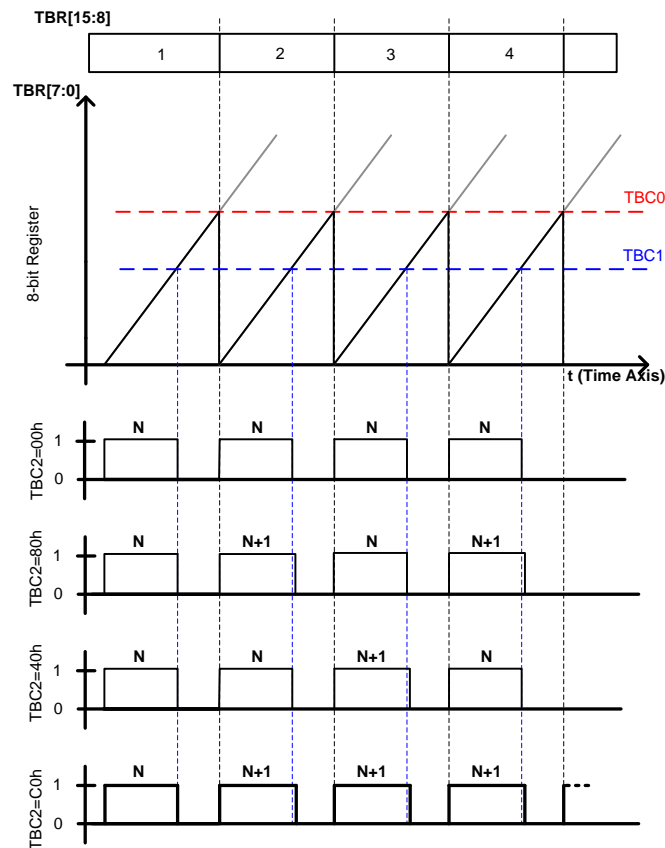


圖 11-10 PWM50 輸出波形示意圖 1

◆ PWM50 輸出操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
- TB1M[1:0]設置<11>，將 TMB1 規劃為 8+8-bit 計數器。
- PWMA0/1[2:0]設置<100>以輸出 PWM50 波形
- 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0L[7:0]，以決定 PWM 之頻率。
- 寫入數據至 TB1C1L[7:0]，以決定 PWM 之工作週期(Duty Cycle)。
- 寫入數據至 TB1C2L[7:0]，以決定 PWM 之工作週期(Duty Cycle)微調方式。
- 將 ENTB1[0]設置<1>啓用計數器。

■ 產生 PWM50 波形

- 當 TB1RL[7:0]計數數值至等於 TB1C1L[7:0]時，使得 PWM50 狀態由 0→1。
- 當 TB1RL[7:0]再計數數值至等於 TB1C0L[7:0]時，使得 PWM50 狀態由 1→0；
- 並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 此時，TB1C2L[7:0]所設置的數據，將使調整 PWM5O 輸出為 N+1 與 N。如錯誤！書籤的自我參照不正確。所描述，其中 $N = TB1C1[7:0] - TB1C0[7:0]$ 。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM5O 頻率與工作週期計算公式：

$$\text{PWM5O Frequency} = \frac{\text{DTMB_CK}}{\text{TBxC0}[7:0] + 1}$$

$$\text{PWM5O Duty Cycle} = \frac{(\text{TB1C0L}[7:0] + 1) - \text{TB1C1L}[7:0] + \text{TB1C2L}[7:0] / 256}{\text{TB1C0L}[7:0] + 1}$$

11.2.6. PWM6O 形 (兩個 16-bit PWM 波形)

將 TMB 計數器設置在 17-bit 模式且 PWM 輸出波形選擇 PWM6O 則可產生兩個 16-bit PWM 波形。

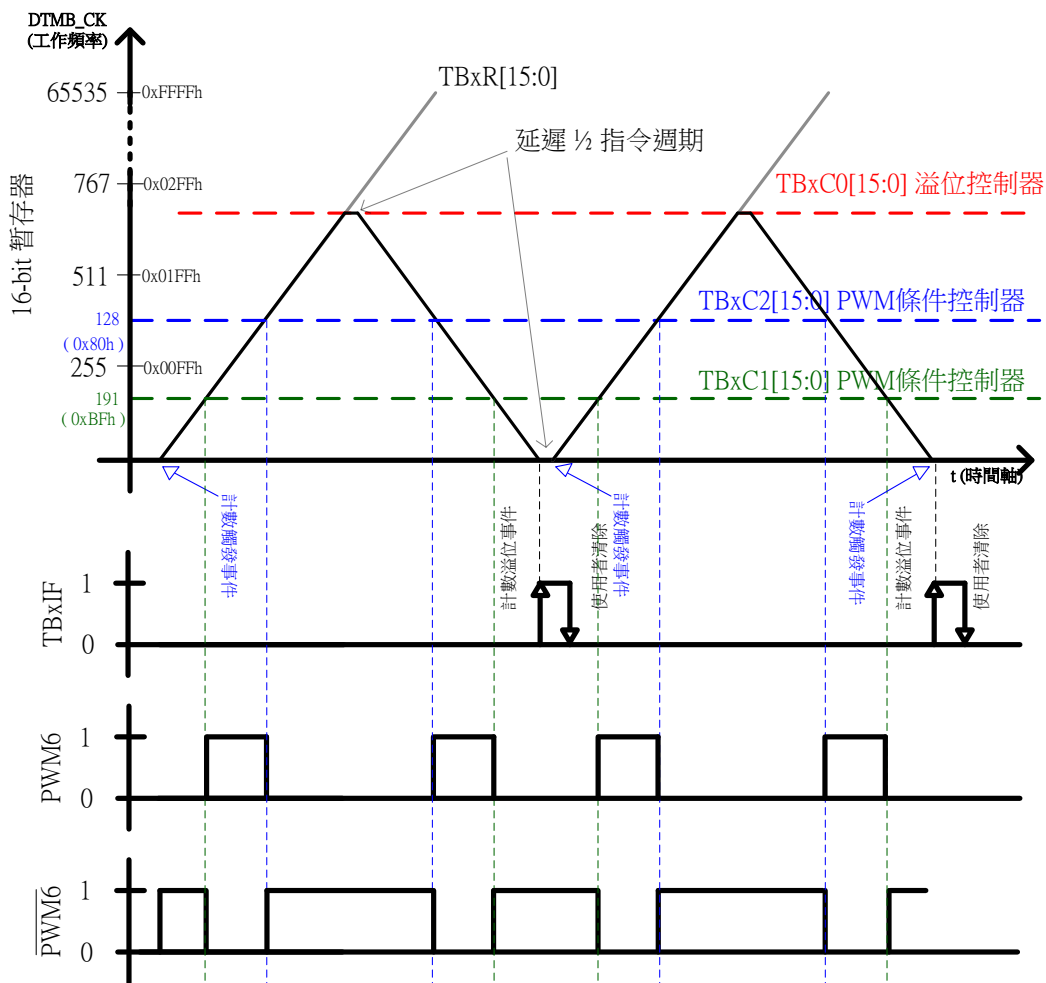


圖 11-11 PWM6O 形與使用示意圖

- ◆ 17-bit PWM 輸出操作說明
- 初始化 (PWM 頻率與工作週期設置)
 - 設置 TMBS[1:0]可選擇 TMB 的工作頻率源，設置 DTMB[1:0]以決定 TMB 工作頻率。
 - TB1M[1:0]設置<01>，將 TMB1 規劃為 17-bit 計數器。
 - PWMA0/1[2:0]設置<101>以輸出 PWM6O 波形
 - 將 TB1RT[1:0]設置<00>以選擇觸發計數信號為總是啓用 (Always Enable)，即循環計數。
 - 寫入數據至 TB1C0H[15:8]，以決定 PWM 之頻率。
 - 寫入數據至 TB1C1L[15:0]與 TB1C2[15:0]，以決定 PWM 之工作週期(Duty Cycle)。
 - 將 ENTB1[0]設置<1>啓用計數器。
- 產生雙波形 PWM6O 形
 - 第一波形條件

- ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 0→1。
- ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 1→0。
- ✓ 接著，當 TB1R[15:0]計數數值至等於 TB1C0[15:0]時，使得 TB1R[15:0]轉為遞減計數。
- 第二波形條件
- ✓ 當 TB1R[15:0]遞增計數數值至等於 TB1C2[15:0]時，使得 PWM6O 狀態由 0→1。
- ✓ 當 TB1R[15:0]再遞增計數數值至等於 TB1C1[15:0]時，使得 PWM6O 狀態由 1→0。
- ✓ 接著，當 TB1R[15:0]計數數值至等於 0x0000h 時產生溢位事件使得 TB1IF[0]置<1>歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM6O 率與工作週期計算由於產生的波形特殊，在此不描述。

11.2.7. PWM7O 波形 (16-bit PWM 波形)

將 TMB 計數器設置在 16-bit 模式且 PWM 輸出波形選擇 PWM7O，則可產生週期性的 PWM 波形。

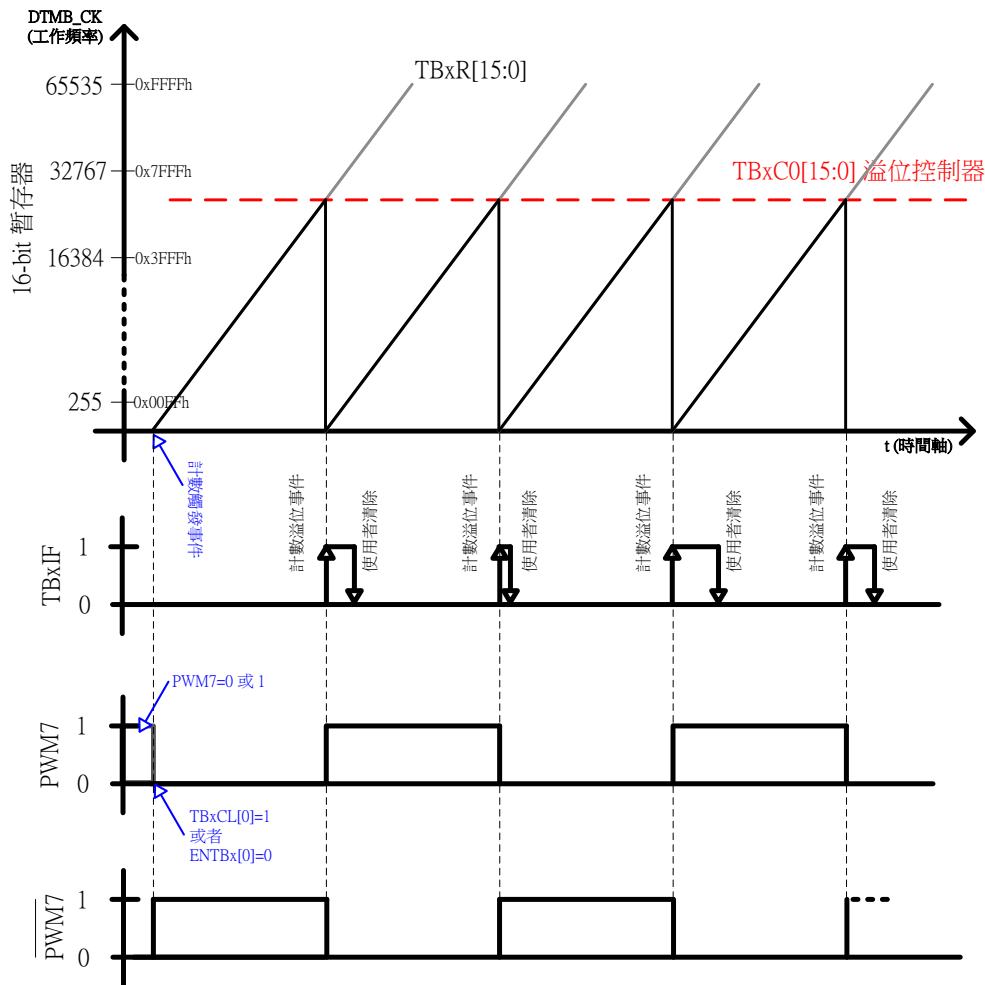


圖 11-12 PWM7O 波形與使用示意圖

◆ PWM7O 操作說明

■ 初始化 (PWM 頻率與工作週期設置)

- 設置 TMBS[1:0] 可選擇 TMB 的工作頻率源，設置 DTMB[1:0] 以決定 TMB 工作頻率。
- TB1M[1:0] 設置 <00>，將 TMB1 規劃為 16-bit 計數器。
- PWMA0/1[2:0] 設置 <111> 以輸出 PWM7O 波形
- 將 TB1RT[1:0] 設置 <00> 以選擇觸發計數信號為總是啟用 (Always Enable)，即循環計數。
- 寫入數據至 TB1C0[15:0]，以決定 PWM 之頻率。
- 將 ENTB1[0] 設置 <1> 啟用計數器。

■ 產生 PWM7O 波形

- TMB1 未啟用時 PWM7O 狀態未定，但當 ENTB1[0] 設置 <1> 或者 TB1CL[0] 設置 <1> 時，PWM7O 輸出 0 直至發生溢位事件後 PWM7O 轉態輸出 1 且於下次再發生溢位事件時轉態為 0，產生週期性波形。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- 當 TB1R[15:0]再計數數值至等於 TB1C0[15:0]時，使得 PWM7O 轉態；並產生溢位事件使得 TB1IF[0]置<1>並歸零重新遞增計數，此時 TB1IE[0]設置<1>則會產生中斷事件服務。
- PWM 輸出控制
 - 設置 PWMO1[0]設置<1>，開啓 PWM Mode。
 - 設置 SEG12_ENO/SEG13_ENO[0]設置<1>，啓用輸出功能
 - 設置 PA0/1IV[0]以決定引腳輸出波形是否反相。
- 將 ENTB1[0]設置<0>則關閉計數器與 PWM 輸出。
- PWM7O 頻率與工作週期計算公式：

$$\text{PWM7O Frequency} = \frac{\text{DTMB_CK}}{\text{TBxC0}[15:0] + 1} \div 2$$

$$\text{PWM7O Duty Cycle} = 50\%$$

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



11.3. TMB1 控制暫存器列表與說明：

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	*****
026h	INTF0	-				TB1IF				..00 0000	..uu uuuu	*****
034h	OSCCN0	OSCS[1:0]		DHS[1:0]		DMS[2:0]			CUPS	0000 0000	uuuu uuuu	*****
035h	OSCCN1		LCPS			DTMB[1:0]		TMBS		0000 0000	uuuu uu.	*****
036h	OSCCN2	DLCD[1:0]		ENXT	XTS[1:0]		HAOM[1:0]		ENHAO	0000 0011	uuuu uu11	*****r
02Ah	BSRCN	-	-	-	-	-	-	-	BSR[0]	... xxxx	... uuuu	-.-.-.***
04Eh	TB1Flag	-	-	PWM6A	PWM5A	PWM4A	PWM3A	PWM2A	PWM1A	..00 0000	..uu uuuu	-.-.r,r,r,r,r
04Fh	TB1CN0	ENTB1	TB1M[1:0]		TB1RT[1:0]		TB1CL	-	-	0000 0000	uuuu u0uu	*****rw1,*
050h	TB1CN1	PA1IV	PWMA1[2:0]			PA0IV	PWMA0[2:0]			0000 0000	uuuu uuuu	*****
051h	TB1RH	TimerB1 counter Register [15:8]					-	-		xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
052h	TB1RL	TimerB1 counter Register [7:0]								xxxx xxxx	uuuu uuuu	r,r,r,r,r,r,r,r
053h	TB1C0H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****
054h	TB1C0L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****
055h	TB1C1H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****
056h	TB1C1L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****
057h	TB1C2H	TimerB1 counter Condition Register [15:8]								xxxx xxxx	uuuu uuuu	*****
058h	TB1C2L	TimerB1 counter Condition Register [7:0]								xxxx xxxx	uuuu uuuu	*****
059h	TCCN0	-	TC1S[1:0]		-	-	-	-	-	0000 0000	uuuu uuuu	*****
180h	LCDCN1							PWMO1		0000 00..	uuuu uu..	*****
187h	LCD5		SEG13_ENO				SEG12_ENO			xxxx xxxx	uuuu uuuu	*****

表 11-3 TMB1/2/3 相關暫存器

BSRCN: 詳見 記憶體,Memory 章節

INTE0/INTF0: 詳見 中斷,Interrupt 章節

OSCCN0/OSCCN1/OSCCN2: 詳見 震盪器、時脈源與功耗管理章節

TB1Flag: 計數器 TMB1 產生 PWM 波形狀態旗標

位元	名稱	描述
Bit5~0	PWMxA	PWMx 波形狀態, $1 \leq x \leq 6$ <0> 低電位 L <1> 高電位 H

TB1CN0: 計數器 TMB1 控制暫存器

位元	名稱	描述
Bit7	ENTB1	啟用與關閉 TMB1 <0> 關閉。 <1> 啟用
Bit6~5	TB1M[1:0]	計數器 TMB1 操作模式 <00> 16-bit 計數器 <01> 17-bit 計數器 <10> 兩組 8-bit 計數器 <11> 8+8-bit 計數器

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



位元	名稱	描述
Bit4~3	TB1RT[1:0]	計數器 TMB1 計數觸發選擇器 <00> Logic High <11> CPI1
Bit2	TB1CL	TB1R 計數歸零控制器 <0> 計數不歸零。 <1> 計數歸零。(設置<1>有效，計數器歸零後自動置<0>)

TB1CN1: 計數器 TMB1 控制暫存器

位元	名稱	描述				
Bit7	PA1IV	引腳 PWMAx 波形輸出相位 ($0 \leq x \leq 1$) <0> 反相。 <1> 同相。				
Bit3	PA0IV					
Bit6~4	PWMA1[2:0]	引腳 PWMAx 波形輸出選擇器 ($0 \leq x \leq 1$)				
Bit2~0	PWMA0[2:0]		PWMAx[2:0]	輸出選擇器	PWMAx[2:0]	輸出選擇器
			000	PWM1O	100	PWM5O
			001	PWM2O	101	PWM6O
			010	PWM3O	110	PWM7O
011	PWM4O	111	PWM7O			

TB1R: TMB1 計數器

位元	名稱	描述
Bit15~8	TB1RH[7:0]	TMB1 計數器
Bit7~0	TB1RL[7:0]	

TB1C0: TMB1 溢位控制

位元	名稱	描述
Bit15~8	TB1C0RH[7:0]	TMB1 計數器溢位控制
Bit7~0	TB1C0RL[7:0]	

TB1C1: PWMA 條件控制 1

位元	名稱	描述
Bit15~8	TB1C1RH[7:0]	PWMA 條件控制 1
Bit7~0	TB1C1RL[7:0]	

TB1C2: PWMA 條件控制 2

位元	名稱	描述
Bit15~8	TB1C2RH[7:0]	PWMA 條件控制 2

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

位元	名稱	描述
Bit7~0	TB1C2RL[7:0]	

TCCN0: 計數器 TMC 控制暫存器

位元	名稱	描述
Bit6~5	TC1S[1:0]	計數器 TC1 事件輸入選擇器 <00> PT1.1 <01> PT1.2 <10> LS_CK <11> PT1.0

LCDCN1: LCD 控制暫存器 1

位元	名稱	描述
Bit1	PWMO1	PWM0/1 引腳輸出控制器 <0> 不輸出 <1> 輸出

LCD5: LED/LCD 字節資料暫存器 詳見 LCD/LED 驅動器 章節

位元	名稱	描述
Bit6	SEG13_ENO	PT7.7 引腳輸出特性控制器 <0> 關閉輸出功能 <1> 啓用輸出功能
Bit0	SEG12_ENO	PT7.6 引腳輸出特性控制器 <0> 關閉輸出功能 <1> 啓用輸出功能

12. 電源系統, Power System

電源系統 PWR 具備一個線性穩壓電源 VDDA 以及類比電路共地電源 ACM，其提供晶片類比週邊電路使用並可適當的用來驅動外部電路。

PWR 暫存器摘要：

PWRCN ENBGR, LDOC[2:0], LDOM[1:0], ENLDO

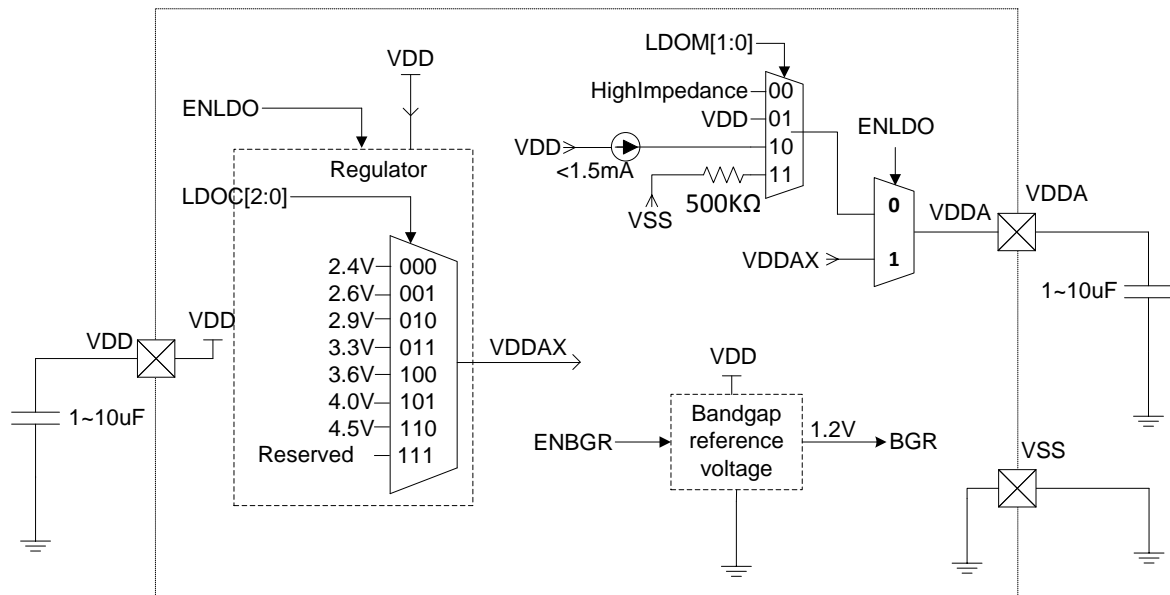


圖 12-1 Power System 方塊圖

12.1. VDDA 使用說明

12.1.1. VDDA 初始化設置：

穩壓選擇器 LDOC[2:0]可設置 VDDA 引腳輸出的電壓計可由 3.0V~4.5V，共有 7 段電壓。由於 VDDA 為一線性穩壓電源，使用時必須注意 VDD 工作電壓的電壓值是否低於 VDDA 輸出電壓的設定值以免造成不可預期的電路誤動作。

12.1.2. VDDA 使用外部偏壓：

VDDA 可採用外部輸入電壓設計，當使用者欲自行提供電壓源則必須由 VDDA 引腳外灌電壓方式輸入。採用此方式時必須關閉 VDDA，即 LDOM [1:0]設置 00。必須注意，此使用方式可能會影響類比電路的效能故需謹慎。

12.1.3. VDDA 啟用

ENLDO[0]設置<1>則會啟用 VDDA 穩壓器。啟動 VDDA 穩壓器須避免 SD18 處於啟用狀態，而且需要等到 VDDA 電壓穩定後才可以啟用 SD18。當外接 1uF(10uF)穩壓電容時約需要 500uS(5mS)的穩定時間。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



12.2. 暫存器說明-PWR

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1 “\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
033h	PWRCN	ENBGR	LDOC[2:0]			LDOM[0]	LDOM	ENLDO		0000 0000	uuuu u00u	*,*,*,*,wr0,wr0,*

表 12-1 PWR 暫存器

PWRCN: 電源系統控制暫存器

位元	名稱	描述																				
Bit7	ENBGR	內部參考電壓控制器 <0>關閉 <1>啟用，當開啓 ADC 及 TPS 時，必須先設為'1'，後再開啓。																				
Bit6~4	LDOC[2:0]	VDDAX 輸出電壓選擇器 當 ENLDO 為'1'時，此設定電壓才會輸出至 VDDA 接腳上。 <table border="1"> <thead> <tr> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> <th>LDOC[2:0]</th> <th>VDDAX 輸出電壓</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>2.4V</td> <td>100</td> <td>3.6V</td> </tr> <tr> <td>001</td> <td>2.6V</td> <td>101</td> <td>4.0V</td> </tr> <tr> <td>010</td> <td>2.9V</td> <td>110</td> <td>4.5V</td> </tr> <tr> <td>011</td> <td>3.3V</td> <td>111</td> <td>Reserved</td> </tr> </tbody> </table>	LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓	000	2.4V	100	3.6V	001	2.6V	101	4.0V	010	2.9V	110	4.5V	011	3.3V	111	Reserved
LDOC[2:0]	VDDAX 輸出電壓	LDOC[2:0]	VDDAX 輸出電壓																			
000	2.4V	100	3.6V																			
001	2.6V	101	4.0V																			
010	2.9V	110	4.5V																			
011	3.3V	111	Reserved																			
Bit3~2	LDOM[1:0]	VDDA 輸出選擇器 當 ENLDO 為'0'時，此設定才會輸出至 VDDA 接腳上。 <00> 關閉具高輸入阻抗模式 <01> 輸出 VDD 電壓 <10> Pull high to VDD by 1.5mA. (It is use to initial VDDA when a small current) <11> 輸出拉至 VSS(約 500K Ω)																				
Bit1	ENLDO	內部線性穩壓器控制器 <0>關閉 <1>啟用																				

13. 類比數位轉換器 SD18, $\Sigma\Delta$ ADC

SD18 為高解析度超取樣和差型類比數位轉換器(Over Sampling Sigma Delta Analog-to-Digital Converter)，具有 24 位元的輸出。其包含多功能的輸入多工器、輸入緩衝器(Input Buffer)與前置低雜訊放大器(PGA, Programmable Gain Amplifier)、 $\Sigma\Delta$ 調變器 ($\Sigma\Delta$ AD, Sigma Delta Modulator)、梳狀濾波器(Comb Filter)等 4 部分。

- ◆ 多功能的輸入多工器
 - 可切換選擇多組不同的輸入通道,單一晶片可做多種量測
 - 輸入通道可做短路, 消除 ADC 的零點偏移
 - 內置溫度感測電路輸出電壓
- ◆ $\Sigma\Delta$ 調變器
 - 可調整輸入電壓放大倍率, 倍率為 16 倍
 - 參考電壓的倍率為 1
 - 3 位元的直流輸入偏壓設定
- ◆ 梳狀濾波器
 - 可調整 OSR(Over Sampling Ratio)= 64~65536
 - 產生中斷事件

SD18 暫存器摘要：

AD1CN0	ENAD1, OSR[3:0], CMFR
AD1CN1	VREGN, PGAGN[1:0], ADGN[2:0]
AD1CN2	DCSET[3:0]
AD1CN3	INP[1:0], INN[1:0]
AD1CN4	VRH[0], INX[1:0], INIS
AD1CN5	ENTPS, TPSCH

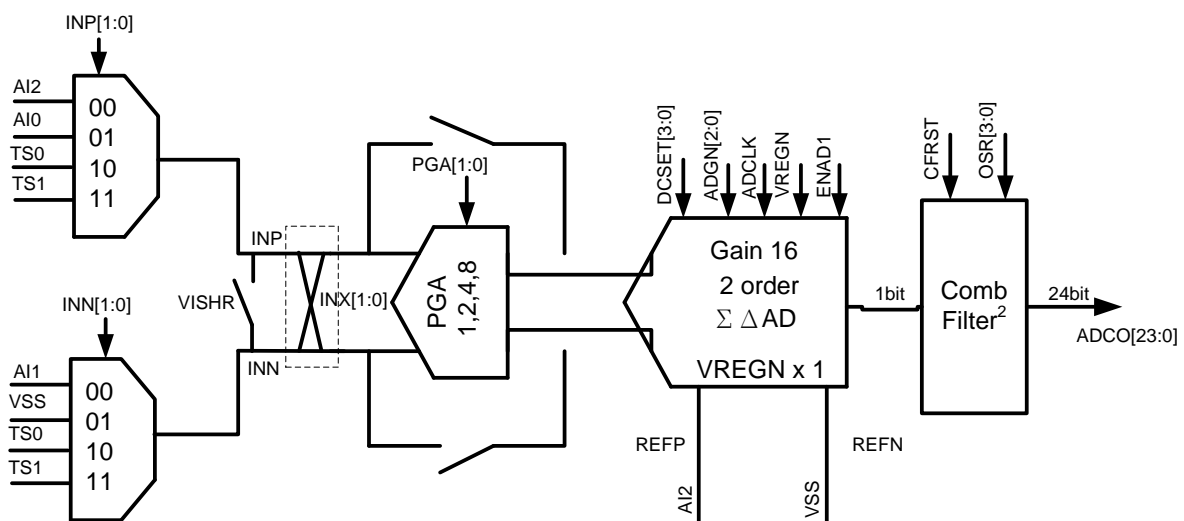


圖 13-1 SD18 方塊圖

13.1. SD18 使用說明

13.1.1. SD18 初始化設置

13.1.1.1. 工作頻率配置方式

SD18 的取樣頻率可經由取樣頻率選擇器 ADCCK[0]設置 SD18 的工作頻率由 DHS_CK 提供,其最高取樣頻率不可大於 500KHz。較快的取樣頻率可在相同的輸出速度下得到較好的解析度,但其輸入阻抗也會降低(參考: 13.2 類比通道輸入特性)。當 DHS_CK 頻率超過最大允許值時則必須透過取樣頻率預除頻器 DADC[1:0]進行頻率調整。

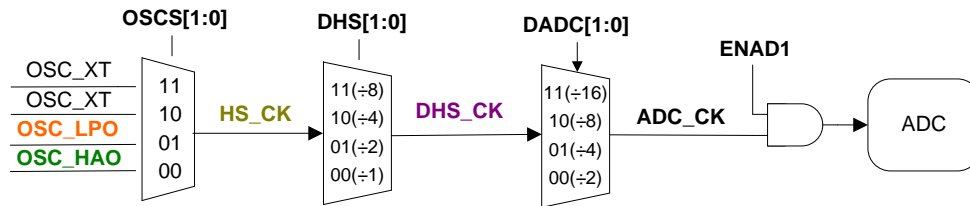


圖 13-2 SD18 工作頻率方塊圖

13.1.1.2. 多功能的輸入多工器配置方式

SD18 採用二階的 $\Sigma\Delta$ 調變器,其待測訊號可經由已下設置進行倍率及偏壓調整。

- ◆ 輸入信號經倍率調整器 ADGN[2:0]的設置,最大可達 16 倍的信號放大倍率,如表 13-2(a)。
- ◆ 輸入信號 SI_{\pm} 透過直流輸入偏壓調整器 DCSET[3:0],可調整輸入信號零點位置以增加量測範圍。偏壓方式採加權參考信號 VR_{\pm} 的倍率值,如表 13-2(b)。
- ◆ 信號測量時,需注意外部輸入信號阻抗與 ADC 匹配問題。詳細說明請參見 13.2 類比通道輸入特性。

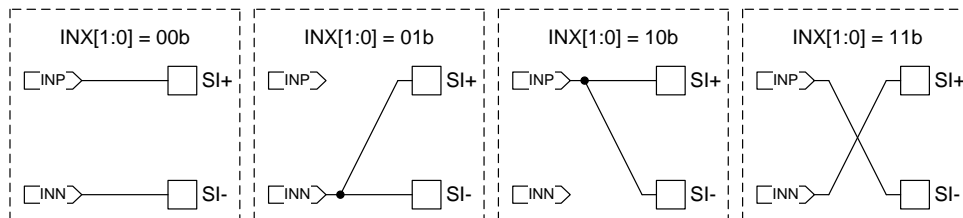


圖 13-3 INX 輸入信號轉置器四種組合方式

設置 輸入	ADGN[2:0]							
	000	001	010	011	100	101	110	111
AD Gain	-	-	-	-	-	-	x16	-

表 13-2 (a)ADGN[2:0]放大倍率配置表

設置 輸入	DCSET[3:0]							
	0000	0001	0010	0011	0100	0101	0110	0111
SI±	+0	+1/8 * Vref	+2/8 * Vref	+3/8 * Vref	+4/8 * Vref	+5/8 * Vref	+6/8 * Vref	+7/8 * Vref
設置 輸入	DCSET[3:0]							
	1000	1001	1010	1011	1100	1101	1110	1111
SI±	-0	-1/8 * Vref	-2/8 * Vref	-3/8 * Vref	-4/8 * Vref	-5/8 * Vref	-6/8 * Vref	-7/8 * Vref

單位：VR±

表 13-2 (b) SI±輸入信號加權參考電壓倍率一覽表

$\Sigma\Delta$ 調變器經前置 PGA 及調變器本身的倍率偏壓調整後，其等效的待測訊號 ΔSI_I 與等效的參考電壓 ΔVR_I 的計算公式分別如下：

式 13-1

$$\Delta SI_I = PGAGN \times ADGN \times \Delta SI \pm + (DCSET \times \Delta VR \pm)$$

式 13-2

$$\Delta VR_I = VREGN \times VR \pm$$

必須注意，為了使 $\Sigma\Delta$ 調變器輸出得到較高的解析度及線性度，故等效的待測訊號 ΔSI_I 建議操作在 $\Delta SI_I = \pm 0.9 \times \Delta VR_I$ 之間。

13.1.1.3. 梳狀濾波器 Comb Filter 設置方式

$\Sigma\Delta$ 調變器輸出 1-bit 資料至二階梳狀濾波器 Comb Filter，再由 Comb Filter 轉成 24-bit 的數值存放於 AD1[23:0]暫存器。AD1[23:0]資料的更新速率即為 SD18 的輸出速率，計算方式為 SD18 取樣頻率與 SD18 輸出速率頻率比值，SD18 輸出速率頻率又稱為 OSR (Over Sampling Ratio)。

所以 SD18 輸出速率為 $ADC_CK \div OSR$ ，而 OSR 數值可透過 OSR[3:0]設置以產生不同的 SD18 輸出轉換頻率，如表 13-2(c)。

設置 ADC_CK	OSR[3:0]										
	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010
500k	7	15	30	61	122	244	488	976	1953	3906	7812
250K	3	7	15	30	61	122	244	488	976	1953	3906
125K	1	3	7	15	30	61	122	244	488	976	1953

表 13-2 (c) SD18 超取樣頻率配置簡表

AD1[23:0]分別由 AD1H[7:0]、AD1M[7:0]及 AD1L[7:0]組成，其用於存放 Comb Filter 輸出的 24-bit 資料。Comb Filter 的數據格式組成分如表 13-3 所示。

+FSR/-FSR：正相與負相最大量測範圍

	等效待測訊號	AD1[23:0]	
		十六進制	二進制
兩極性輸出	ΔVR_I	7FFFF	0111 1111-1111 1111-1111
二補數格式	$\Delta VR_I \times \frac{1}{2^{19}}$	00001	0000-0000-0000-0000-0001

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

	0	00000	0000 0000-0000 0000-0000
	$-\Delta VR_I \times \frac{1}{2^{19}}$	80000	1000 0000-0000 0000-0000
	$-\Delta VR_I$	FFFFFF	1111 1111-1111 1111-1111

表 13-3 AD1[23:0]與輸入信號關係表

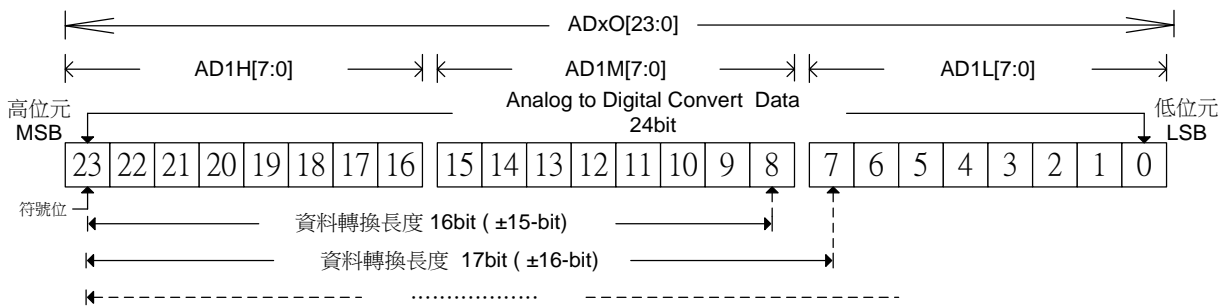


圖 13-4 AD1[23:0]解析度示意圖

13.2. 類比通道輸入特性

SD18 是使用切換式電容線路來進行類比訊號處理，當輸入緩衝器不使用時為了保證取樣電容的電壓可以得到正確的值，輸入信號的最大輸出阻抗必須受到限制，而且會與 SD18 的取樣頻率及信號倍率選擇有相互牽制的關係。

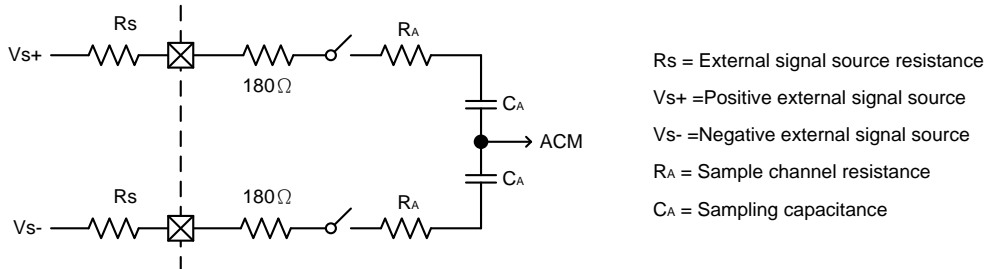


圖 13-5 AIx 輸入電容與阻抗模組

由圖 13-5 可知，當輸入信號不經緩衝器直接輸入時必須進一步考慮輸入信號內阻Rs與SD18 的取樣頻率ADC_CK及寄生電阻RA、電容CA的效應。相關的計算公式如下：

式 13-3

$$t_s > (R_s + R_A + 180\Omega) \times C_A \times [\ln(2^{\text{ENOB}} \times \text{Gain}) + 2]$$

t_s : SD18 最短取樣時間

ENOB : 期望得到 SD18 的有效位數

Gain : ($\Sigma\Delta$ AD Gain)

式 13-4

$$F_s = \frac{1}{2 \times t_s}$$

F_s : SD18 最短取樣頻率

由於SD18 組成包含PGA與 $\Sigma\Delta$ AD，此兩部分在設計上存在各自的RA與CA值，而最短取樣時間ts的計算是依直接與輸入信號匹配的部分來考量。

$\Sigma\Delta$ AD Gain	CA	RA
x1	0.5pF	10k ohm
x2	1pF	10k ohm
x4	2pF	10k ohm
x8	4pF	5k ohm

表 13-4(a) SD18 Gain與RA及CA關係表

VR Gain	CA	RA
X1	0.5pF	10 kohm

表 13-4(b) VR Gain與RA及CA關係表

SD18 主要應用是要量測低頻的訊號，但在真實世界裡待測訊號會含有許多高頻的雜訊，根據訊號取樣原理超過取樣頻率的高頻雜訊經過取樣後會產生零點飄移及低頻雜訊，進而造成量測的誤差。因此我們建議在晶片差動待測訊號及參考電壓端加上 10nF~100nF 的濾波電容以加強量測的準確性。

13.3. 絕對溫度感測器,TPS

絕對溫度感測器由二極體(BJT)組成，其電壓信號對溫度的變化為一通過 0K 曲線，其具以下特色

- ◆ 溫度傳感器在環境溫度為 0K時其輸出的電壓值 $V_{TPS@0K} = 0V$
- ◆ 透過測量方式可使得類比數位轉換器ADC的偏移電壓 ($V_{ADC-OFFSET}$) 與BJT之不對稱性 ($I_{S1} \neq I_{S2}$)自動抵銷。
- ◆ 校正溫度僅需單點校正。

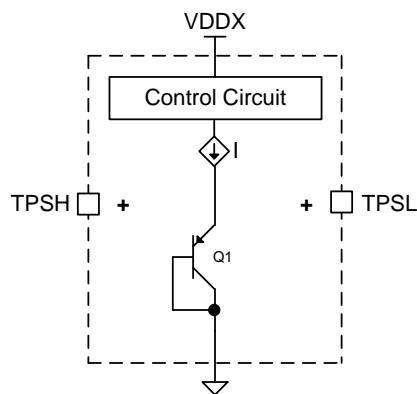


圖 13-6 絕對溫度感測器應用方塊圖

13.3.1. TPS 初始化設置與計算方式

SD18 啓用時，TPS 的功能隨即被自動啓用。

輸入信號選擇器INP[1:0]與INN[1:0]，設置INP=10b、INN=10b測量電壓信號 V_{TPS0} ，而設置INP=11b、INN=11b測量電壓信號 V_{TPS1} 。建議在做Chopper的Offset扣除時，TPSCH控制位元設置要不同，如量測 V_{TPS0} 時TPSCH=0b，則量測 V_{TPS1} 時TPSCH=1b。

在同一溫度 $T_A(^{\circ}C)$ 下，SD18 測量得到 V_{TPS0} 與 V_{TPS1} 的數值後，將兩數相加並取平均值即可求得在溫度 T_A 下測得TPS相對應的電壓值 $V_{TPS@T_A}$ 。

TPS的輸出電壓 V_{TPS} 對溫度變化為一線性曲線，故可推導得出其增益值 G_{TPS} (或稱斜率)。

式 13-5 TPS 增益公式

$$G_{TPS} = \frac{V_{TPS@T_A} - V_{TPS@0K}}{(273.15 + T_{offset} + T_A) - (0)} = \frac{V_{TPS@T_A}}{289.15 + T_A}$$

13.3.2. TPS 範例說明

- (1) 設定INP=10b=TS0、INN=10b=TS0、AD1CN5[TPSCH]=0b、AD1CN5[ENTPS]=1b，ADC量測得到一個數位碼 $V_{TPS0}Code$ 。
- (2) 設定INP=11b=TS1、INN=11b=TS1、AD1CN5[TPSCH]=1b、AD1CN5[ENTPS]=1b，ADC量測得到一個數位碼 $V_{TPS1}Code$ 。
- (3) 計算 $V_{TPS}Code = (V_{TPS0}Code + V_{TPS1}Code)/2$ ，此動作可消除Temperature Sensor的Offset。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

- (4) 假設在 25°C 校正一點，可得到 $V_{TPS}Code@25^{\circ}C$ 。因為 Temperature Sensor 本身有一位準偏移，所以會加入一偏移量，得到溫度的曲線斜率 G 如下：

$$G = \frac{V_{TPS}Code@25^{\circ}C}{25 + 273.15 + T_{OS}}, \text{ 其中 } T_{OS} \text{ 為偏移量，約為 } 32K。$$

- (5) 假設待測溫度為 $T_x^{\circ}C$ ，則可得到：

$$T_x = \frac{V_{TPS}Code@T_x^{\circ}C}{G} - [273.15 + T_{OS}] \quad ^{\circ}C$$

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



13.4. 暫存器說明-SD18

“-”no use, “r”read/write, “w”write, “r0”read, “r1”only read 1, “w0”only write 0, “w1”only write 1 “\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	EOIE	0000 0000	0uuu uuuu	*,*,*,*,*,*,*
026h	INTF0	-	-	ADIF	WDTIF	TB1IF	TMAIF	E1IF	EOIF	.000 0000	.uuu uuuu	*,*,*,*,*,*,*
033h	PWRCN	ENBGR	LDOC[2:0]			LDOM[0]	LDO	ENLDO	CSFON	0000 0000	uuuu u00u	*,*,*,*,*,wr0,wr0,*
03Ah	AD1H	ADC1 conversion high byte data register								.00 0000	.uu uuuu	*,*,*,*,*,*,*
03Bh	AD1M	ADC1 conversion middle byte data register								0000 0000	uuuu uuuu	*,*,*,*,*,*,*
03Ch	AD1L	ADC1 conversion low byte data register								0000 0000	uuuu uuuu	*,*,*,*,*,*,*
03Dh	AD1CN0	ENAD1	-	-	OSR[3:0]			CMFR	000. 0000	uuu. uuuu	*,*,*,*,*,*,*	
03Eh	AD1CN1	-	-	VREGN	PGAGN[1:0]		ADGN[2:0]		xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*	
03Fh	AD1CN2	-	-	-	DCSET[3:0]			xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*		
040h	AD1CN3	-	-	INP[1:0]		-	-	INN[1:0]		xxxx xxxx	uuuu uuuu	*,*,*,*,*,*,*
041h	AD1CN4	-	VRH[0]	-	-	INX[1:0]		-	INIS	0010 0000	uuuu uuuu	*,*,*,*,*,*,*
042h	AD1CN5	-	-	-	-	-	-	ENTPS	TPSCH	0000 0000	uuuu uuuu	*,*,*,*,*,*,*

表 13-5 SD18 暫存器

INTE0/INTF0: 詳見 *中斷, Interrupt* 章節

PWRCN: 詳見 *電源系統, Power System* 章節

AD1[23:0]類比數位轉換暫存器

AD1H[7:0] AD1 類比數位轉換資料暫存器

AD1M[7:0] AD1 類比數位轉換資料暫存器

AD1L[7:0] AD1 類比數位轉換資料暫存器

AD1CN0: SD18 控制暫存器 0

位元	名稱	描述																																				
Bit7	ENAD1	SD18 啟用控制器 <0>關閉 <1>啟用																																				
Bit4~1	OSR<3:0>	SD18 超取樣率除頻器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>OSR<3:0></th> <th>OSR</th> <th>OSR<3:0></th> <th>OSR</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>65536</td> <td>1000</td> <td>256</td> </tr> <tr> <td>0001</td> <td>32768</td> <td>1001</td> <td>128</td> </tr> <tr> <td>0010</td> <td>16384</td> <td>1010</td> <td>64</td> </tr> <tr> <td>0011</td> <td>8192</td> <td>1011</td> <td>65536</td> </tr> <tr> <td>0100</td> <td>4096</td> <td>1100</td> <td>65536</td> </tr> <tr> <td>0101</td> <td>2048</td> <td>1101</td> <td>65536</td> </tr> <tr> <td>0110</td> <td>1024</td> <td>1110</td> <td>65536</td> </tr> <tr> <td>0111</td> <td>512</td> <td>1111</td> <td>65536</td> </tr> </tbody> </table>	OSR<3:0>	OSR	OSR<3:0>	OSR	0000	65536	1000	256	0001	32768	1001	128	0010	16384	1010	64	0011	8192	1011	65536	0100	4096	1100	65536	0101	2048	1101	65536	0110	1024	1110	65536	0111	512	1111	65536
OSR<3:0>	OSR	OSR<3:0>	OSR																																			
0000	65536	1000	256																																			
0001	32768	1001	128																																			
0010	16384	1010	64																																			
0011	8192	1011	65536																																			
0100	4096	1100	65536																																			
0101	2048	1101	65536																																			
0110	1024	1110	65536																																			
0111	512	1111	65536																																			
Bit0	CMFR	Σ ADC 與梳狀濾波器復位控制器 <0> 不復位 <1> 復位；寫入動作即發生，而後自動回復成 0																																				

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

AD1CN1: SD18 控制暫存器 1

位元	名稱	描述																				
Bit5	VREGN	VR \pm 倍率調整器 <0> x1 <1> Reserved																				
Bit4~3	PGAGN	PGA 倍率調整器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PGAGN</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>x1</td> </tr> <tr> <td>01</td> <td>x2</td> </tr> <tr> <td>10</td> <td>x4</td> </tr> <tr> <td>11</td> <td>x8</td> </tr> </tbody> </table>	PGAGN	Gain	00	x1	01	x2	10	x4	11	x8										
PGAGN	Gain																					
00	x1																					
01	x2																					
10	x4																					
11	x8																					
Bit2~0	ADGN[2:0]	AD 倍率調整器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>ADGN[2:0]</th> <th>Gain</th> <th>ADGN[2:0]</th> <th>Gain</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>RSVD</td> <td>100</td> <td>RSVD</td> </tr> <tr> <td>001</td> <td>RSVD</td> <td>101</td> <td>RSVD</td> </tr> <tr> <td>010</td> <td>RSVD</td> <td>110</td> <td>x16</td> </tr> <tr> <td>011</td> <td>RSVD</td> <td>111</td> <td>RSVD</td> </tr> </tbody> </table>	ADGN[2:0]	Gain	ADGN[2:0]	Gain	000	RSVD	100	RSVD	001	RSVD	101	RSVD	010	RSVD	110	x16	011	RSVD	111	RSVD
ADGN[2:0]	Gain	ADGN[2:0]	Gain																			
000	RSVD	100	RSVD																			
001	RSVD	101	RSVD																			
010	RSVD	110	x16																			
011	RSVD	111	RSVD																			

AD1CN2: SD18 控制暫存器 2

位元	名稱	描述																																				
Bit3~0	DCSET[3:0]	SI \pm 偏壓調整器 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DCSET<3:0></th> <th>Offset</th> <th>DCSET<3:0></th> <th>Offset</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>+0*(REFP – REFN)</td> <td>1000</td> <td>-0*(REFP – REFN)</td> </tr> <tr> <td>0001</td> <td>+1/8*(REFP – REFN)</td> <td>1001</td> <td>-1/8*(REFP – REFN)</td> </tr> <tr> <td>0010</td> <td>+2/8*(REFP – REFN)</td> <td>1010</td> <td>-2/8*(REFP – REFN)</td> </tr> <tr> <td>0011</td> <td>+3/8*(REFP – REFN)</td> <td>1011</td> <td>-3/8*(REFP – REFN)</td> </tr> <tr> <td>0100</td> <td>+4/8*(REFP – REFN)</td> <td>1100</td> <td>-4/8*(REFP – REFN)</td> </tr> <tr> <td>0101</td> <td>+5/8*(REFP – REFN)</td> <td>1101</td> <td>-5/8*(REFP – REFN)</td> </tr> <tr> <td>0110</td> <td>+6/8*(REFP – REFN)</td> <td>1110</td> <td>-6/8*(REFP – REFN)</td> </tr> <tr> <td>0111</td> <td>+7/8*(REFP – REFN)</td> <td>1111</td> <td>-7/8*(REFP – REFN)</td> </tr> </tbody> </table>	DCSET<3:0>	Offset	DCSET<3:0>	Offset	0000	+0*(REFP – REFN)	1000	-0*(REFP – REFN)	0001	+1/8*(REFP – REFN)	1001	-1/8*(REFP – REFN)	0010	+2/8*(REFP – REFN)	1010	-2/8*(REFP – REFN)	0011	+3/8*(REFP – REFN)	1011	-3/8*(REFP – REFN)	0100	+4/8*(REFP – REFN)	1100	-4/8*(REFP – REFN)	0101	+5/8*(REFP – REFN)	1101	-5/8*(REFP – REFN)	0110	+6/8*(REFP – REFN)	1110	-6/8*(REFP – REFN)	0111	+7/8*(REFP – REFN)	1111	-7/8*(REFP – REFN)
DCSET<3:0>	Offset	DCSET<3:0>	Offset																																			
0000	+0*(REFP – REFN)	1000	-0*(REFP – REFN)																																			
0001	+1/8*(REFP – REFN)	1001	-1/8*(REFP – REFN)																																			
0010	+2/8*(REFP – REFN)	1010	-2/8*(REFP – REFN)																																			
0011	+3/8*(REFP – REFN)	1011	-3/8*(REFP – REFN)																																			
0100	+4/8*(REFP – REFN)	1100	-4/8*(REFP – REFN)																																			
0101	+5/8*(REFP – REFN)	1101	-5/8*(REFP – REFN)																																			
0110	+6/8*(REFP – REFN)	1110	-6/8*(REFP – REFN)																																			
0111	+7/8*(REFP – REFN)	1111	-7/8*(REFP – REFN)																																			

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

AD1CN3: SD18 控制暫存器 3

位元	名稱	描述										
Bit5~4	INP[1:0]	SI±“+”輸入信號選擇器										
		<table border="1"> <thead> <tr> <th>INP[1:0]</th> <th>ADC 輸入通道</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>AI2 (AI2 is analog input pad 2)</td> </tr> <tr> <td>01</td> <td>AI0 (AI0 is analog input pad 0)</td> </tr> <tr> <td>10</td> <td>TS0 (temperature sensor positive channel)</td> </tr> <tr> <td>11</td> <td>TS1 (temperature sensor negative channel)</td> </tr> </tbody> </table>	INP[1:0]	ADC 輸入通道	00	AI2 (AI2 is analog input pad 2)	01	AI0 (AI0 is analog input pad 0)	10	TS0 (temperature sensor positive channel)	11	TS1 (temperature sensor negative channel)
		INP[1:0]	ADC 輸入通道									
		00	AI2 (AI2 is analog input pad 2)									
		01	AI0 (AI0 is analog input pad 0)									
10	TS0 (temperature sensor positive channel)											
11	TS1 (temperature sensor negative channel)											
00	AI2 (AI2 is analog input pad 2)											
01	AI0 (AI0 is analog input pad 0)											
10	TS0 (temperature sensor positive channel)											
11	TS1 (temperature sensor negative channel)											
Bit1~0	INN[1:0]	SI±“-”輸入信號選擇器										
		<table border="1"> <thead> <tr> <th>INN[1:0]</th> <th>ADC 輸入通道</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>AI1 (AI1 is analog input pad 1)</td> </tr> <tr> <td>01</td> <td>VSS (VSS is short to analog ground)</td> </tr> <tr> <td>10</td> <td>TS0 (temperature sensor positive channel)</td> </tr> <tr> <td>11</td> <td>TS1 (temperature sensor negative channel)</td> </tr> </tbody> </table>	INN[1:0]	ADC 輸入通道	00	AI1 (AI1 is analog input pad 1)	01	VSS (VSS is short to analog ground)	10	TS0 (temperature sensor positive channel)	11	TS1 (temperature sensor negative channel)
		INN[1:0]	ADC 輸入通道									
		00	AI1 (AI1 is analog input pad 1)									
		01	VSS (VSS is short to analog ground)									
10	TS0 (temperature sensor positive channel)											
11	TS1 (temperature sensor negative channel)											
00	AI1 (AI1 is analog input pad 1)											
01	VSS (VSS is short to analog ground)											
10	TS0 (temperature sensor positive channel)											
11	TS1 (temperature sensor negative channel)											

AD1CN4: SD18 控制暫存器 4

位元	名稱	描述
Bit6	VRH	VR±“+”電壓信號選擇器 <0> AI2 (AI2 is analog input pad 2) <1> Reserved
Bit3~2	INX	SI±輸入信號轉置器 <11> INP→ADL, INN→ADH <10> INP 浮接, INP→ADH & ADH <01> INN→ADH & ADL, INP 浮接 <00> INP→ADH, INN→ADL
Bit0	INIS	SI±輸入信號短路控制器 <0> 未短路 <1> 短路

AD1CN5: SD18 控制暫存器 5

位元	名稱	描述
Bit1	ENTPS	內部 TPS 啟用控制 <0> 關閉 <1> 啟用，需設置相對的 ADC 網路
Bit0	TPSCH	TPS 輸出電壓反向控制 <0> 正常 <1> 反向

14. LCD/LED 驅動器

液晶驅動電路適用於 TN-LCD 與 STN-LCD 等製程的液晶顯示器，其具有以下特點：

- ◆ 內置倍壓電路(Regulated charge pump)
- ◆ 多段可調式驅動電壓準位
- ◆ 支援 4-duty, 1/3 bias 的 LCD 波形的操作方式
- ◆ 可選擇輸入時脈源與可規劃輸出頻率
- ◆ 具閃爍控制功能(Blinking capability)

LCD 暫存器摘要：

LCDCN1	ENLCP[0], LCDV[2:0], ENLB[0], SEL_PCLK[0], PWMO1
LCDCN2	S9_2MODE[1:0], S13M, S12M, S11M, S10M, LCDBL, LCI
LCD[47:0]	LCD0[7:0]~LCD5[7:0]

八個七段顯示驅動器

- ◆ 支援 LED 顯示控制寄存器，字型顯示方式相同於 LCD 驅動器
- ◆ 可選擇輸入時脈源與可規劃輸出頻率
- ◆ 具閃爍控制功能(Blinking capability)
- ◆ 共陰極或是共陽極驅動支援
- ◆ 支援 Non-Overlap 掃描方式

LED 暫存器摘要：

LCDCN2	S9_2MODE[1:0], S13M, S12M, S11M, S10M, LCDBL, LCI
LCD[63:0]	LCD0[7:0]~LCD7[7:0]

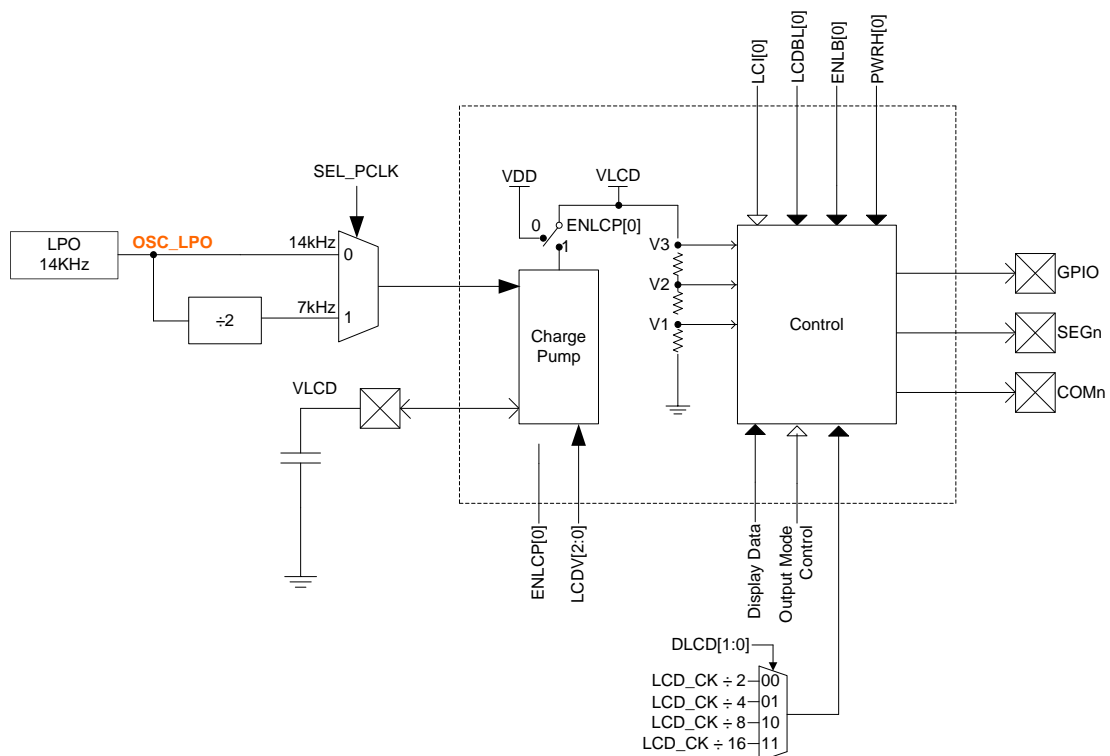


圖 14-1 LCD 方塊圖

14.1. LCD 使用說明

14.1.1. 工作頻率與輸出幀幅頻率設置

工作頻率來源由 LCDS 選擇，經工作頻率預除頻器 DLCD[1:0]除頻後提供適當的工作頻率予 LCD 輸出幀幅頻率。

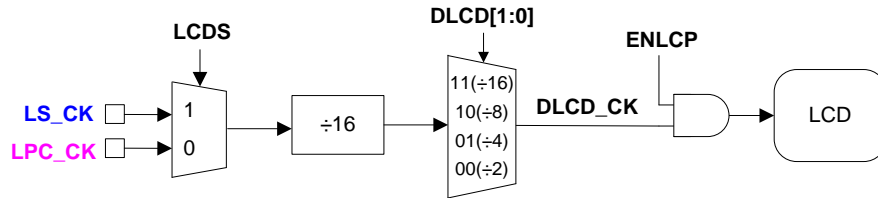


圖 14-2 LCD 工作頻率與幀頻率

14.1.2. 倍壓電路與 LCD 工作電壓設置

LCD 工作電壓源為 VLCD，其產生有兩種方式：

- 由外部輸入 VLCD 電壓源，必須將 ENLCP[0]設置<0> 關閉倍壓電路，然後由外部 VLCD 引腳灌入電壓以決定 LCD 工作電壓。使用外部輸入時，LCDV[2:0]的設置對 LCD 工作電壓不會產生任何影響。
 - ◆ 當推動尺寸或負載較大的 LCD 顯示器時，可將 LCD 輸出緩衝器 ENLB[0]設置<1>，啓用緩衝器以增加 LCD 的驅動能力。反之，ENLB[0]設置<0>則關閉緩衝器亦減少 LCD 的消耗電流。
- 由內部倍壓電路產生，將倍壓電路控制器 ENLCP[0]設置<1>，並配置倍壓電壓準位控制器 LCDV[2:0]即可產生 VLCD 電壓源供給 LCD，使其不隨晶片工作電壓的變化而影響顯示。
 - ◆ LCDV[2:0]可設置不同的功作電壓且必須在倍壓電路啓用時才有效，而倍壓電路可能會影響類比數位轉換器 SD18 在高解析度轉換的效能。
 - ◆ 使用內部倍壓電路產生 VLCD 電壓源時，LCD 緩衝器會由內部硬體線路自動啓用。

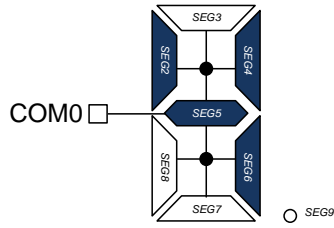
14.1.3. 閃爍設置

閃爍效果是讓 LCD 顯示由顯示狀態快速轉為全滅或再轉為顯示，此等循環過程只需透過字節閃爍控制器 LCDBL[0]設置<1>全滅或設置<0>顯示，即可達到快速顯示或全滅的狀態。故 LCDBL[0]設置<1>時，LCD 顯示器不會點亮任何字節。反之，LCDBL[0]設置<0>時，LCD 顯示器會依字節暫存器 LCD0[7:0]~LCD5[7:0]的設置來點亮。

14.1.4. LCD 字節暫存器

每一個字節暫存器 LCDn[7:0]控制兩個字節引腳 SEGn，而每個字節引腳具有 4-bit 控制位元 SEGn[3:0]。

14.2. LCD 輸出波形



狀態描述(Model)

偏壓 (Bias): 1/3

共線 (Duty): 1/4

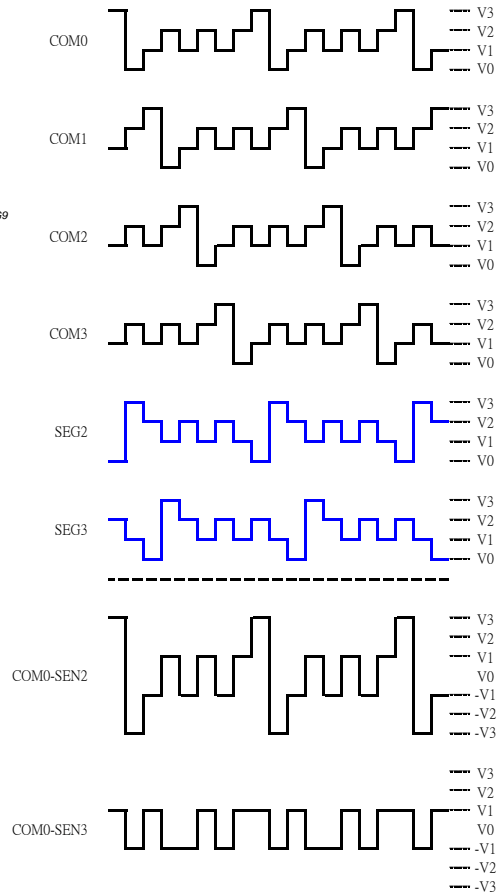


圖 14-3 輸出波形-4 共線

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

14.3. LED 輸出波形

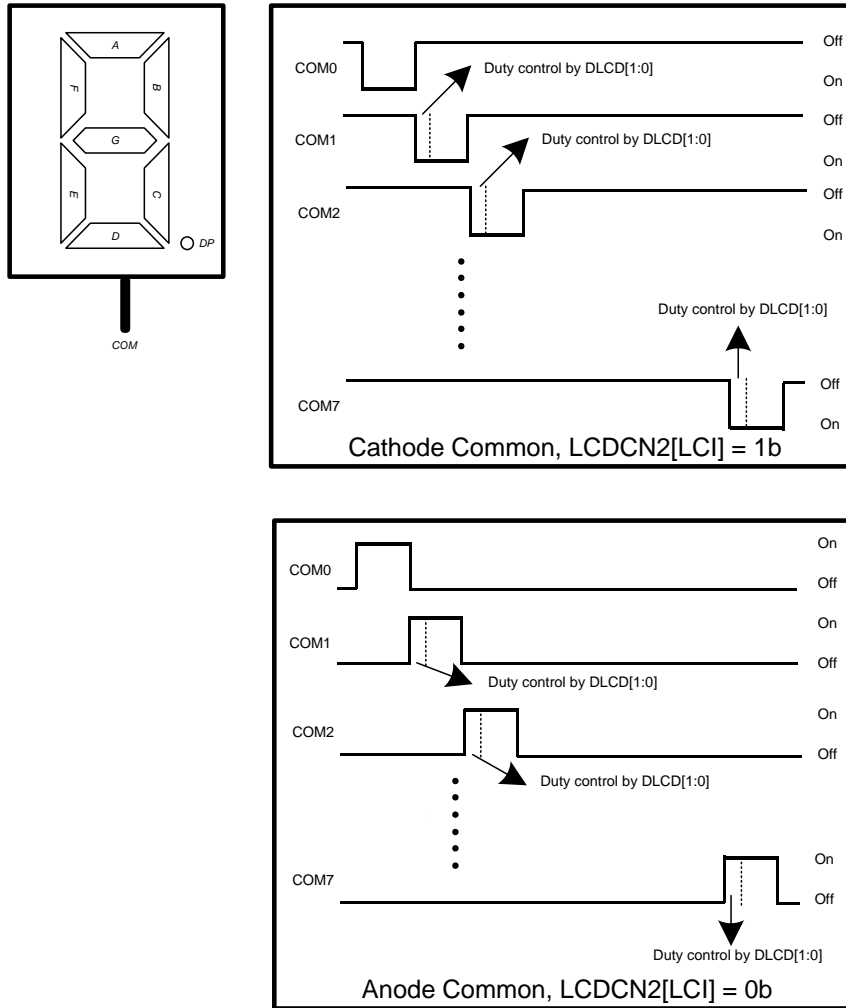


圖 14-4 LED 輸出波形

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



LCDCN2: LCD/LED 控制暫存器 2

位元	名稱	描述																									
Bit7~6	S9_2MODE[1:0]	設定 SEG9~SEG2 的操作模式:																									
		<table border="1"> <thead> <tr> <th>設定</th> <th>操作模式</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>GPIO 輸出模式: SEG9~SEG2 為 GPIO 輸出模式，當使用此模式須設定 SEG9_ENO~SEG2_ENO 及 SEG9_DO~ SEG2_DO 可控制輸出為 Output Low or High。</td> </tr> <tr> <td>01</td> <td>LED 輸出模式: SEG9~2 為 LED 輸出模式，可以透過 LCDBL 關閉顯示輸出</td> </tr> <tr> <td>10</td> <td>LCD 輸出模式: SEG9~2 為 LCD 輸出模式，但 display disabled，LCD CLK off，SEG pin 與 COM pin disabled.</td> </tr> <tr> <td>11</td> <td>LCD 輸出模式: SEG9~2 為 LCD 輸出模式，可以透過 LCDBL 關閉顯示輸出</td> </tr> </tbody> </table>	設定	操作模式	00	GPIO 輸出模式: SEG9~SEG2 為 GPIO 輸出模式，當使用此模式須設定 SEG9_ENO~SEG2_ENO 及 SEG9_DO~ SEG2_DO 可控制輸出為 Output Low or High。	01	LED 輸出模式: SEG9~2 為 LED 輸出模式，可以透過 LCDBL 關閉顯示輸出	10	LCD 輸出模式: SEG9~2 為 LCD 輸出模式，但 display disabled，LCD CLK off，SEG pin 與 COM pin disabled.	11	LCD 輸出模式: SEG9~2 為 LCD 輸出模式，可以透過 LCDBL 關閉顯示輸出															
		設定	操作模式																								
		00	GPIO 輸出模式: SEG9~SEG2 為 GPIO 輸出模式，當使用此模式須設定 SEG9_ENO~SEG2_ENO 及 SEG9_DO~ SEG2_DO 可控制輸出為 Output Low or High。																								
		01	LED 輸出模式: SEG9~2 為 LED 輸出模式，可以透過 LCDBL 關閉顯示輸出																								
10	LCD 輸出模式: SEG9~2 為 LCD 輸出模式，但 display disabled，LCD CLK off，SEG pin 與 COM pin disabled.																										
11	LCD 輸出模式: SEG9~2 為 LCD 輸出模式，可以透過 LCDBL 關閉顯示輸出																										
Bit5	S13M	設定 SEG13~SEG10 的操作模式:																									
Bit4	S12M																										
Bit3	S11M																										
Bit2	S10M		<table border="1"> <thead> <tr> <th></th> <th>'0'</th> <th colspan="2">'1'</th> </tr> <tr> <th></th> <th></th> <th>LCD mode</th> <th>LED mode</th> </tr> </thead> <tbody> <tr> <td>S13M</td> <td>PT7.7=GPIO</td> <td>PT7.7=LCD SEG13</td> <td>PT7.7=LED COM7</td> </tr> <tr> <td>S12M</td> <td>PT7.6=GPIO</td> <td>PT7.6=LCD SEG12</td> <td>PT7.6=LED COM6</td> </tr> <tr> <td>S11M</td> <td>PT7.5=GPIO</td> <td>PT7.5=LCD SEG11</td> <td>PT7.5=LED COM5</td> </tr> <tr> <td>S10M</td> <td>PT7.4=GPIO</td> <td>PT7.4=LCD SEG10</td> <td>PT7.4=LED COM4</td> </tr> </tbody> </table>		'0'	'1'				LCD mode	LED mode	S13M	PT7.7=GPIO	PT7.7=LCD SEG13	PT7.7=LED COM7	S12M	PT7.6=GPIO	PT7.6=LCD SEG12	PT7.6=LED COM6	S11M	PT7.5=GPIO	PT7.5=LCD SEG11	PT7.5=LED COM5	S10M	PT7.4=GPIO	PT7.4=LCD SEG10	PT7.4=LED COM4
				'0'	'1'																						
		LCD mode	LED mode																								
S13M	PT7.7=GPIO	PT7.7=LCD SEG13	PT7.7=LED COM7																								
S12M	PT7.6=GPIO	PT7.6=LCD SEG12	PT7.6=LED COM6																								
S11M	PT7.5=GPIO	PT7.5=LCD SEG11	PT7.5=LED COM5																								
S10M	PT7.4=GPIO	PT7.4=LCD SEG10	PT7.4=LED COM4																								
		但是 S10M>S11M>S12M>S13M 有設定順序 當 GPIO 輸出模式時，S10M,S11M,S12M,S13M 必須為 0(default=0) PWMO=1 設置 PWM output，但必須設定為 GPIO mode.																									
Bit1	LCDBL	LED/LCD 字節閃爍控制器 <0> LED/LCD 字節正常顯示。 <1> LED/LCD 字節全滅，只有關閉顯示輸出。 只需要控制此位元，即可做閃爍字節的顯示																									
Bit0	LCI	LED COM 輸出接腳反向控制器 <0> LED COM 輸出接腳正常。注意，如果是在 LCD 模式時則必須設為<0>。 <1> LED COM 輸出接腳反向。																									

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



LCD0~LCD7: LED/LCD 字節資料暫存器

名稱	MODE	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
LCD0	GPIO	x	SEG3_ENO		SEG3_DO	X	SEG2_ENO		SEG2_DO
	LED	COM0 Display Data							
	LCD	Segment SEG3				Segment SEG2			
LCD1	GPIO	X	SEG5_ENO		SEG5_DO	x	SEG4_ENO		SEG4_DO
	LED	COM1 Display Data							
	LCD	Segment SEG5				Segment SEG4			
LCD2	GPIO	x	SEG7_ENO		SEG7_DO	X	SEG6_ENO		SEG6_DO
	LED	COM2 Display Data							
	LCD	Segment SEG7				Segment SEG6			
LCD3	GPIO	X	SEG9_ENO		SEG9_DO	x	SEG8_ENO		SEG8_DO
	LED	COM3 Display Data							
	LCD	Segment SEG9				Segment SEG8			
LCD4	GPIO	x	SEG11_ENO		SEG11_DO	X	SEG10_ENO		SEG10_DO
	LED	COM4 Display Data							
	LCD	Segment SEG11				Segment SEG10			
LCD5	GPIO	X	SEG13_ENO		SEG13_DO	X	SEG12_ENO		SEG12_DO
	LED	COM5 Display Data							
	LCD	Segment SEG13				Segment SEG12			
LCD6	LED	COM6 Display Data							
LCD7	LED	COM7 Display Data							

GPIO Mode:

S9_2MODE[1:0] 需設置為<00>

可控制 SEGn_ENO: SEGn(n=2~13) pin output enable

也可控制 SEGn_DO : SEGx(n=2~13) pin output data, 0=Output low, 1=Output high.

當控制位 LCDBL=1b 時候, COM3~COM0 此時固定為 output vss。

LED Mode:

S9_2MODE[1:0] 需設置為<01>

可控制 COM0~7 Display Data。

在 LED Mode 時, OSCCN2 的 DLCD[1:0]不當作 LCD 除頻設置, DLCD[1:0]是 non-overlap 區間的大小設定。在 LED Mode 時候可以藉由設定 DLCD[1:0]來決定 LED Duty 達到省電效果

DLCD[1:0]	Turn on Duty
00b	75%
01b	60%
10b	50%
11b	35%

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



LCD Mode:

S9_2MODE[1:0]需設置為<10> or<11>

可以控制 Segment SEG2~SEG13。

15. 同步串列通訊介面, Serial Peripheral Interface

串列通訊介面 Serial Peripheral Interface, SPI 週邊，SPI 具有以下功能：

- ◆ SPI 模組允許同步發送和接收 8 位元資料。
- ◆ 可用於其他裝置進行通信的串列接口，裝置多為 EEPROM、移位暫存器等。
- ◆ 供主控模式及被動模式使用。
- ◆ 主動模式的引腳配置如下，使用時須設定為相對應引腳輸入輸出。

串列資料輸出 SDO(PT1.5)

串列資料輸入 SDI(PT1.2)

串列時鐘源 SCK(PT1.6)

- ◆ 被動模式下可以多使用 1 隻引腳控制，被動同步選擇引腳 SCE(PT1.1).

SPI 暫存器摘要：

SSPCON1 SSPEN[0],CKP[0],CKE[0],SMP[0],SSPM[1:0]

SSPSTA SSPBUY[0],SSPOV[0],BF[0]

SSPBUF SSPBUF[7:0]

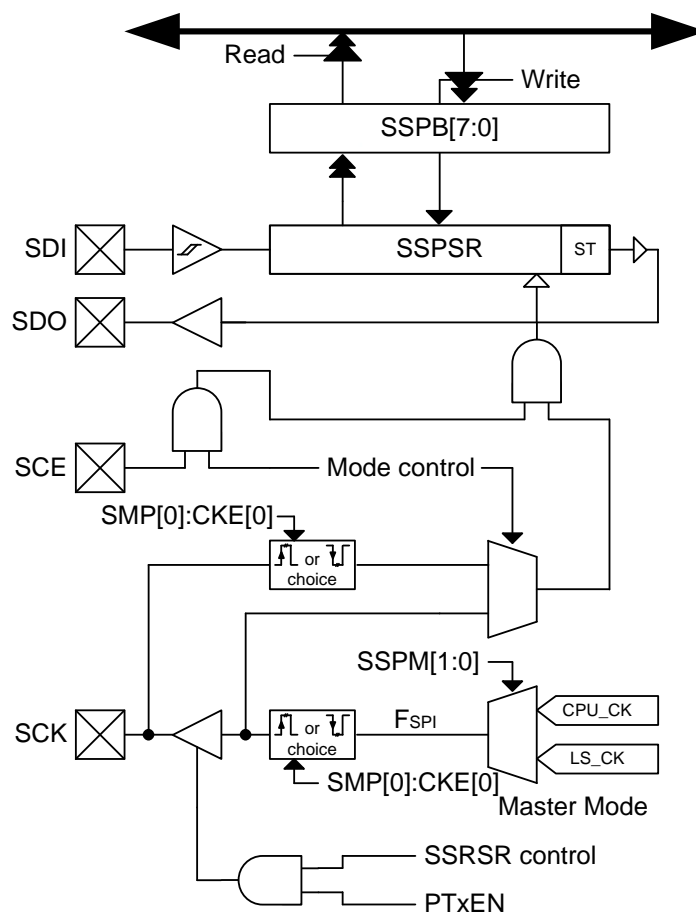


圖 15-1 SPI 方塊圖

15.1. SPI 使用說明

使用時除了相對應引腳須設定為輸入輸出腳位之外，也因主動被動選擇，使用腳位不同。

- ◆ 主動模式：使用引腳為 SCK(時鐘輸出), SDI(資料輸入), SDO(資料輸出)
- ◆ 被動模式：使用引腳為 SCK(時鐘輸入), SDI(資料輸入), SDO(資料輸出), SCE(同步資料接收致能)

透過配置 SSPCON1 暫存器可設定 SPI 等控制位元：

- ◆ 設置 SSPEN 位元可用於啟動 SPI 通訊模組。
- ◆ 設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。
- ◆ 設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。
- ◆ 設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣)。
- ◆ 設置 SSPM[1:0]位元組，決定主動模式 SCK 頻率源或被動模式 SCE 引腳是否啟用。
- ◆ 透過配置 SSPBUF 暫存器決定傳輸資料或接受資料，SSPSTA 暫存器則反映傳送及接收狀態。
- ◆ SPI 傳送及接收暫存器由 SSPBUF 及 SSPSR 暫存器所組成。
- ◆ SSPBUF 會保持上次寫入 SSPSR 的數據，直到下一次接收到的數據準備好為止。當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 SSPSTA 暫存器中 BF 位元及 INTF2 暫存器中 SSPIF 位元將會被設置為 1。
- ◆ 雙重暫存器將可以允許在讀取該筆接收資料(Read SSPBUF)的同時，接收下一筆資料在 SSPSR 暫存器中。當資料接收時，應先判斷 SSPSTA 暫存器 BF 位元是否被設置為 1，若為 1 則表示 SSPBUF 中有接收完成的資料但卻未被使用者讀取，使用者應先讀取 SSPBUF 資料，讀取後 BF 位元將被硬體自動清除為 0。若使用者在 BF 被設置為 1 的情形下，卻未讀取 SSPBUF 的資料，當再次接收到資料時，SSPSTA 暫存器 SSPOV 位元將會被設置為 1，而該筆資料將會遺失不會被寫入到 SSPBUF 暫存器中。
- ◆ 當資料在傳送時 SSPSTA 暫存器 SSPBUY 位元將被設置為 1，任何寫入 SSPBUF 暫存器的動作都會被忽略。傳送資料完成後，SSPBUY 位元將自動被清為 0。
- ◆ 當 SPI 為主動模式時，則可以不理會 SSPBUF 暫存器所接收的數值，只須寫入欲傳送資料即可。

15.2. SPI 主動模式

SPI 設定為主動模式時，可以隨時啟動資料傳輸動作，只要在資料被寫入 SSPBUF 暫存器時，資料就會透過 SDO 引腳搭配 SCK 時脈源輸出。

此時若接收資料模組同為 SPI 模組時，可以將 SPI 被動模組 SDO 引腳配置為輸入腳位，則不會傳回失效資料給主動模組。若接收模組須同步傳回資料給主動模組，則可將被動模組 SDO 引腳配置為輸出腳位，則主動模組 SDI 引腳則會連續接收到移入資料，等接收完成後，會將資料寫入 SSPBUF 暫存器中，並且相對應的 SSPSTA 暫存器 BF 位元及 INTF2 暫存器中 SSPIF 位元將會被設置為 1。

同時可以透過 SSPCON1 暫存器 SSPM[1:0]位元組來設定主動模組頻率源，並透過 CKE, CKP 位元設定值來決定時脈源的極性。

主動模式配置說明：

- ◆ 驅動引腳設定：使用引腳為 SCK(時鐘輸出), SDI(資料輸入), SDO(資料輸出)
- ◆ 須先正確設定 I/O 引腳輸出入功能，及 SCK, SDO 輸出模組功能。
- ◆ 配置 SSPCON1 暫存器達 SPI 功能控制位元
- ◆ 設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。
- ◆ 設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。
- ◆ 設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣).
- ◆ 設置 SSPM[1:0]位元組，決定主動模式 SCK 頻率源。
- ◆ 設置 SSPEN 位元可用於啟動 SPI 通訊模組。
- ◆ 配置 SSPBUF 暫存器決定傳輸資料，SSPSTA 暫存器則反映傳送狀態
- ◆ SPI 傳送暫存器由 SSPBUF 及 SSPSR 暫存器所組成。
- ◆ 當資料寫入 SSPBUF 後，硬體動作會將 SSPBUF 資料搬移到 SSPSR 暫存器中，並將 SSPSR 資料隨 SCK 時脈源送出。
- ◆ 當資料傳送出去之後，SSPSR 會同步接收到 SDI 引腳上的資料輸入，並在接收完成後，硬體動作會將 SSPSR 內的資料搬移到 SSPBUF 中。可透過 BF 旗標判斷是否接收完成。
- ◆ SSPBUF 會保持上次從 SSPSR 所接收到的數據，直到下一次接收到的數據準備好為止。
- ◆ 當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 INTF2 暫存器中 SSPIF 位元將在 SCK 傳送完成 8 個位元資料後，會被設置為 1。而 SSPSTA 暫存器中 BF 位元將在資料接收完成並由硬體搬移到 SSPBUF 後被設置為 1。
- ◆ 當資料在傳送時 SSPSTA 暫存器 SSPBUY 位元將被設置為 1，任何寫入 SSPBUF 暫存器的動作都會被忽略。傳送資料完成後，SSPBUY 位元將自動被清為 0。
- ◆ 當 SPI 為主動模式時，則可以不理會 SSPBUF 暫存器所接收的數值，只須寫入欲傳送資料即可。若 SSPBUF 所接收的數值可使用時，使用者應自行將資料搬移後，再寫入欲送的資料。

相關配置可見下圖說明：

SPI MODE WAVEFORM(MASTER MODE)

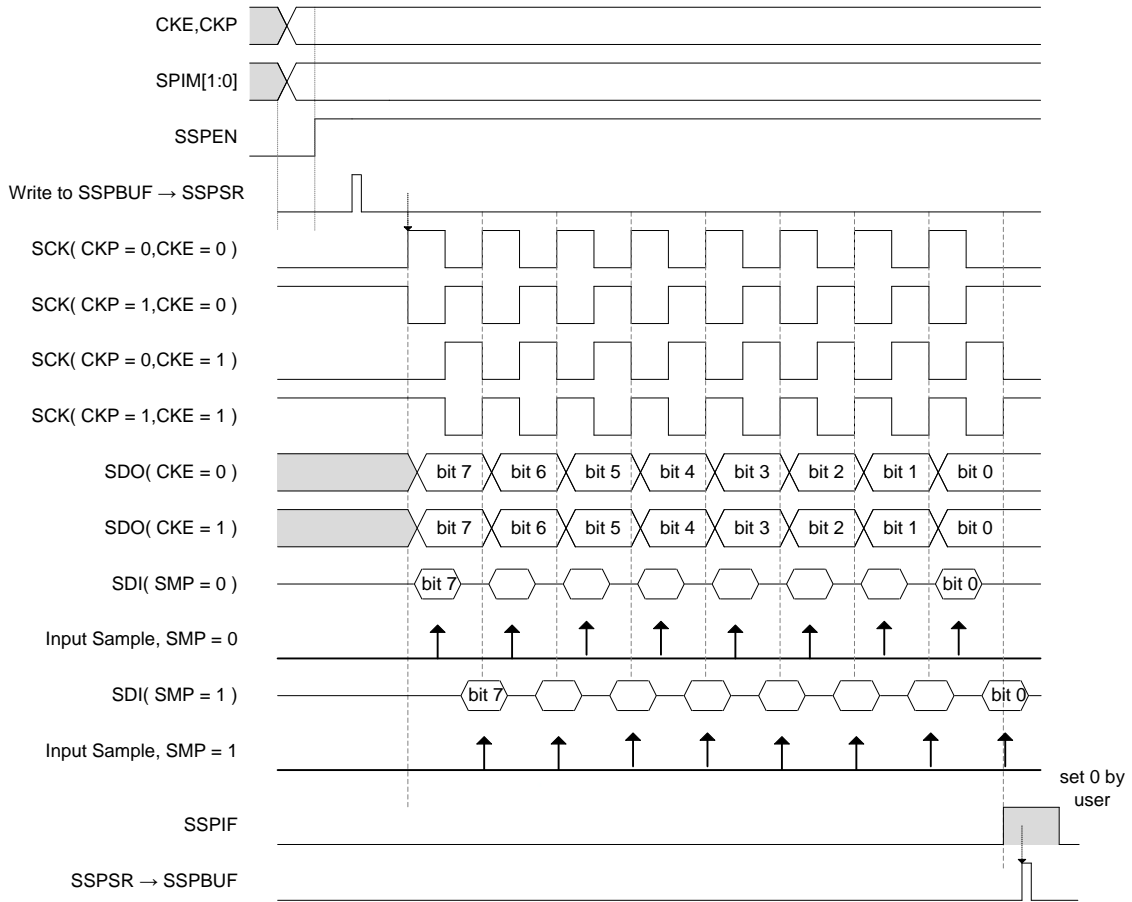


圖 15-2 SPI 主動模組時序波形

15.3. SPI 被動模式

被動模式下，SCK 時脈源由外部所提供，且 SCK 引腳必須處於空閑狀態，並須將 SCK 引腳配置為輸入腳位。在搭配主動模組時脈源極性設定時，可以透過 CKE, CKP 位元設定值來決定被動模組時脈源的極性。

被動模式配置說明：

- ◆ 驅動引腳設定：使用引腳為 SCK(時鐘輸入), SDI(資料輸入), SDO(資料輸出), SCE(同步資料接收致能)
 - 須先正確設定 I/O 引腳輸出入功能，及 SDO 輸出模組功能。
- ◆ 配置 SSPCON1 暫存器達 SPI 功能控制位元
 - 設置 CKP 位元，決定傳輸完成後 SCK 所處電平狀態。
 - 設置 CKE 位元，決定傳輸資料於 SCK 上升或下降緣。
 - 設置 SMP 位元，決定輸入數據採樣時間點。(時脈中間或末尾取樣)
 - 設置 SSPM[1:0]位元組，決定被動模式 SCE 引腳是否啟用。
 - 設置 SSPEN 位元可用於啟動 SPI 通訊模組。
- ◆ 透過配置 SSPBUF 暫存器決定接受與同步發送資料，SSPSTA 暫存器則反映接收狀態
 - SPI 接收暫存器由 SSPBUF 及 SSPSR 暫存器所組成。
 - 接收資料前，應先將要同步發送的資料寫入 SSPBUF 中，等待主控端時脈源到達。
 - 即使不要同步發送資料，仍須完成寫入 SSPBUF 的動作，並建議寫入 0FFh 的資料。
 - 寫入同步發送資料之後到主控端時脈源到達之前的時間需要延遲 5 個指令週期的時間，以利硬體將 SSPBUF 資料正確搬移到 SSPSR 暫存器中。
 - 當主控端 SCK 時脈源輸入時，被動模組除擷取 SDI 輸入引腳資料外，仍會同步將 SSPSR 的資料由 SDO 引腳輸出給主控端。
 - SSPBUF 會保持上次接收到的 SSPSR 的數據，直到下一次接收到的數據準備好為止。
 - 當 8 位元資料接收完成後，該資料就會被移入 SSPBUF 暫存器中，而 INTF2 暫存器中 SSPIF 位元將在主控 SCK 傳送完成 8 個位元資料後，會被設置為 1。而 SSPSTA 暫存器中 BF 位元將在資料接收完成並由硬體搬移到 SSPBUF 後被設置為 1。
 - 雙重暫存器將可以允許在讀取該筆接收資料(Read SSPBUF)的同時，接收下一筆資料在 SSPSR 暫存器中。當資料接收時，應先判斷 SSPSTA 暫存器 BF 位元是否被設置為 1，若為 1 則表示 SSPBUF 中有接收完成的資料但卻未被使用者讀取，使用者應先讀取 SSPBUF 資料，讀取後 BF 位元將被硬體自動清除為 0。若使用者在 BF 被設置為 1 的情形下，卻未讀取 SSPBUF 的資料，當再次接收到資料時，SSPSTA 暫存器 SSPOV 位元將會被設置為 1，而該筆資料將會遺失不會被寫入到 SSPBUF 暫存器中。

相關配置可見下圖說明：

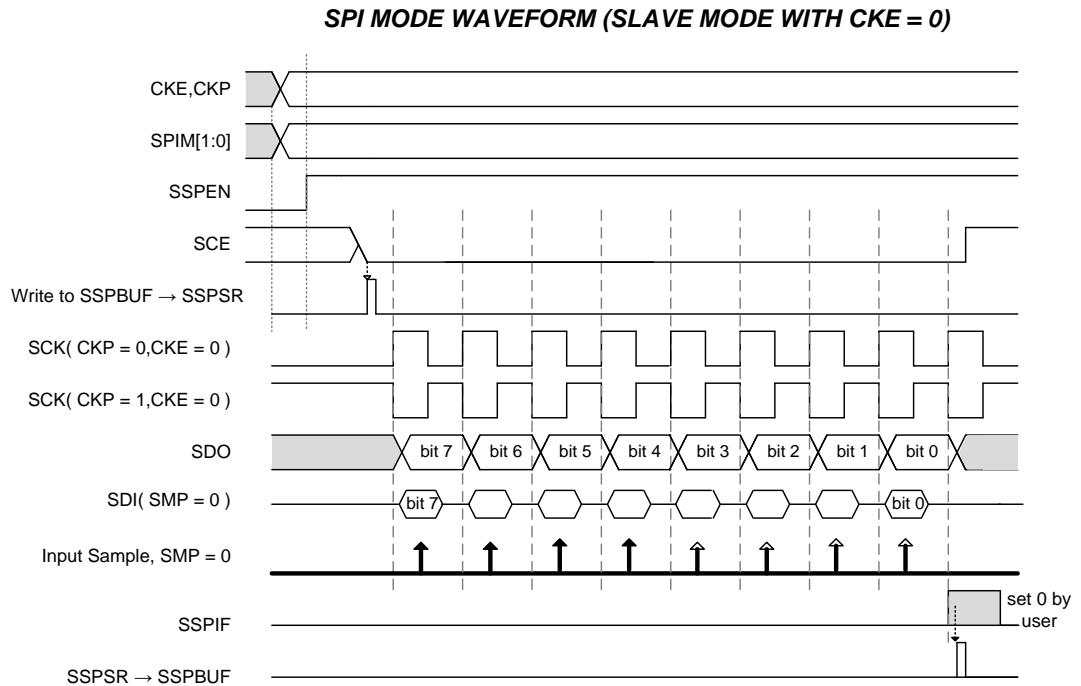


圖 15-3 SPI 被動模組時序波形(CKE=0)

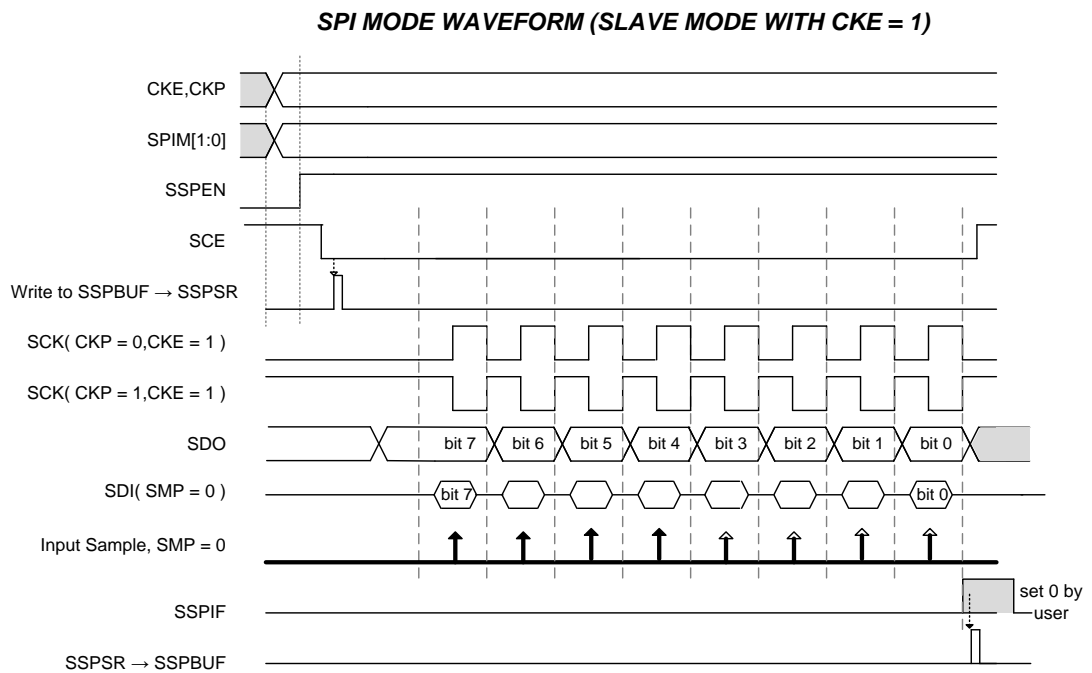


圖 15-4 SPI 被動模組時序波形(CKE=1)

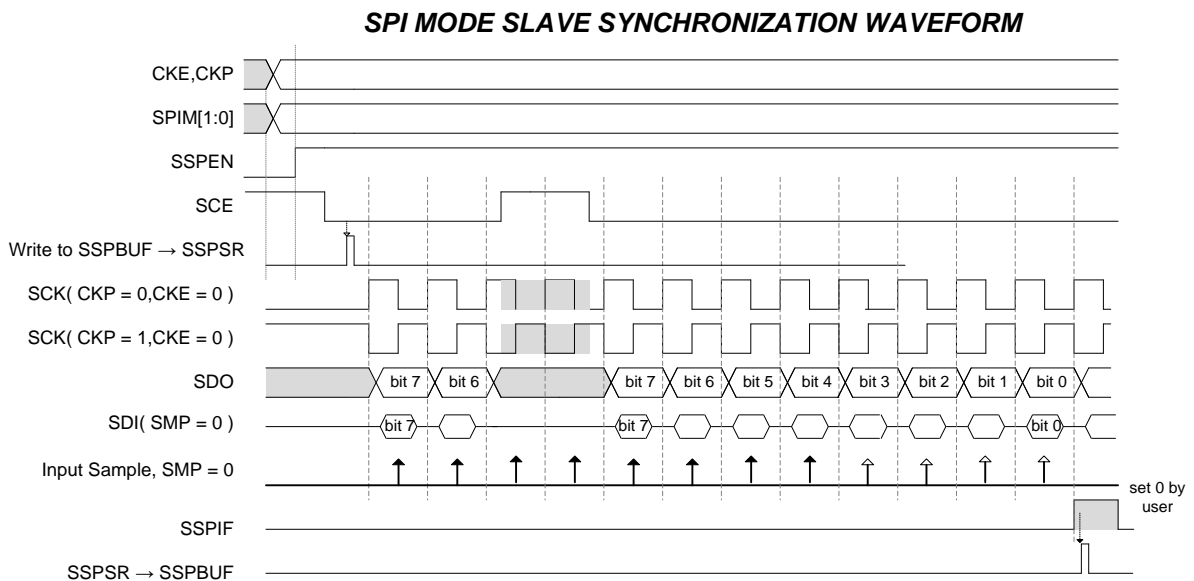


圖 15-5 SPI 同步被動模組時序波形

在睡眠模式下(SLP MODE)，若已經啟動 INTE2 暫存器 SSPIE 位元中斷致能，則在接收到一筆完整 8 位元資料後晶片將被喚醒。

被動模組中可以有控制另一隻引腳 SCE，SCE 引腳的配置允許達到被動同步模式，可以透過 SSPCON1 暫存器 SSPM[1:0]位元組達到該引腳設定。

當 SCE 引腳處於低電平時，資料可以作正常傳送及接收動作，同時 SDO 引腳可以正常驅動。在 SCE 處於高電平時，SDO 輸出引腳將被懸空不被驅動。

15.4. SPI 主被動模組傳輸方式

下圖為兩組紘康處理器中 SPI 模組主動被動連接方式:

- ◆ 主動模組會將 SSPBUF 暫存器資料透過 SSPSR 移位暫存器做資料傳送，並透過 SDO 資料傳輸引腳輸出。傳送資料時，同步可以接收被動模組所傳回資料於 SSPSR 移位暫存器中，當接收完成後會將資料寫入 SSPBUF 暫存器中。
- ◆ 被動模組會將接收到的資料暫存於 SSPSR 移位暫存器中，待接收完成後才會將資料寫入 SSPBUF 暫存器中。

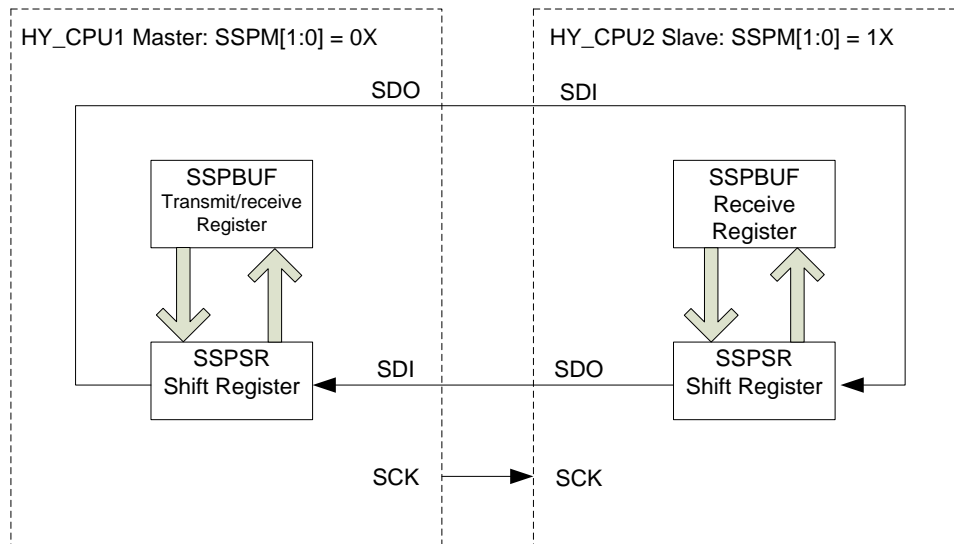


圖 15-6 兩組處理器 SPI 主動被動連接方式

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

CLRF	PT1DA,0	: 設定 PT16(SCK), PT15(SDO)為數位輸出腳位 : 設定 PT12(SDI)為數位輸入腳位
CLRF	PT1PU,0	
MVL	060H	
MVF	TRISC1,1,0	
MVL	00010100b	
MVF	PT1M2,1,0	: 設定 SCK, SDO 功能
BSF	INTE2,2,0	: 設置 SSPIE 中斷服務
MVL	080H	: 啓動 SPI 功能, 設定頻率源為 CPU_CK
MVF	SSPCON1,1,0	: 設定為主動模組, 配置 CKP, CKE 設定頻率源波形
MVL	055H	: 寫入主動模組欲傳送的資料
MVF	SSPBUF,1,0	
....		
SPI Interrupt :		
BCF	INTF2,SSPIF,0	: 清除 SPI 中斷事件旗標
BTSS	SSPSTA,BF,0	
RJ	SPI Interrupt	: 判斷同步接收被控模組所傳送資料是否已接收完成
MVFF	SSPBUF,BUF0	: 將從被動模組接收到資料搬移到 BUF0 暫存器
...		
RETI		: 中斷服務返回

範例 15-3 SPI 主動模式範例程式

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller

```
CLRF    PT1DA,0      ; 設定 PT15(SDO)為數位輸出腳位
          ; 設定 PT16(SCK), PT12(SDI)為數位輸入腳位

CLRF    PT1PU,0
MVL     020H        ; PT1.5 ( SDO),PT.6(SCK),PT1.2(SDI),PT1.1(SCE)
MVF     TRISC1,1,0
MVL     00000100b   ; 設定 SDO 功能
MVF     PT1M2,1,0
BSF     INTE2,SSPIE,0 ; 使能 SPI 中斷
MVL     11000011b   ; 啓動 SPI,下降緣數據發送
MVF     SSPCON1,1,0 ; 設為被動模式並啓動 SCE 引腳控制功能
MVF     SSPBUF,0,0  ; 讀出 SPI 緩衝區的值
CLRF    SSPSTA,0
MVL     05Ah        ; 往 SSPBUF 寫入資料準備同步發送數據
MVF     SSPBUF,1,0
NOP
.....

SPI_interrupt:
BCF     INTF2,SSPIF,0
BTSS    SSPSTA,BF,0
RJ      SPI_Interrupt ; 判斷資料是否已接收完成
MVFF    SSPBUF,BUF0 ; 存取主機端發過來的數據
BTSZ    SSPSTA, BF,0
RJ      SPI_InterruptA ; 判斷接收同時，是否有另一筆資料又再輸入
BTSZ    SSPSTA, SSPOV,0
RJ      SPI_InterruptB ; 判斷資料是否溢出
BCF     SSPSTA, SSPOV,0 ; 若有衝突須清除
MVL     069h        ; 往 SSPBUF 寫入一個數據，
          ; 準備接收主機發過來的下筆資料時，同步發送出去
          ; 若不需同步發送，請填 0FFh 資料
MVF     SSPBUF,1,0  ; SSPBUF 這個寫入的數值為同步發送出去的數值

SPI_InterruptA:
...
SPI_InterruptB:
...
RETI
```

範例 15-2 SPI 被動模式範例程式

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



15.5. 暫存器說明- SPI

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1 “\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition													
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W	
023h	INTE0	GIE	-	ADIE	WDTIE	TBIE	TMAIE	EIE	EOIE	0000 0000	0uuu uuuu	* ** * *	
024h	INTE1	-	SPIIE							0000 0000	uuuu uuuu	* ** * *	
027h	INTF1	-	SPIIF							0000 0000	uuuu uuuu	* ** * r,r,*	
05Eh	SSPCN0	ENSSP	CKP	CKE	SMP	-	-	SSPM[1:0]		0000 ..00	uuuu ..uu	* ** * -,-,*	
05Fh	SSPSTA	SSPBY	SSPOV	-	-	-	-	-	BF	00.. ..0	uu.. ..u	* ** * -,-,*	
060h	SSPBUF	SSP Receive/Transmit Buffer Register									xxxx xxxx	uuuu uuuu	* ** * *

表 15-2 SPI 暫存器

INTE0/INTE1/INTF1：詳見 中斷,Interrupt 章節

OSCCN0/OSCCN1/OSCCN2: 詳見 震盪器、時脈源與功耗管理章節

SSPCN0: SPI 控制暫存器

位元	名稱	描述										
Bit7	ENSSP	啟用與關閉控制器 <0> 關閉 <1> 啟用										
Bit6	CKP	工作頻率極性控制器 <0> 低電位為空間 <1> 高電位為空間										
Bit5	CKE	資料發送控制器 <0> 當工作頻率從空間變成有效時發送 <1> 當工作頻率從有效變成空間時發送										
Bit4	SMP	資料發送控制器 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>設定</th> <th>SPI 主動模式</th> <th>SPI 被動模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>在資料輸出時間的中間採樣輸入資料</td> <td>被動模式，使用者須將 SMP Bit 設置<0></td> </tr> <tr> <td>1</td> <td>在資料輸出時間的末端採樣輸入資料</td> <td>不可使用</td> </tr> </tbody> </table>	設定	SPI 主動模式	SPI 被動模式	0	在資料輸出時間的中間採樣輸入資料	被動模式，使用者須將 SMP Bit 設置<0>	1	在資料輸出時間的末端採樣輸入資料	不可使用	
設定	SPI 主動模式	SPI 被動模式										
0	在資料輸出時間的中間採樣輸入資料	被動模式，使用者須將 SMP Bit 設置<0>										
1	在資料輸出時間的末端採樣輸入資料	不可使用										
Bit1~0	SSMP[1:0]	模式選擇位元組 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>設定</th> <th>操作模式</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>SPI 主動模式，時脈源 = LS_CK</td> </tr> <tr> <td>01</td> <td>SPI 主動模式，時脈源 = CPU_CK</td> </tr> <tr> <td>10</td> <td>SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用</td> </tr> <tr> <td>11</td> <td>SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動 TAxTS[1:0]觸發事件選擇器</td> </tr> </tbody> </table>	設定	操作模式	00	SPI 主動模式，時脈源 = LS_CK	01	SPI 主動模式，時脈源 = CPU_CK	10	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用	11	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動 TAxTS[1:0]觸發事件選擇器
設定	操作模式											
00	SPI 主動模式，時脈源 = LS_CK											
01	SPI 主動模式，時脈源 = CPU_CK											
10	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能關閉，SCE 引腳組態為 I/O 使用											
11	SPI 被動模式，時脈源 = SCK 引腳，SCE 引腳控制功能啟動 TAxTS[1:0]觸發事件選擇器											

SSPSTA: SPI 控制暫存器

位元	名稱	描述
----	----	----

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



位元	名稱	描述									
Bit7	SSPBY	寫入衝突位元檢測(僅供傳送資料使用) <0> 未發生衝突 <1> 當資料仍然在傳送狀態									
Bit6	SSPOV	接收溢出旗標位元 <table border="1"> <thead> <tr> <th>設定</th> <th>SPI 主動模式</th> <th>SPI 被動模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>未發生溢位狀態</td> <td>SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器</td> </tr> <tr> <td>1</td> <td>SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)</td> <td>不會發生</td> </tr> </tbody> </table>	設定	SPI 主動模式	SPI 被動模式	0	未發生溢位狀態	SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器	1	SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)	不會發生
設定	SPI 主動模式	SPI 被動模式									
0	未發生溢位狀態	SSPOV 位元將不會被設置為 1，因每次傳送(接收)資料都需要寫入 SSPB 暫存器									
1	SSPB 已經保持著上一筆資料，而繼續接收到一筆新資料，一旦 SSPSR 溢出，其 SSPSR 暫存器中的資料將會遺失。SSPOV 只發生在被動模式下，即使只是發送資料，使用者也必須讀取 SSPB 暫存器，以避免 SSPOV 被設置為 1。(須用指令清除)	不會發生									
Bit0	BF	緩衝器滿狀態位元 (僅供接收資料使用) <0> 接收未完成，接收緩衝暫存器為空 <1> 接收完成，接收緩衝暫存器已滿									

SSPBUF[7:0] 接收緩衝暫存器或是傳送暫存器

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

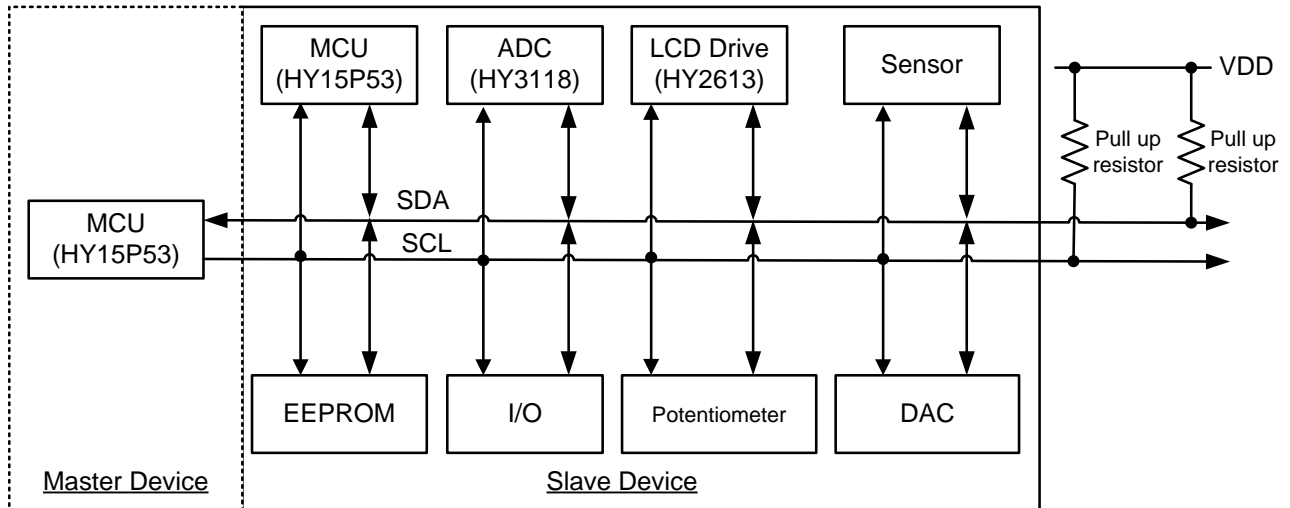


圖 16-2 I²C通訊接線示意圖

● I²C串列介面信號：

- 起始信號(START)：主機 SCL 為高電位時，發出 SDA 由高電位轉為低電位，開始資料傳送。
- 資料(DATA)或位址(ADDRESS)信號：I²C串列介面協議要求只有在SCL為低電位時，SDA上資料才可以改變。
- 回應信號(Acknowledge)：接收資料的裝置(從機)在接收到第 8 位元後，向發送資料的裝置(主機)發送低電位，表示已收到資料。
- 停止信號(STOP)：主機 SCL 為高電位時，發出 SDA 由低電位轉為高電位，結束資料傳送。

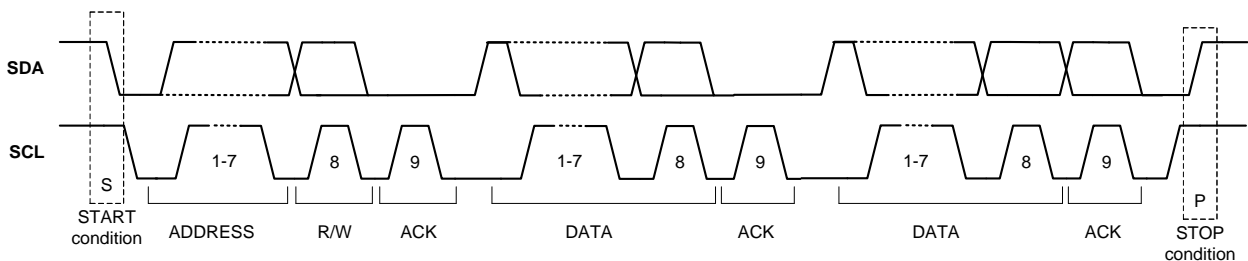


圖 16-3 I²C匯流排時序圖

16.1. 數據傳輸速率計算

- ◆ I²C內部暫存器CRG[7:0]可以控制主機模式傳送數據的速度，CRG[7:0]的數值經由內部計數器產生主機的SCL的引腳信號，所以數據傳送率可以根據I²C的時脈源I2C_CK的頻率，利用下列公式計算：

$$\text{Data Baud Rate(Hz)} = \frac{\text{I2C_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$$

16.2. 計時功能(Time-Out)

- ◆ Time-out控制是為了避免I²C控制器將I²C通訊匯流排鎖死，I²C在操作的過程中為了提供MCU足夠的時間處理I²C控制器的需求，因此I²C控制器在每一個回應位元之後都會將SCL拉為Low，使Master無法傳出下一個時脈信號，即是發生通訊延時（Clock Stretching）。但是當MCU過於忙碌或任何原因無法回應I²C控制器的需求時，I²C通訊匯流排的SCL將有可能被鎖死於Low。
- ◆ 為了避免上述情況發生，Time-out 控制器可以根據使用者透過工作頻率除頻器 DI2C[2:0]及時間條件控制器 I2CTLT[3:0]，決定 SCL 處於 Low 狀態的 Time-out 條件。條件處理有以下狀態：
- ◆ 當偵測SCL被本機拉為Low的時間，滿足條件後I²C控制器會強制將SCL放掉並且發出中斷事件至CPU。
- ◆ 當 SCL 在未達到 Time-out 時間被釋放為 High，則 Time-out 控制器內部的計數器將被重置，並於下次 SCL 再被拉為 Low 時重新計數。

16.3. I²C串列介面通訊流程圖

- I²C串列介面術語
 - (SPIA)：代表對 Action 控制暫存器(ACT)所下達指令，S 為 Start 指令，P 為 Stop 指令，I 為中斷旗標，A 為 Acknowledge 指令。
 - SPIA：代表讀取 Action 控制暫存器之值，可以用於判讀中斷旗標或其它指令是否運作完成。
 - STA：讀取Status 暫存器(STA)之值，用以表示目前I²C 電路運作狀態。
 - 下列流程圖會以圖 16-4 所示之“灰底圓框”、“白底圓框”、“方框”分別表示I²C 介面之狀態：
 - 灰底圓框：表示中斷旗標已被設立之 I2C 狀態。
 - 白底圓框：表示中斷旗標未被設立，需由MCU 主動讀取之I²C 狀態。
 - 方框：表示需由MCU 對I²C 下達指令。

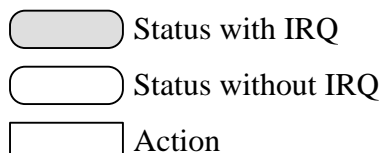
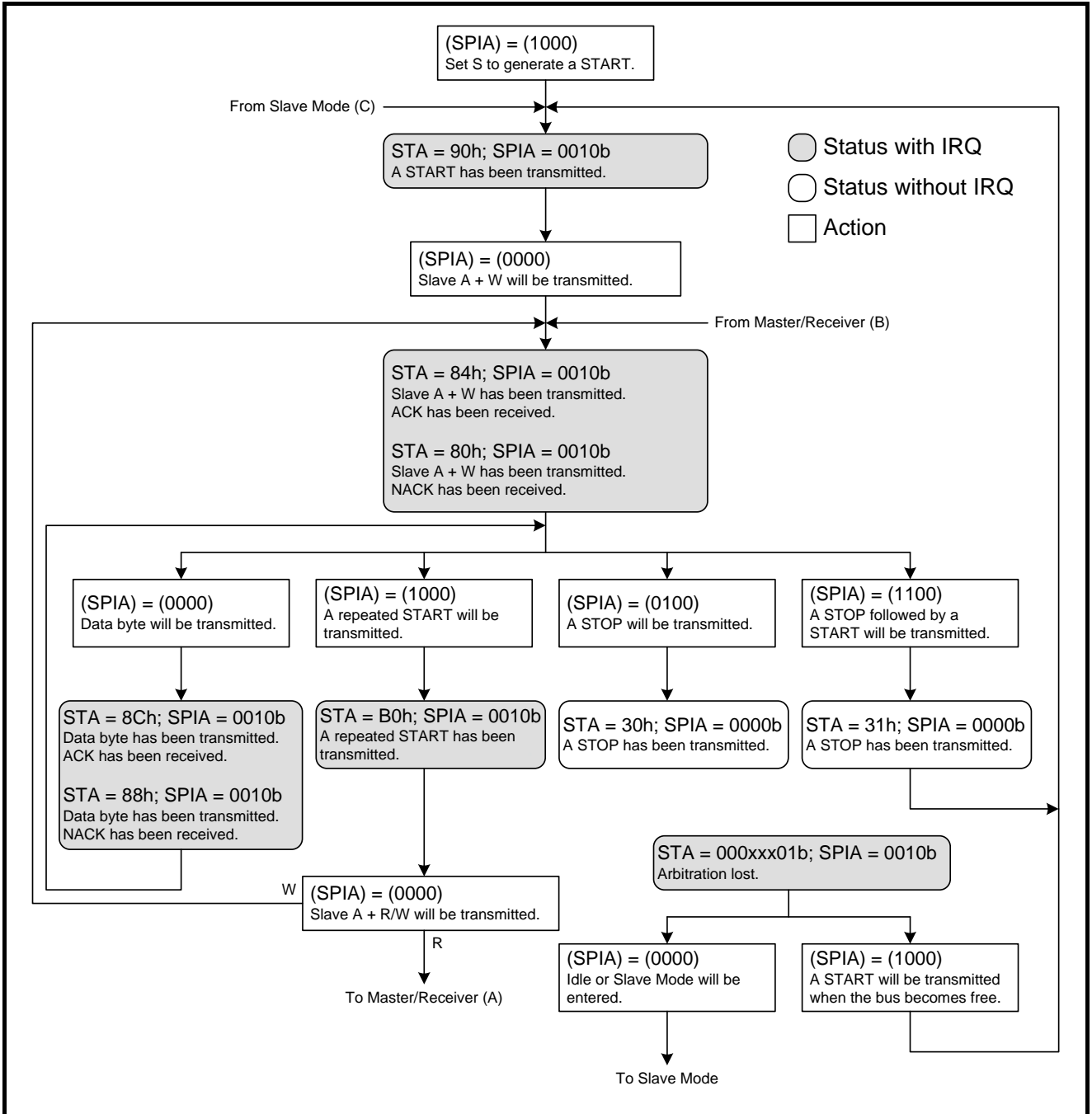


圖 16-4 流程圖符號

HY15S50 Emulate Chip User' Guide

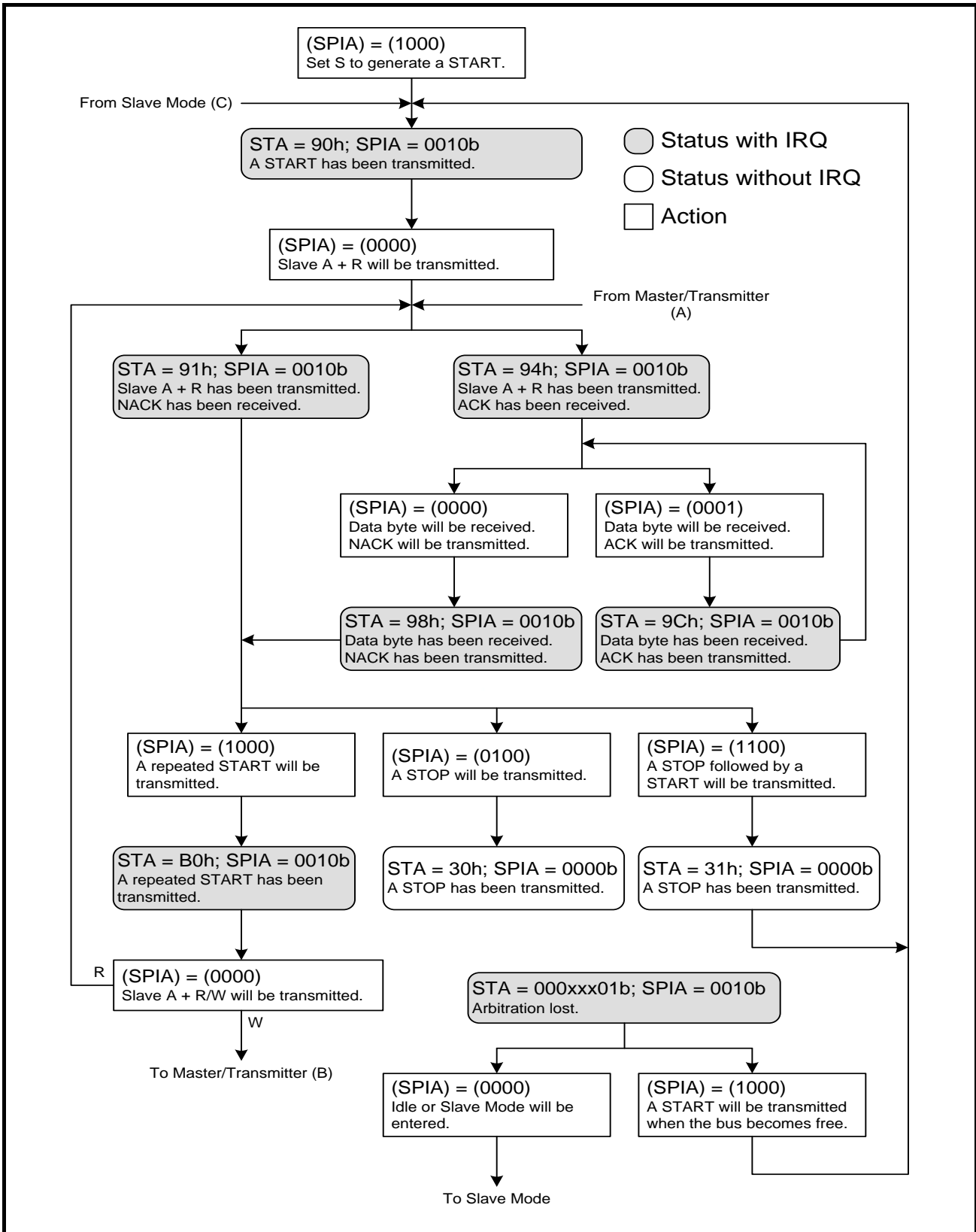
Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16-5 Master Transmitter Mode

HY15S50 Emulate Chip User' Guide

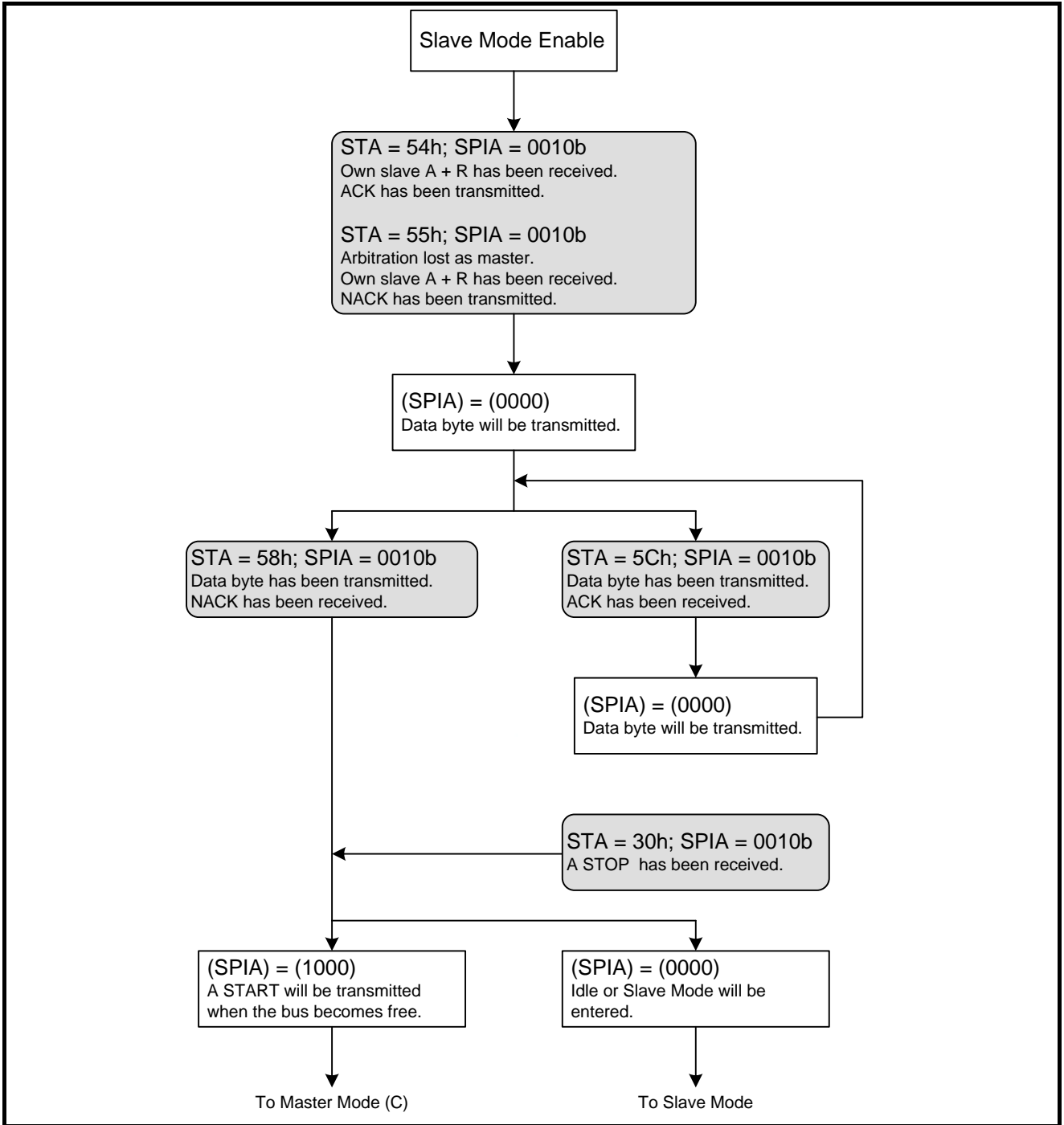
Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16-6 Master Receiver Mode

HY15S50 Emulate Chip User' Guide

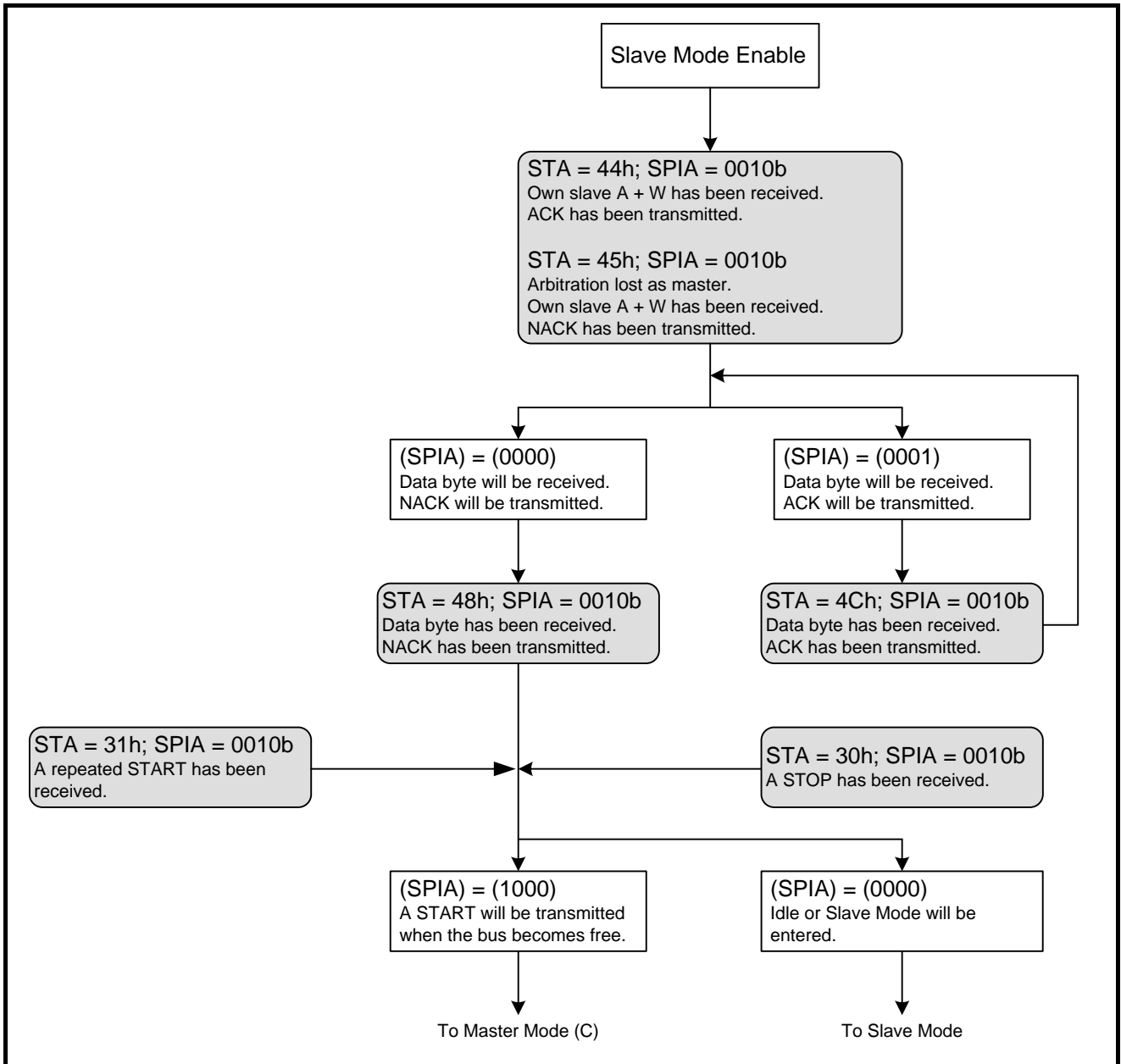
Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16 -7 Slave Transmitter Mode

HY15S50 Emulate Chip User' Guide

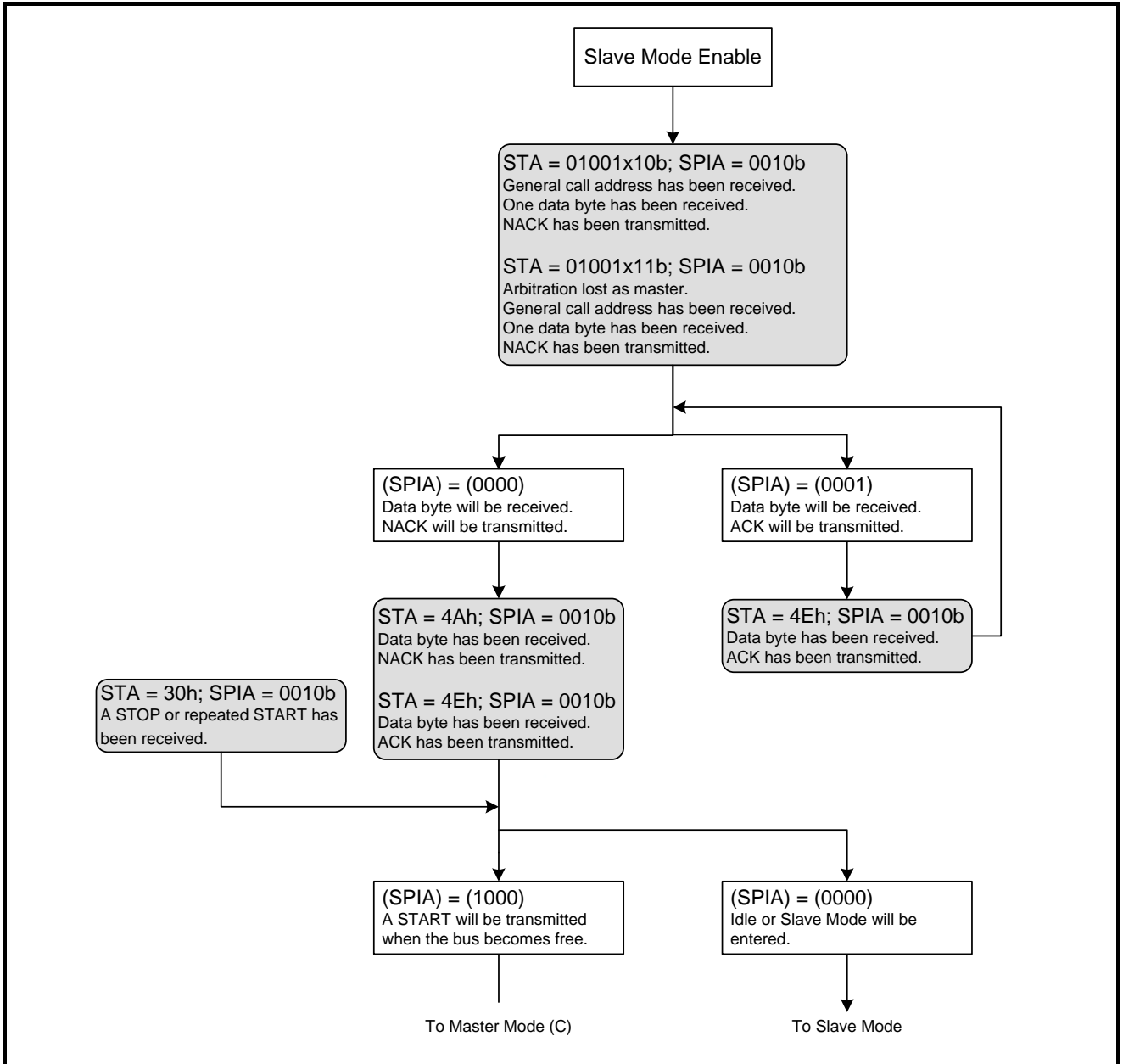
Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16-8 Slave Receiver Mode

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16-9 General Call Mode

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



16.4. I²C 暫存器說明

“.”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1 “\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition														
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W		
023h	INTE0	GIE	-	ADIE	WDIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	*****		
024h	INTE1	-				I2CERIE	I2CIE			0000 0000	uuuu uuuu	*****		
027h	INTF1	-				I2CERIF	I2CIF			0000 0000	uuuu uuuu	***** r,r,*		
061h	CFG	Rsv.					GCRst	ENI2CT	ENI2C	000uuu	*****	
062h	ACT	SLAVE	-	-	I2CER	START	STOP	I2CINT	ACK	0000 0000	uuuu uuuu	*****		
063h	STA	MACTF	SACTF	RDBF	RWF	DF	ACKF	GCF	ARBF	0001 0000	uuuu uuuu	*****		
064h	CRG	CRG[7:0]										0000 0000	uuuu uuuu	*****
065h	TOC	I2CTF	DI2C[2:0]			I2CTLT[3:0]					0000 0000	uuuu uuuu	*****	
066h	RDB	RDB[7:1]						RDB[0]			xxxx xxxx	uuuu uuuu	*****	
067h	TDB0	TDB0[7:1]						TDB[0]			xxxx xxxx	uuuu uuuu	*****	
068h	SID0	SID[7:1],The corresponding address of the 7-bit mode							SIDV[0]		0000 0000	uuuu uuuu	*****	
071h	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****		
075h	PT1M2	-	PM1.7[0]	-	PM1.6[0]	-	PM1.5[0]	-	PM1.4[0]	xxxx xxxx	xxxx xxxx	*****		

表 16-1 I²C 暫存器

INTE0/INTE1/INTF1 : 詳見 中斷,Interrupt 章節

TRISC1: PT1 引腳特性控制暫存器

位元	名稱	描述
Bit7	TC1.7	PT1.7 引腳輸出特性控制器 <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性，當使用 I ² C 通訊時 TC1.7 為“1”
Bit0	TC1.0	PT1.0 引腳輸出特性控制器 <0> 關閉輸出功能，引腳只為輸入特性 <1> 啟用輸出功能，引腳為輸出/輸入特性，當使用 I ² C 通訊時 TC1.0 為“1”

PT1M2: PT1 數位輸出模式選擇暫存器 2

位元	名稱	描述
Bit6	PM1.7	PT1.7 I/O 數位輸出模式選擇器 <0> 一般 I/O 模式 <1> BZ/SDA(I ² C) 輸出模式

CFG : I²C 設置暫存器(Configuration Register)

位元	名稱	描述
Bit2	GCRst	I2C 全呼復位使能控制 <0>關閉 <1>開啓 當 I2C Slave 模式與 GCRst 功能同時被開啓時，如果 I2C Controller 接收 General call ID 00h 並且第一筆資料為“06h”即為 General Call Reset 條件成立，此時原本會發送至本機處理器的中斷信號(Interrupt)將被重置信號(Reset)取代，提供外部主機可以經由 I2C Bus 重置本機晶片之功能。
Bit1	ENI2CT	開啓 I ² C 超時監控功能位元

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller

位元	名稱	描述
		0 : 關閉 <1>開啓I ² C Time-out監控功能
Bit0	ENI2C	開啓I ² C功能控制位元 <0>關閉 <1>開啓I ² C通訊介面 ※ 注意事項: 當ENI2C關閉時, 將關閉I ² C 內部的Clock, 除了Configuration Register 可以進行寫入動作, 其餘暫存器將無法寫入資料。

ACT: 動作暫存器(Action Register)

位元	名稱	描述
Bit7	SLAVE	從機開啓控制 <0> 關閉 <1> 開啓
Bit4	I2CER	錯誤中斷旗標 <0> 正常, 寫 0 將會清除錯誤中斷旗標, 使I ² C往下一個狀態執行。 <1> 發生錯誤中斷
Bit3	START	開始命令位元 <0> 正常 <1> 於I ² C Bus 產生Start 信號
Bit2	STOP	停止命令位元 <0> 正常 <1> 於I ² C Bus 產生Stop 信號
Bit1	I2CINT	中斷旗標 <0> 正常, 寫 0 將會清除中斷旗標, 使I ² C往下一個狀態執行。 <1> 發生I ² C中斷
Bit0	ACK	ACK(Acknowledge)回覆位元 <0> 未回覆 ACK 或回覆 NACK <1> ACK 已回覆

STA: I²C狀態暫存器

位元	名稱	描述
Bit7	MACTF	主機模式啓用旗標(Master Mode Active Flag) <0> 未啓用 <1> 啓用
Bit6	SACTF	主機模式啓用旗標(Slave Mode Active Flag) <0> 未啓用 <1> 啓用

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

位元	名稱	描述
Bit5	RDBF	接收停止或重新開始旗標(Received Stop/Repeat-Start Flag) <0> 正常 <1> 接收停止或重新開始旗標已被發送或接收。
Bit4	RWF	讀寫狀態旗標(Read/Write State Flag) <0> 寫命令已被發送或接收。 <1> 讀命令已被發送或接收。
Bit3	DFF	資料旗標(Data Field Flag) <0> 正常 <1> I ² C資料被發送或接收。
Bit2	ACKF	ACK 旗標(Acknowledge Flag) <0> ACK 未發送或接收。 <1> ACK 已發送或接收。
Bit1	GCF	General Call Flag <0> 正常 <1> Currently General Call Operation
Bit0	ARBF	仲裁漏失旗標(Arbitration Lost Flag) <0> 正常 <1> 仲裁漏失

CRG: I²C時脈控制暫存器

位元	名稱	描述
Bit7~0	CRG[7:0]	I ² C Bus Data Baud Rate Control I ² C Bus 上的資料傳送是以SCL 引腳上的時脈信號所決定,而SCL 引腳上的時脈率可以由I ² C 電路之時脈源的頻率CPU_CK 與CRG 經由下列公式計算: $\text{Data Baud Rate(Hz)} = \frac{\text{I2C_CK}}{[4 \times (\text{CRG}[7:0] + 1)]}$

TOC: I²C超時控制暫存器

位元	名稱	描述
Bit7	I2CTF	超時旗標 <1> I2C Bus Clock Stretching Time-out <0> Normal

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



位元	名稱	描述																																				
Bit6~4	DI2C[2:0]	Time-out Clock Pre-scale																																				
		<table border="1"> <thead> <tr> <th>DI2C[2:0]</th> <th>Pre-scale</th> <th>DI2C[2:0]</th> <th>Pre-scale</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>CLKPS = CPU_CK / 1</td> <td>100</td> <td>CLKPS = CPU_CK / 16</td> </tr> <tr> <td>001</td> <td>CLKPS = CPU_CK / 2</td> <td>101</td> <td>CLKPS = CPU_CK / 32</td> </tr> <tr> <td>010</td> <td>CLKPS = CPU_CK / 4</td> <td>110</td> <td>CLKPS = CPU_CK / 64</td> </tr> <tr> <td>011</td> <td>CLKPS = CPU_CK / 8</td> <td>111</td> <td>CLKPS = CPU_CK / 128</td> </tr> </tbody> </table>	DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale	000	CLKPS = CPU_CK / 1	100	CLKPS = CPU_CK / 16	001	CLKPS = CPU_CK / 2	101	CLKPS = CPU_CK / 32	010	CLKPS = CPU_CK / 4	110	CLKPS = CPU_CK / 64	011	CLKPS = CPU_CK / 8	111	CLKPS = CPU_CK / 128																
		DI2C[2:0]	Pre-scale	DI2C[2:0]	Pre-scale																																	
		000	CLKPS = CPU_CK / 1	100	CLKPS = CPU_CK / 16																																	
		001	CLKPS = CPU_CK / 2	101	CLKPS = CPU_CK / 32																																	
010	CLKPS = CPU_CK / 4	110	CLKPS = CPU_CK / 64																																			
011	CLKPS = CPU_CK / 8	111	CLKPS = CPU_CK / 128																																			
000	CLKPS = CPU_CK / 1	100	CLKPS = CPU_CK / 16																																			
001	CLKPS = CPU_CK / 2	101	CLKPS = CPU_CK / 32																																			
010	CLKPS = CPU_CK / 4	110	CLKPS = CPU_CK / 64																																			
011	CLKPS = CPU_CK / 8	111	CLKPS = CPU_CK / 128																																			
Bit3~0	I2CTLTL[3:0]	Time-out Limit ; Time-out 的發生是以 CLKPS 計數 I2CTLTL + 1 次後觸發																																				
		<table border="1"> <thead> <tr> <th>I2CTLTL[3:0]</th> <th>Limit</th> <th>I2CTLTL[3:0]</th> <th>Limit</th> </tr> </thead> <tbody> <tr> <td>0000</td> <td>1 x CLKPS Cycle</td> <td>1000</td> <td>9 x CLKPS Cycle</td> </tr> <tr> <td>0001</td> <td>2 x CLKPS Cycle</td> <td>1001</td> <td>10 x CLKPS Cycle</td> </tr> <tr> <td>0010</td> <td>3 x CLKPS Cycle</td> <td>1010</td> <td>11 x CLKPS Cycle</td> </tr> <tr> <td>0011</td> <td>4 x CLKPS Cycle</td> <td>1011</td> <td>12 x CLKPS Cycle</td> </tr> <tr> <td>0100</td> <td>5 x CLKPS Cycle</td> <td>1100</td> <td>13 x CLKPS Cycle</td> </tr> <tr> <td>0101</td> <td>6 x CLKPS Cycle</td> <td>1101</td> <td>14 x CLKPS Cycle</td> </tr> <tr> <td>0110</td> <td>7 x CLKPS Cycle</td> <td>1110</td> <td>15 x CLKPS Cycle</td> </tr> <tr> <td>0111</td> <td>8 x CLKPS Cycle</td> <td>1111</td> <td>16 x CLKPS Cycle</td> </tr> </tbody> </table>	I2CTLTL[3:0]	Limit	I2CTLTL[3:0]	Limit	0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle	0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle	0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle	0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle	0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle	0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle	0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle	0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle
		I2CTLTL[3:0]	Limit	I2CTLTL[3:0]	Limit																																	
		0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle																																	
		0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle																																	
		0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle																																	
		0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle																																	
		0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle																																	
		0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle																																	
0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle																																			
0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle																																			
0000	1 x CLKPS Cycle	1000	9 x CLKPS Cycle																																			
0001	2 x CLKPS Cycle	1001	10 x CLKPS Cycle																																			
0010	3 x CLKPS Cycle	1010	11 x CLKPS Cycle																																			
0011	4 x CLKPS Cycle	1011	12 x CLKPS Cycle																																			
0100	5 x CLKPS Cycle	1100	13 x CLKPS Cycle																																			
0101	6 x CLKPS Cycle	1101	14 x CLKPS Cycle																																			
0110	7 x CLKPS Cycle	1110	15 x CLKPS Cycle																																			
0111	8 x CLKPS Cycle	1111	16 x CLKPS Cycle																																			

RDB: 接收資料暫存器

位元	名稱	描述
Bit7~1	RDB[7:1]	內容為接收位址(A7~A1)或資料(D7~D1)
Bit0	RDB[0]	內容為接收讀寫命令或資料(D0)

TDB0: 傳送資料暫存器

位元	名稱	描述
Bit7~1	TDB0[7:1]	內容為傳送位址(A7~A1)或資料(D7~D1)
Bit0	TDB0[0]	內容為傳送讀寫命令或資料(D0)

※ 注意事項: 在通訊過程中當本機屬於非傳送 Address 或 Data 的狀態時必須將此暫存器設為 FFh，因為 TDB0 的 Bit 7 為 0 有可能將 SDA Bus 鎖死於 Low。

SID0: 從機模式 ID 碼設置暫存器

位元	名稱	描述
Bit7~1	SID[7:1]	從機 ID 碼(A7~A1)
Bit0	SIDV[0]	從機 ID 碼有效控制 <0> 從機 ID 碼無效 <1> 從機 ID 碼有效

17. 非同步串列通訊介面, Enhanced Universal Asynchronous Receiver

Transmitter

增強型非同步收發器 Enhanced Universal Asynchronous Receiver Transmitter, EUART 週邊通常也稱為串列通信介面或 SCI, EUART 可以被配置為能與 CRT 終端和個人電腦等外設通信的全雙工非同步系統; 也可以被配置成能夠與 A/D 或 D/A 積體電路、串列 EEPROM 等外設通信的半雙工同步系統。

增強型 EUART 是在標準型 UART 的基礎上增加了幀(Frame)錯誤檢測和自動位址識別兩種功能, 幀錯誤檢測通過檢測一幀資訊的停止位元來判斷該幀是否有效。自動位址識別功能自動將收到的位址幀內容與單片機的位址進行比較, 只有匹配時才產生串列中斷。此版的這兩個功能前者由內置硬體電路完成後者由使用者軟體達成。

EUART 可以配置為以下幾種工作及偵錯模式:

- ◆ 帶有以下功能的全雙工非同步模式:
 - 傳輸速率發生器
- ◆ 偵錯模式
 - 幀 (Frame) 錯誤檢測³
 - 溢出 (Overrun) 錯誤檢測⁴
 - 硬體同位元檢查碼
- ◆ 資料傳輸與接收
 - 非同步發送(8 位或 9 位)
 - 非同步接收(8 位或 9 位)
- ◆ 字元接收自動喚醒功能

EUART 暫存器計有:

URCON	ENSP[0], ENTX[0], TX9[0], TX9D[0], PARITY[1:0]
URSTA	RC9D [0], PERR[0], FERR[0], OERR[0], RCIDL[0], TRMT[0], ABDOVF[0]
BAUDCON	ENCR[0], RC9[0], ENADD[0], ENABD[0]
BRGR[15:0]	BRGRH[7:0], BRGRL[7:0]
TXREG	TXREG[7:0]
RCREG	RCREG[7:0]

³ 幀錯誤檢測(FERR): UART 沒有收到起始位元, 亦即收到不知從何時開始到何時結束的訊號時稱之: 這通常由訊號線上的雜訊引起, 會使 UART 無法在移位暫存器上得到正確資料。

⁴ 溢出錯誤檢測(OERR): 最近的一筆資料已覆蓋先前未取走的資料。

17.1. EUART 使用說明

17.1.1. 非同步資料發送設置步驟

- 配置 TRISC1 暫存器，設定 TX 為輸出引腳；配置 PT1M2 暫存器，設定為 TX 引腳輸出模式。
- 配置 INTE1 暫存器 TXIE 位元及 INTE0 暫存器 GIE 位元決定是否允許傳送中斷致能。(INTF1 暫存器 TXIF 位元預設為 High，相關中斷致能須確定後再設定)。
- 配置 BRGRH, BRGRL 暫存器，決定合適的鮑率值。
- 配置 URCON 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 URCON 暫存器 TX9 位元決定是否啟動第 9 位資料發送功能。(若啟動第 9 位資料發送功能，則須將該資料填入 TX9D 位元中。第 9 位位元可以是位址或是資料)。
- 配置 URCON 暫存器 ENTX 位元啟動資料傳送功能。
- 寫入 TXREG 暫存器，決定傳送資料。(寫入後啟動發送)

17.1.2. 非同步資料接收設置步驟

- 配置 TRISC1 暫存器，設定 RC 為輸入引腳。
- 配置 INTE2, 暫存器 RCIE 位元及 INTE1 暫存器 GIE 位元決定是否允許接收中斷致能。
- 配置 BRGRH, BRGRL 暫存器，決定合適的鮑率值。
- 配置 URCON 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BAUDCON 暫存器 RC9 位元決定是否啟動第 9 位資料接收功能。
- 配置 BAUDCON 暫存器 ENCR 位元啟動資料接收功能。
- 讀取 URSTA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RCREG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 URSTA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。

17.1.3. 非同步資料接收(9 位元, RS-485 模式) 設置步驟

- 配置 TRISC1 暫存器，設定 RC 為輸入引腳。
- 配置 BRGRH, BRGRL 暫存器，決定合適的鮑率值。
- 配置 URCON 暫存器 ENSP 位元啟動 EUART 串列 I/O 模組。
- 配置 BAUDCON 暫存器 RC9 位元否啟動第 9 位資料接收功能。
- 配置 BAUDCON 暫存器 ENADD 位元致能位址檢測功能。
- 配置 BAUDCON 暫存器 ENCR 位元啟動資料接收功能。
- 配置 INTE2, 暫存器 RCIE 位元及 INTE1 暫存器 GIE 位元決定是否允許接收中斷致能。當資料接收完成時 RCIF 位元將被設置。
- 讀取 URSTA 暫存器 RC9D 位元用以擷取接收資料第 9 位數據(RC9 設置情形下)，並判斷接收過程是否發生錯誤。
- 讀取 RCREG 暫存器用以擷取接收資料共 8 位數據。
- 讀取 URSTA 暫存器 FERR 位元是否被設置，確定讀取資料是否錯誤，可透過清除 ENCR 位解除 FERR 位元。
- 配置 BAUDCON 暫存器 ENADD 位元用以關閉位址檢測，使得下一筆資料接收。

17.2. 串列傳輸速率發生器 (BRG)

BRG 是一個專用的 13 位元發生器，支援 EUART 的非同步模式。BRGR[15:0]暫存器是一個獨立運行計時器的週期控制器。表 17-為串列傳輸速率計算公式，但僅適用於主控模式。

在給定目標串列傳輸速率且工作時脈為 OSC_HAO 的情況下，可以使用表 17- 中的公式計算 BRGR[15:0]暫存器中的近似整數值，從而確定串列傳輸速率誤差。範例 21-1 描述出串列傳輸速率與誤差的計算方式。

BRG/EUART MODE	串列傳輸速率計算公式
13 位元/非同步	$OSC_HAO \div [4(n + 1)]$
OSC_HAO=工作頻率； n = BRGRH:BRGRL 暫存器對的值	

表 17-1 串列傳輸速率公式

工作在非同步模式下，其工作頻率為 OSC_HAO(2MHz)，而目標串列傳輸速率為 9600bps。求解 BRGR[15:0]=< ? >即 BRGRH[7:0]:BRGRL[7:0]=< ? >

已知公式：目標串列傳輸速率 = $OSC_HAO \div (4 (<BRGR[15:0]>+1))$ ：

故 $BRGR[15:0] = ((OSC_HAO \div 目標串列傳輸速率) \div 4) - 1$

$$= ((2000000 \div 9600) \div 4) - 1$$

$$= 51.08$$

$$\approx 51 \text{ 即 } BRGRH[7:0]=<00>, BRGRL[7:0]=<33> ; \text{註 } 33 \text{ 為 } 16 \text{ 進制}$$

而實際上 BRG 計算結果為：實際串列傳輸速率 = $2000000 \div 4(51+1) = 9615.38$

所以存在一定誤差，其計算方式為：

誤差率 = (實際串列傳輸速率 - 目標串列傳輸速率) / 目標串列傳輸速率

$$= (9615 - 9600) / 9600$$

$$= 0.16\%$$

範例 17-1 計算串列傳輸速率誤差

17.2.1. 功耗管理模式下的操作

晶片時脈用於產生所需的串列傳輸速率。當進入一種功耗管理模式時，新時脈源可能會工作在一個不同的頻率下。這可能需要調整 BRGR[15:0]暫存器中的值。

17.2.2. RC 取樣方式

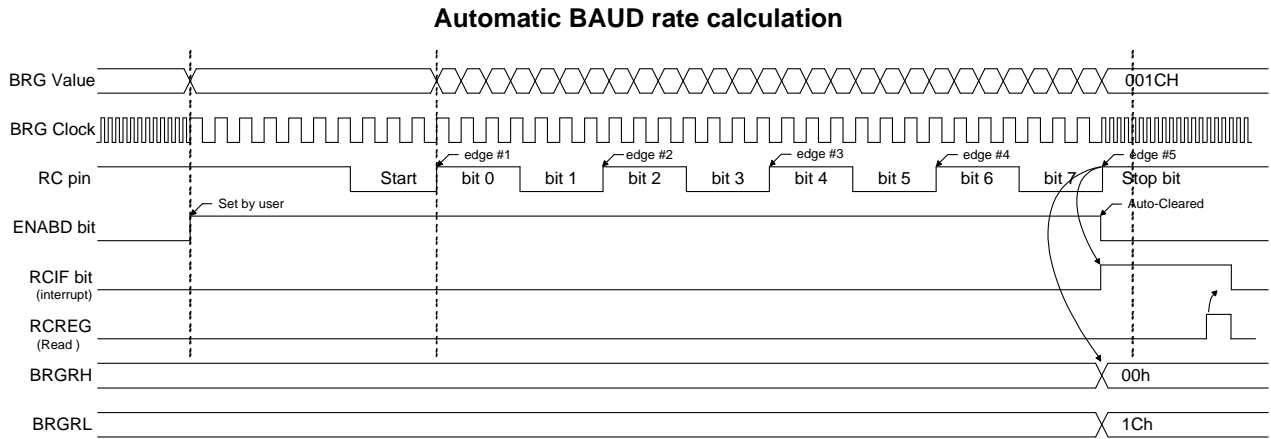
取樣電路會在傳輸速率週期的中心點進行取樣，以判定 RC 引腳上出現的是高電位還是低電位。

17.2.3. 自動速率

EUART 模組支援自動檢測和校準功能，亦可稱之為自動速率。自動速率必須在喚醒啓用控制器 WUE[0]設置 0 時才有效，並將自動速率啓用控制器 ENABD[0]設置 1 即可啓用。

在接收到開始狀態後，即開始進行自動波特率檢測功能(接收值必須為 055H)。在自動檢測和校準完成後會將計算出了結果寫入 BRGRH[7:0]與 BRGRL[7:0]，相關時序如圖 17-。

當 BRGR[15:0]計算滿出時即其內容由 01FFFH 到 00000H 產生溢位，則自動包率溢位旗標 ABDOVF[0]會被置 1，使用者可以利用指令將 ABDOVF[0]設置 0 或透過 ENABD[0]設置 0 以讓 ABDOVF[0]置 0。在 ABDOVF[0]置 1 後，ENABD[0]的狀態仍會保持在 1，相關時序如圖 17-2。



Note : The ABD sequence requires the EUART module to be configured in WUE = 0

圖 17-1 自動鮑率計算波形

BRG Overflow Sequence

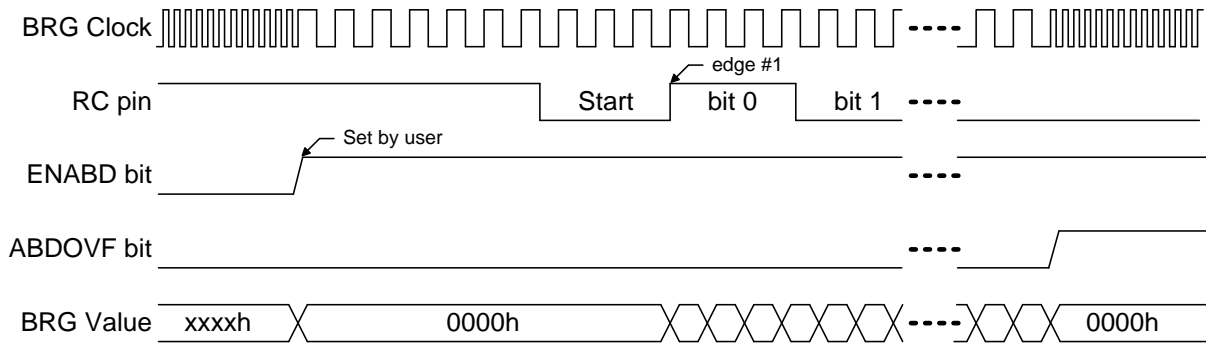


圖 17-2 自動鮑率溢位(ABDOVF)波形

17.3. 硬體同位元檢查

- ◆ EUART 支援硬體奇偶校驗功能，校驗位元保存在第 9 個資料位元中。使用時依使用者暫存器設定而進行同位元檢查(ENADD[0]=0)，相關設定如表 17-2

傳送/接收 8/9 位元資料		PARITY	狀態
TX9	RC9		
0	0	0	傳送/接收資料無同位元檢查訊息
0	0	1	傳送/接收資料無同位元檢查訊息
0	1	0	接收資料具同位元檢查功能，偶同位
0	1	1	接收資料具同位元檢查功能，奇同位
1	0	0	傳送資料具同位元檢查碼，偶同位
1	0	1	傳送資料具同位元檢查碼，奇同位
1	1	0	
1	1	1	

註：當 RC9[0]設置 1 時，啓用同位元檢查功能而當奇偶同位錯誤時 PERR[0]置 1。
假使 RC9[0]與 ENADD[0]同時設置 1，則忽略 PERR[0]錯誤位元的值。

表 17-2 同位元檢查狀態表

17.4. EUART 非同步模式

- ◆ 此模式使用標準的“不歸零”（Non-Return-to-Zero, NRZ）格式，即是 1 個起始位元加上 8 個或 9 個資料位元最後為 1 個停止位，最常用的資料格式為 8 位元。而晶片上專用 13 位元串列傳輸速率發生器，可借助於工作時脈振盪器產生標準串列傳輸速率頻率。
- ◆ 再者，EUART 首先發送和接收的資料是最低有效位，發送器和接收器在功能上是各自獨立的，但採用相同的資料格式和串列傳輸速率。其更支援硬體奇偶校驗功能，校驗位元會保存在第 9 個資料位元中。

17.4.1. EUART 非同步發送器 (UART TXIF/RCIF flag 由 0->1 發生中斷)

圖 17-3 為 EUART 發送器的時序圖，發送器的核心是以串列方式發送移位暫存器 (Transmit Shift Register, TSR) 內的資料，而使用者是無法讀/寫 TSR。

TSR 從讀/寫發送緩衝暫存器 TXREG[7:0]中獲取資料。TXREG[7:0]暫存器中的資料由軟體寫入，在前一次載入的停止位發送完成前，不會再向 TSR 暫存器載入資料；一旦停止位元發送完畢，TXREG 暫存器中的新資料(如果有的話)就會被載入 TSR。一旦 TXREG 暫存器向 TSR 暫存器傳輸了資料，TXREG 暫存器就為空 (未再次有寫入動作)，同時標誌位元 TXIF 由 1 置 0 (當 URCON 暫存器 ENTX 位元被設置之後，TXIF 位元將被設置為 1)。而 TXIF 不會在 TXREG 裝入新資料時立即被清零，而是在裝入新資料後的第二個指令週期被清零。當 TXIF 被置 0 之後，會在一個指令週期後再被置 1。可以通過將中斷允許位 TXIE 置 1 或清零來 允許/禁止 該中斷。不管 TXIE 的狀態如何，只要中斷發生，TXIF 就會由 1 置 0 並且不能由軟體清零，並且會在一個指令週期後再被置 1。倘若此時 TSR 暫存器內的資料尚未發送完畢，TXREG 暫存器又被寫入資料，則在裝入新資料後的第二個指令週期後 TXIF 會再被清零並維持到 STOP BIT 發生時才會被置 1。

因此在 TXREG 裝入新資料後立即查詢 TXIF，其回傳的值是不可參考。TXIF 表示的是 TXREG 暫存器的狀態，而另一個位元 TRMT 則表示 TSR 暫存器的狀態。TRMT 是唯讀位，它在 TSR 暫存器為空 (未再次有載入動作) 時被置 1。TRMT 位元與任何中斷邏輯均無關聯，因此要確定 TSR 暫存器是否為空，用戶只能對此位進行查詢。而資料非同步發送時序圖可參考下圖 17-4，圖 17-5 說明

- UART 動作除了讀寫以外，與 CPU 指令週期無關
- TXIF,RCIF 表示中斷用途，與其他任何事件無關
- 要用 CPU 去檢視周邊元件時，須先注意相對操作速度

EUART TRANSMIT BLOCK DIAGRAM

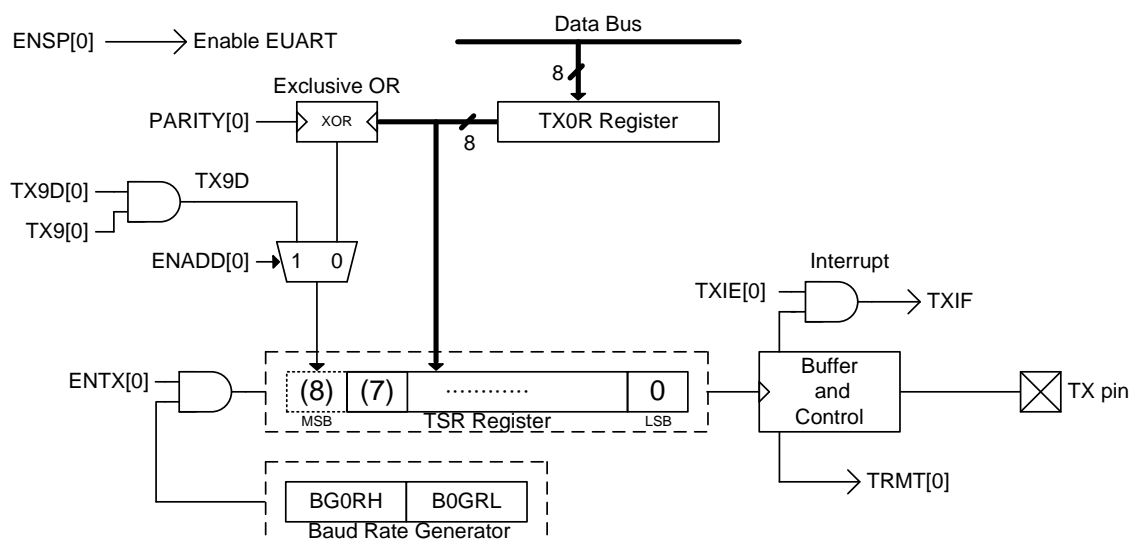


圖 17-3 EUART 傳送方塊圖

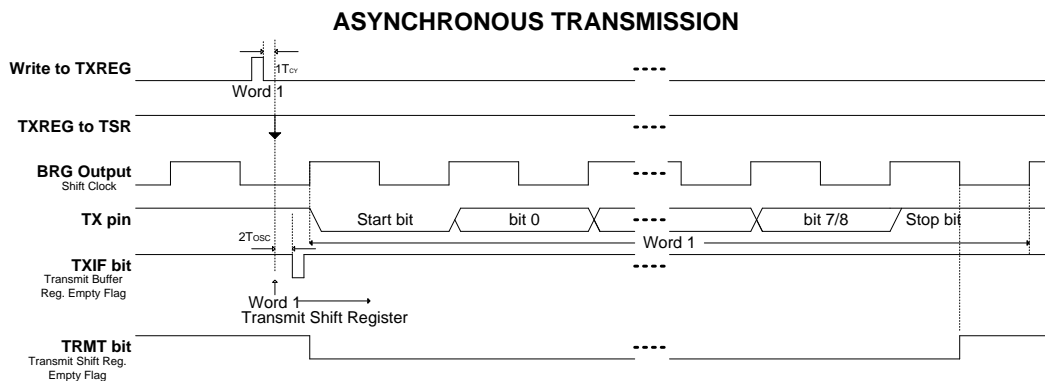


圖 17-4 非同步發送時序圖

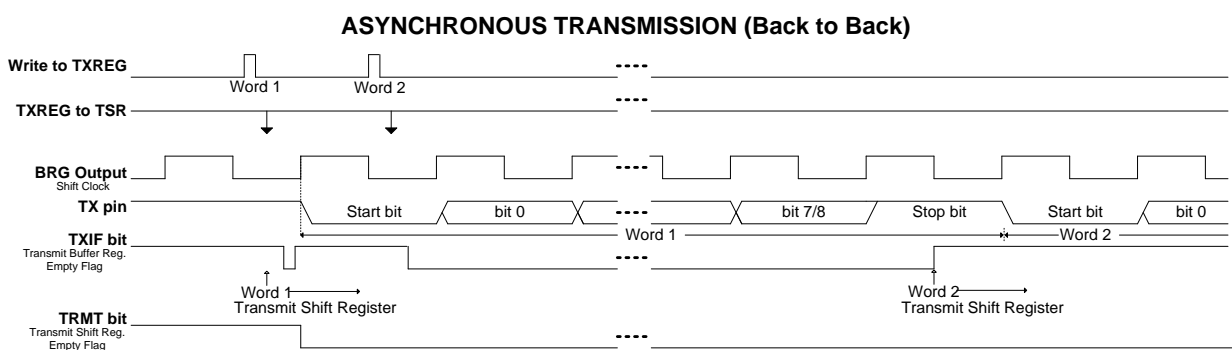


圖 17-5 非同步發送時序(背對背)

◆ EUART 非同步接收器

圖 17-6、圖 17-7 顯示了接收器的方塊圖。圖 17-8 顯示了非同步接收時序。在 RC 引腳上接收資料，並驅動資料恢復電路。資料恢復電路實際上是一個以 13 位元串列傳輸速率為工作頻率的高速移位元器，而主接收串列移位元器的工作頻率等於速率或 OSC_RC2M。此模式通常用於 RS-232 系統。

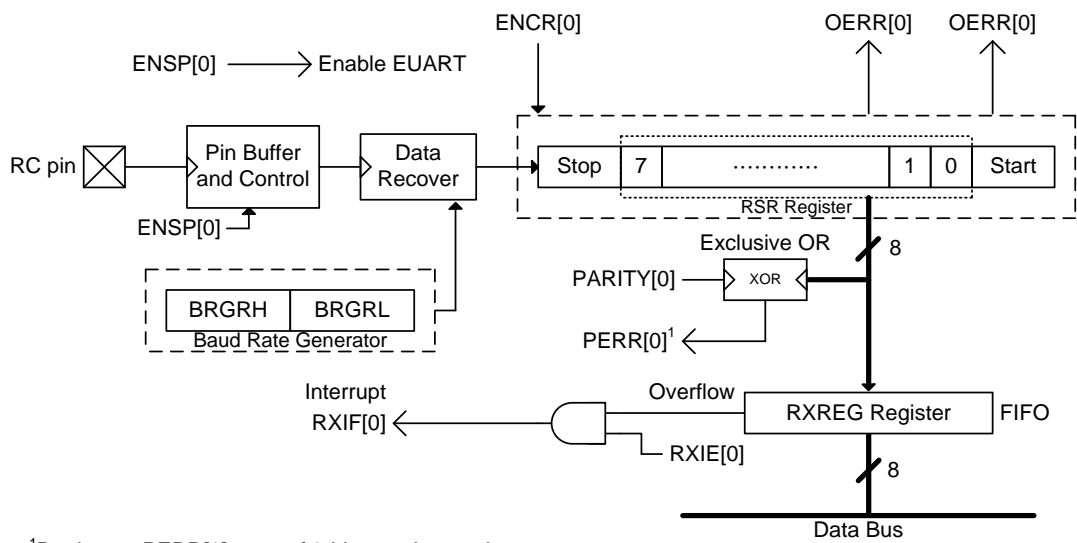
若 RC 引腳接收資料時未接收到完整位元組(開始、8(9)位元資料、結束)，FERR 位元將被設置為 1，可透過清除 ENCR 位元清除 FERR 位元。

當 RC 引腳已經接收到 2 筆完整位元組資料後(皆未從 RCREG 暫存器中將資料讀出)，OERR 位元將被設置為 1，可透過清除 ENCR 位元清除 OERR 位元。

當完整資料接收完成時，INTF2 暫存器 RCIF 位元將會被設置，而 RCIF 位元被設置時將無法使用指令進行清除，執行讀取 RCREG 暫存器的動作將可以清除 RCIF 狀態。

URSTA 暫存器 RCIDL 位元反應是否處於接收狀態。使用者間接由此判斷資料接收是否完成。資料接收時，硬體將會針對接收的 8 位元資料進行互斥或運算(exclusive or)，若 RC9 設置為 1 時，將針對包含接收到的 RC9D 資料(共 9 位元)進行互斥或運算(exclusive or)。運算後再與使用者設定的 PARITY 位元再次進行互斥或運算(exclusive or)，並將運算結果顯示在 PERR 位元。若接收資料正確，則 PERR 設定為 0。若接收資料錯誤，則 PERR 設定為 1。PERR 位元無法使用指令清除，在下一筆資料接收正確時，PERR 將會被設置為 0。

EUART 8-BITS RECEIVE BLOCK DIAGRAM



¹Don't care PERR[0] state of 8-bits receive mode

圖 17-6 EUART 8-bits 接收方塊圖

EUART 9-BITS RECEIVE BLOCK DIAGRAM

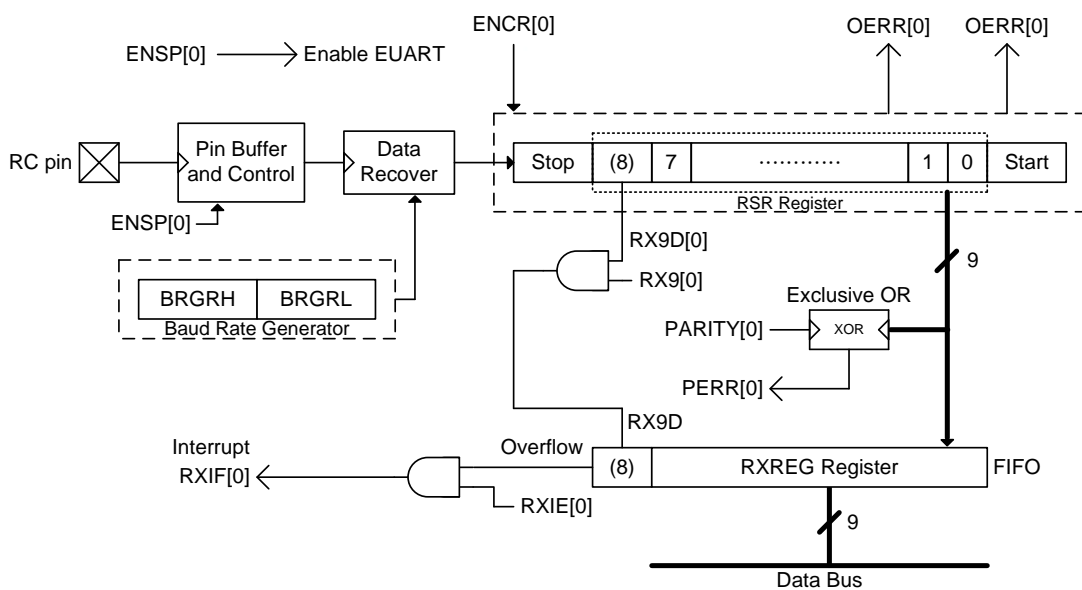


圖 17-7 EUART 9-bits 接收方塊圖

ASYNCHRONOUS RECEPTION

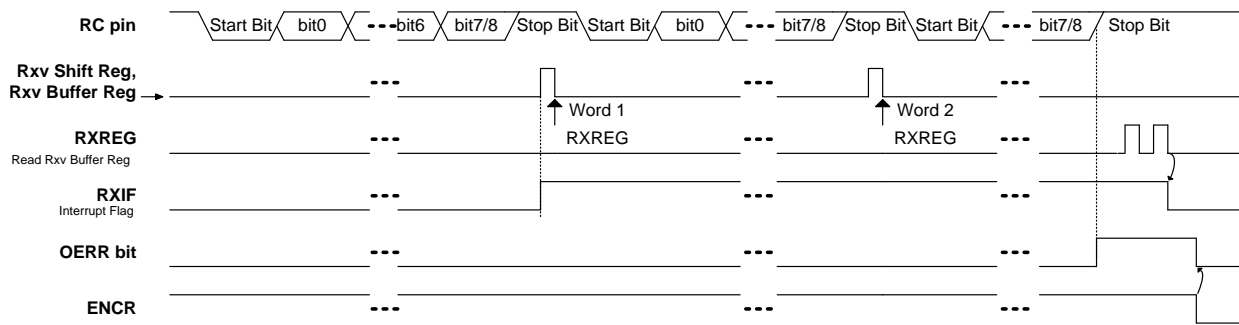


圖 17-8 非同步接收時序

◆ 位址檢測功能的 9 位元模式

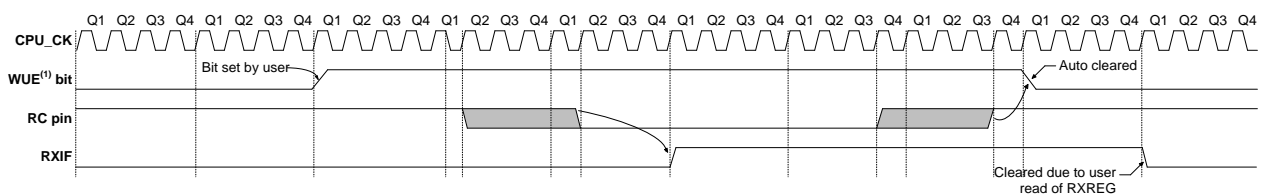
此模式通常用於 RS-485 系統。可依照 EUART 使用說明章節配置帶有位址檢測功能的非同步接收操作。使用者可透過 BAUDCON 暫存器 ENADD 位元設置決定為位址檢測或是資料檢測。

◆ 字元接收自動喚醒

在休眠(sleep)或等待 (idle) 模式下，EUART 的所有時脈源都會暫停。因此，串列傳輸速率發生器處於非啟動狀態(ILDE UART 會動作)，並且無法進行正確的位元組接收。自動喚醒功能允許在 RC 線上有事件發生時喚醒控制器，該功能需要 EUART 工作在非同步模式下通過將 URCON 暫存器 WUE 位元設置 1，致能自動喚醒功能。該功能啟用後，將禁止 RC 上的典型接收操作，且 EUART 保持在空閒狀態並監視喚醒事件（與 CPU 運行模式無關）。喚醒事件是指 RC 線上發生高電位到低電位的轉換。在喚醒事件後，模組會產生一個 RCIF 中斷，在正常工作模式下中斷會與 Q 時脈同步產生，可參考下圖 17-9；如果晶片處於休眠或等待模式，則兩者不同步，可參考下圖 17-10 說明。通過讀 RCREG 寄存器可清除中斷條件。

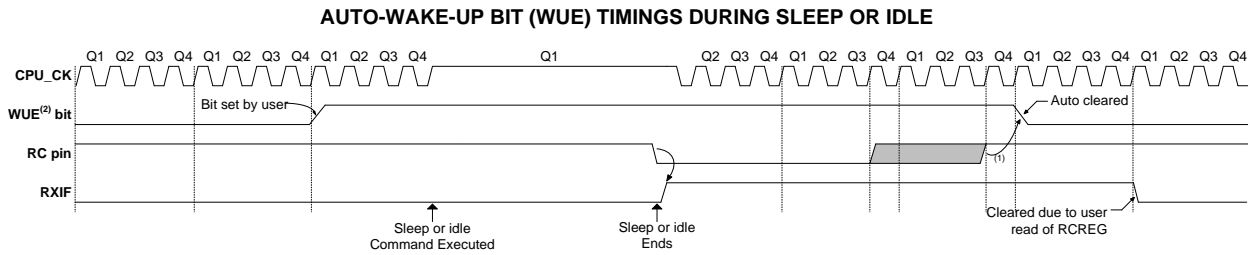
喚醒事件後，當 RC 線上出現由低向高的電位轉換時，WUE 位自動清零。此時，EUART 模組將從空閒狀態返回正常工作模式。由此用戶可知事件已經結束。

AUTO-WAKE-UP BIT (WUE) TIMINGS DURING NORMAL OPERATION



Note : ⁽¹⁾ The EUART remains in Idle while the WUE bit is set.

圖 17-9 正常模式下自動喚醒時序



Note : ⁽¹⁾ If the wake-up event requires long oscillator warm-up time, the auto-clear of the WUE bit can occur before the oscillator is ready. This sequence should not depend on the presence of Q clocks.
⁽²⁾ The EUART remains in Idle while the WUE bit is set.

圖 17-10 休眠或等待模式下自動喚醒時序

◆ 使用自動喚醒功能的注意事項

因為自動喚醒功能是通过檢測 RC 上的上升沿跳變實現的，所以在停止位前該引腳上任何的狀態改變都可能會產生錯誤的結束信號並導致資料或幀錯誤。因此，為了確保正確的傳輸，必須首先發送全 0 字元。對於標準的 RS-232 晶片，這可以是 00h (8 位元)。

另外還必須考慮振盪器起振時間，尤其在採用起振延遲較長的振盪器應用中更要注意這一點。或喚醒信號字元必須足夠長，並且跟有足夠長的時間間隔，以便使選定振盪器有充足的時間起振並保證 EUART 正確初始化。

◆ 使用 WUE 位的注意事項

WUE 和 RCIF 事件的時序來判斷接收資料的有效性可能會引起混淆。如前所述，將 WUE 位置 1 會使 EUART 進入空閒模式。喚醒事件會產生一個接收中斷，並將 RCIF 位置 1。此後當 RC 出現上升沿時 WUE 位被清零。然後通過讀 RCREG 寄存器清除中斷條件。

一般情況下，此時喚醒後 RCREG 中的資料是無效資料，應該丟棄。WUE 位清零（或仍然置 1）且 RCIF 標誌位置 1 並不能表明 RCREG 中資料接收是完整的。用戶應該考慮使用固件驗證是否完整地接收了資料。要確保沒有丟失有效資料，應檢查 RCIDL 位元來驗證是否還在接收資料。如果不在進行接收，則可將 WUE 位置 1，使晶片立即進入休眠模式。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

BSF	INTE2,6,0	: 設置RCIE接收中斷服務
CLRF	PT1DA,0	: 設定PT14(TX)為數位輸出腳位 : 設定PT13(RX)為數位輸入腳位
MVL	010H	
MVF	TRISC1,1,0	
MVL	001H	
MVF	PT1M2,1,0	
MVL	000H	: 設定鮑率為9600hz
MVF	BRGRH,1,0	
MVL	033H	
MVF	BRGRL,1,0	
MVL	0F0H	: 啟動EUART功能，啟動資料傳送，啟動第9位元輸出
MVF	URCON,1,0	: 設定TX9D=1.設定同位元檢查碼為0.
MVL	00CH	: 啟動資料接收，啟動第9位元接收，第9位元為資料.
MVF	BAUDCON,1,0	
MVL	055H	: 寫入EUART欲傳送的資料
MVF	TXREG,1,0	
....		
RC Interrupt :		: 接收中斷事件服務程式
BTSZ	URSTA,5,0	: 判斷PERR位元是否為0,用以確定資料正確性
JMP	FAIL_LOOP	: 資料錯誤判斷迴圈
MVFF	RCREG,BUF0	: 將接收到資料搬移到BUF0暫存器 : 並清除接收中斷事件旗標
MVFF	URSTA,BUF1	: 將接收到第9位元資料搬移到BUF1暫存器
....		
RETI		: 中斷服務返回
FAIL_LOOP:		: 資料接收錯誤迴圈
....		

圖 17-11 EUART 範例程式

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



17.5. 暫存器說明- UART

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
023h	INTE0	GIE	-	ADIE	WDTIE	TB1IE	TMAIE	E1IE	E0IE	0000 0000	0uuu uuuu	*****
024h	INTE1	-	-	TXIE	RCIE	-	-	-	-	0000 0000	uuuu uuuu	*****
027h	INTF1	-	-	TXIF	RCIF	-	-	-	-	0000 0000	uuuu uuuu	*** r,r,r*
069h	UR0CN	ENSP	ENTX	TX9	TX9D	PARITY	-	-	WUE	0000 0.0	uuuu u..u	*****
06Ah	UR0STA	-	RC9D	PERR	FERR	OERR	RCIDL	TRMT	ABDOVF	.000 0010	.uuu uuuu	-,r,r,r r,r,r,rw0
06Bh	BA0CN	-	-	-	-	ENCR	RC9	ENADD	ENABD 0000 uuuu	-,-,-,-,*****
06Ch	BG0RH	-	-	-	Baud Rate Generator Register High Byte				...X xxxx	...u uuuu	-,-,-,-,*****	
06Dh	BG0RL	Baud Rate Generator Register Low Byte								xxxx xxxx	uuuu uuuu	*****
06Eh	TX0R	UART Transmit Register								xxxx xxxx	uuuu uuuu	*****
06Fh	RCREG	UART Receive Register								xxxx xxxx	uuuu uuuu	r,r,r,r r,r,r,r
070h	PT1	-	-	-	PT1.4	PT1.3	-	-	-	xxxx xxxx	xxxx xxxx	*****
071h	TRISC1	TC1.7	TC1.6	TC1.5	TC1.4	TC1.3	TC1.2	TC1.1	TC1.0	0000 0000	uuuu uuuu	*****
073h	PT1PU	PU1.7	PU1.6	PU1.5	PU1.4	PU1.3	PU1.2	PU1.1	PU1.0	0000 0000	uuuu uuuu	*****
075h	PT1M2	-	PM1.7[0]	-	PM1.6[0]	-	PM1.5[0]	-	PM1.4[0]	xxxx xxxx	xxxx xxxx	*****

表 17-3 UART 暫存器

INTE0/INTE1/INTF1: 詳見 中斷, Interrupt 章節

URCON: UART 控制暫存器

位元	名稱	描述
Bit7	ENSP	UART 端口功能致能位元 <0> 關閉 UART 端口, 並將 TX, RC 引腳組態為 I/O 使用 <1> 啟動 UART 端口, 並將 TX, RC 引腳組態為 UART 端口使用 註: 當啟動 UART 串行端口之後, 須適當配置輸入或輸出腳位使用。
Bit6	ENTX	UART 傳送功能致能位元 <0> 關閉 <1> 啟動
Bit5	TX9	傳送第 9 位元功能致能 <0> 關閉 <1> 啟動
Bit4	TX9D	傳送第 9 位元資料 <0> 資料為“0” <1> 資料為“1”
Bit3	PARITY	奇/偶同位檢查設定 <0> 偶同位檢查 <1> 奇同位檢查
Bit0	WUE	字元接收自動喚醒致能位元 <0> 關閉 <1> 啟動

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

URSTA: UART 狀態暫存器

位元	名稱	描述
Bit6	RC9D	接收第 9 位元資料 <0> 資料為"0" <1> 資料為"1"
Bit5	PERR	資料同位檢查結果旗標 <0> 接收同位檢查正確 <1> 接收同位檢查錯誤
Bit4	FERR	UART 資料接收不完整(開始、8(9)位元資料、結束)旗標 <0> 表示資料接收完整 <1> 表示資料接收不完整
Bit3	OERR	已接收到 2 筆資料未處理狀態旗標 <0> 未發生 <1> 已發生
Bit2	RCIDL	反應是否為接收狀態旗標 <0> 不在接收狀態 <1> 在接收狀態
Bit1	TRMT	表示傳送移位暫存器(TSR)狀態旗標 <0> 表示 TSR 暫存器有資料 <1> 表示 TSR 暫存器為空的
Bit0	ABDOVF	自動鮑率溢位旗標 <0> 未發生 <1> 已發生

BAUDCON: UART 接收資料控制暫存器

位元	名稱	描述
Bit3	ENCR	資料接收功能致能位元 <0> 關閉。 <1> 啟動。
Bit2	RC9	接收第 9 位元功能致能位元 <0> 關閉 <1> 啟動。
Bit1	ENADD	位址檢測位元 <0> 關閉。 <1> 啟動。
Bit0	ENABD	自動鮑率控制器致能位元 <0> 關閉。 <1> 啟動。

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit $\Sigma\Delta$ ADC
8-Bit RISC-like Mixed Signal Microcontroller

BRGRH/BRGRL: Baudrate 控制暫存器

TXREG: UART 資料傳送暫存器

RCREG: UART 資料接收暫存器

PT1: PORT1 狀態控制暫存器

位元	名稱	描述
Bit4	PT1.4	外部接腳控制位元(PT1.4) <0> 低電位旗標或低電位輸出。 <1> 高電位旗標或高電位輸出。
Bit3	PT1.3	外部接腳控制位元(PT1.3) <0> 低電位旗標或低電位輸出。 <1> 高電位旗標或高電位輸出。

TRISC1: 輸入/輸出控制暫存器

位元	名稱	描述
Bit4	TC1.4	外部引腳輸入或輸出控制位元 4 <0> 輸入。 <1> 輸出。
Bit3	TC1.3	外部引腳輸入或輸出控制位元 3 <0> 輸入。 <1> 輸出。

PT1PU: 上拉電阻控制暫存器

位元	名稱	描述
Bit4	PU1.4	外部引腳上拉電阻控制位元 4 <0> 關閉。 <1> 啟用。
Bit3	PU1.3	外部引腳上拉電阻控制位元 3 <0> 關閉。 <1> 啟用。

PT1M2: 數位輸出模式選擇暫存器

位元	名稱	描述
Bit4	PM1.4[0]	PT1.4 EUART TX 輸出控制位元 <0> 關閉。 <1> 啟用。

18. 內建 EPROM, Build-In EPROM

Build-In EPROM(BIE)功能可儲存產品序號、安全密碼、程式運算後產生的數據資料...等，外部硬體僅需外接 VBIE 為 6V 電壓於 VPP/RST 引腳，或使用低壓燒錄控制電路，並搭配燒錄指令使用此功能，HY15P 系列儲存位址範圍 00H~7FH 共 128 words 同等於 256 bytes，視各晶片不同 Build-In EEPROM 大小也會不同。

當使用外部 VBIE 電源(6V)燒錄 BIE 區塊時，可以透過指令一次燒錄一個字組(word)資料于 BIE 區塊內；當使用 HY15P 系列晶片啟動低壓燒錄控制電路時，則不需外接 VBIE 電源仍可燒錄 BIE 區塊，但須呼叫燒錄副程式(LV15P52WR1BIE)才能進行燒錄；每次呼叫燒錄副程式進行燒錄動作，僅能燒錄一個字組(word)資料，所花費時間約 500msec。

BIE 暫存器摘要：

BIECN	VPP_HIGH[0], BIEWR[0], BIERD[0]
BIEARL	BIE_ADDR[6:0]
BIEDH	BIE_DATA[15:8]
BIEDL	BIE_DATA[7:0]

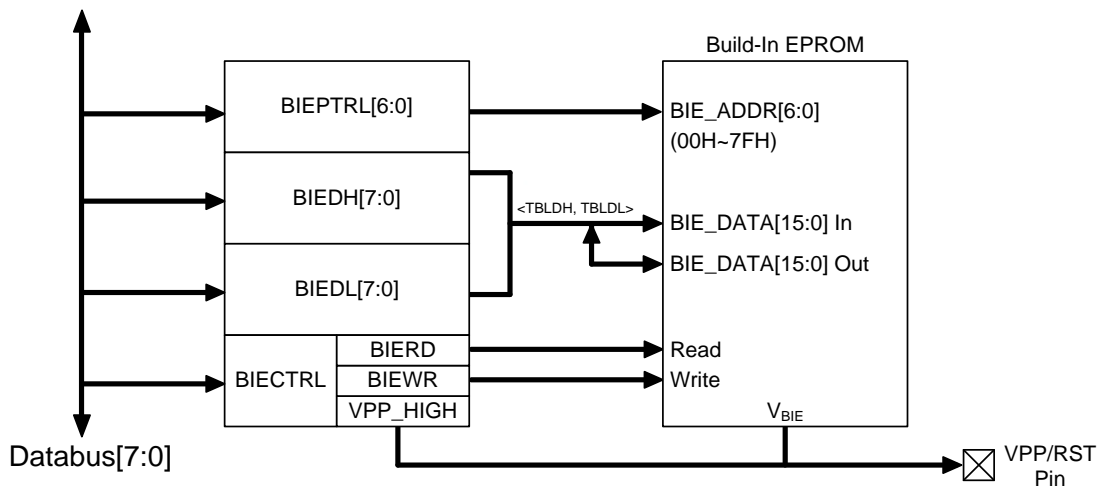


圖 18-2 BIE 方塊圖

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller



18.1. 暫存器說明- BIE

“-”no use, “*”read/write, “w”write, “r”read, “r0”only read 0, “r1”only read 1, “w0”only write 0, “w1”only write 1												
“\$”for event status, “.”unimplemented bit, “x”unknown, “u”unchanged, “d”depends on condition												
Address	File Name	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	A-RESET	I-RESET	R/W
02Eh	BIECN	1			ENBVD	VPPHV	ENBCP	BIEWR	BIERD	1... \$000	1... \$uuu	r1,-,-,-r,-,*,*
02Fh	BIEARH	IFR & eIFR		1	1	1	1	1	1	0... xxxx	u... uuuu	*,-,-,-,*,-,*,-*
030h	BIEARL	BIE Address Register as BIEAL[6:0]								xxxx xxxx	uuuu uuuu	*,-,-,-,-,-,-,-,-
031h	BIEDRH	BIE High Byte Data Register								xxxx xxxx	uuuu uuuu	*,-,-,-,-,-,-,-,-
032h	BIEDRL	BIE Low Byte Data Register								xxxx xxxx	uuuu uuuu	*,-,-,-,-,-,-,-,-

表 18-4 BIE 暫存器

BIECN: BIE 控制暫存器

位元	名稱	描述
Bit4	ENBVD	used to enable the BIE voltage detection <0> Disable <1> Enable
Bit3	VPPHV	used to indicate if BIE voltage is good for OTP programming. It is a flag for MCU. Notice it needs to set ENBVD=1 first <0> Not ready (lower than 8.5V) <1> Ready (over 8.5V) Check VPP <0> VPP 未外接燒錄電源 8.5V <1> VPP 已外接燒錄電源 8.5V
Bit2	ENBCP	used to enable the BIE charge pump function. <0> Disable <1> Enable
Bit1	BIEWR	寫入 EPROM 控制位元 <0> 不可寫入 <1> 可寫入
Bit0	BIERD	讀取 EPROM 控制位元 <0> 不可讀取 <1> 可讀取

BIEARH: EPROM High Byte 位址定義

BIEAH[5:0]: OTP address

BIEARL: EPROM Low Byte 位址定義

BIEAL[6:0]: OTP address

BIEDH: EPROM High Byte 資料定義

BIEDL: EPROM Low Byte 資料定義

HY15S50 Emulate Chip User' Guide

Embedded 18-Bit Σ ADC
8-Bit RISC-like Mixed Signal Microcontroller

19. 修訂記錄

以下描述本文件差異較大的地方，而標點符號與字形的改變不在此描述範圍。

版本	頁數	變更摘要	修訂日期
V01	ALL	初版發行	2015/08/25
V02	P49	修正 WDT 控制位 ENWDT[0]的動作行為	2015/10/13
V03	P25, P100	新增 DLCD 於 LED Mode 時候的功能描述	2015/12/28
	P61~P78	修正 PWM10~PWM70 內容描述	
	P84, P89, P92, P93	開放 PGA x1,x2,x4 放大倍率並且同步修正於 ADC 網路方塊圖 修正 TPS 的描述和設置使用說明	
	P98	修正 VLCD 輸出電壓規格描述	
V04	P47	針對 LVDO 控制位加強補充說明	2016/03/04
	P100	在 GPIO Mode 補充描述: 當控制位 LCDBL=1b 時候, COM3~COM0 此時固定為 output vss。	
	P122	原 CFG 暫存器 Bit2 控制位為 I2CRST, 修正為 GCRst. 並針對 GCRst 控制位加強描述	
V05	P31	1. 增加「外部 RST 引腳低電位復位事件旗標」說明。 2. 統一「電源干擾復位旗標」名稱為 BOR。 (All Page : POR→BOR) 3. 修改 PSTAT 暫存器中各位元的說明描述。	2016/08/12
	P84~P93	1. VREGN 只能設為 0b = x1(VREGN = 1b→Reserved)。 2. VRH 只能設為 0b = AI2(VRH = 1b→Reserved)。	
	P23, P84, P85, P91	統一「SD18 啟用控制器」名稱為 ENAD1。	
	P97	修正及補充圖形中 共陽 / 共陰 的說明。	
	P23, P95	統一「LCD 倍壓電路控制器」名稱為 ENLCP。	
	P91~P93	統一「ADC 控制器 ADCCNx」名稱為 AD1CNx。	